

# Modellierung nasschemisch hergestellter anorganischer Zinkoxid-Dünnschichttransistoren

Vom Fachbereich  
Elektrotechnik und Informationstechnik  
der Technischen Universität Darmstadt  
zur Erlangung des akademischen Grades eines  
Doktor-Ingenieurs (Dr.-Ing.)  
genehmigte Dissertation

von

Dipl.-Ing.  
**Hans-Peter Keil**  
geboren am 1. April 1979  
in Weinheim, Deutschland

Referent:	Prof. Dr. Dr. h. c. mult. Manfred Glesner <i>Technische Universität Darmstadt</i>
Korreferent:	Prof. Dr.-Ing. Heinz von Seggern <i>Technische Universität Darmstadt</i>
2. Korreferent:	Prof. Dr.-Ing. Klaus Hofmann <i>Technische Universität Darmstadt</i>
Tag der Einreichung:	27.06.2012
Tag der mündlichen Prüfung:	29.10.2012

D17

Darmstadt 2013



# Danksagung

Diese Arbeit entstand zwischen 2006 und 2011 an der Technischen Universität in Darmstadt und ich möchte an dieser Stelle die Gelegenheit nutzen, mich bei den Personen zu bedanken, die mich während meiner Promotion begleitet haben.

Mein erster Dank gilt Herrn Prof. Manfred Glesner der mir die Möglichkeit gegeben hat, diese Arbeit anfertigen zu dürfen. Des weiteren danke ich Prof. von Seggern und Prof. Hofmann für die Übernahme des Korreferats.

Vielen Dank meinen ehemaligen Kollegen Tudor Murgan, Petru Bacinski, Ping Zhao, Oliver Soffke, Thomas Hollstein, Oana Mihaela Cobianu, Leandro Möller, Faizal Arya Samman, Francois Philipp, Iselona Klenk, Silvia Hermann und Roland Brand für die Freundschaft und Unterstützung.

Der überwiegende Teil meiner Forschungsarbeit fand im MerckLab statt, einem interdisziplinärem Forschungslabor unter der Leitung der Merck KG. Durch die Unterstützung und Finanzierung durch die Merck KG wurde diese Arbeit erst ermöglicht. Ich danke meinen ehemaligen MerckLab-Kollegen Rudolf Hoffmann, Stefan Dilfer, Alexander Issanin, Dan Walker, Felix Budde, Andreas Klyszs, Ralf Kügler, Sabine Renker und Klaus Bonrad für die vielfältigen Anregungen und die wertvollen Diskussionen .

Für die gute Zusammenarbeit danke ich auch den Studenten Chang Liu, Othman Rahmani, Alexander Bodem, Kifah Rhazi, Oliver Schimmel, Zhi Wang und Andong Zheng die ich während meiner Promotion betreuen durfte.

Besonderen Dank an meine Kollegen Sebastian Pankalla, Mareiki Kaloumenos, Massoud Momeni, Andre Guntoro und Andreas Schmidt für den intensiven Informationsaustausch beim Hobbiten.

Ganz besonderer Dank gilt Dr.-Ing. Matthias Kropff, der mich in der Zeit meiner Promotion durch seine Freundschaft, Rat und Tat insbesondere auch in der Endphase meiner Arbeit unterstützt hat und meiner Cousine Christina, für das Entfernen all der von mir großzügig eingestreuten Rechtschreibfehler.

Mein größter Dank gilt meiner Familie, die mich stets liebevoll unterstützt und in allen Lebenslagen für mich da ist.

Meinen Eltern sei diese Arbeit gewidmet.

*Hans-Peter Keil, München im Dezember 2012*



# Kurzfassung

In der klassischen Mikroelektronik ist das Ziel die Entwicklung von immer kleineren und schnelleren Transistoren auf Siliziumbasis für die Herstellung von immer performanteren Hochleistungsschaltungen mit zunehmender Integrationsdichte wie beispielsweise Zentralprozessoren für Computer (engl. central processing unit, CPU). Zusätzlich gibt es zur Zeit eine zweite Entwicklung, die sich mit der Herstellung von möglichst preisgünstiger Elektronik befasst, bei der die Geschwindigkeit und die Integrationsdichte der Transistoren nur eine untergeordnete Rolle spielen. Hierzu sollen die Herstellungsprozesse der klassischen Siliziumtechnik, wie die Lithographie, Dotierung und Aufdampfverfahren, die zumeist unter Hochvakuum stattfinden, ersetzt werden. Statt diesen hochentwickelten aber auch sehr aufwändigen und damit teuren Verfahren sollen für die Herstellung der Halbleiterschaltungen Druckverfahren wie der Tintenstrahldruck oder das Rolle-zu-Rolle-Druckverfahren eingesetzt werden wie sie im Zeitungsdruck verwendet werden. Diese Beschichtungsverfahren können aber nur angewendet werden, wenn das zu übertragende Material in einem Lösungsmittel gelöst werden kann, das weder toxisch noch hochaggressiv ist, da einerseits die Bediener einer solchen Druckmaschine den Lösungsmitteldämpfen ausgesetzt werden und andererseits die Druckeinrichtung selbst nicht von dem Lösungsmittel beschädigt werden darf. Für die Verarbeitung mit nasschemischen Verfahren sind aktuell zwei Materialgruppen vorgesehen. Dies sind zum einen organische Halbleiter, die sich zumeist sehr gut in Lösung verarbeiten lassen und neben den halbleitenden Eigenschaften durch ihre mechanische Flexibilität neue Anwendungen und Produkte wie zum Beispiel biegsame Displays ermöglichen. Zum anderen sind dies Metalloxid-Halbleiter. Durch chemische Modifikationen können diese als lösbarer Präkursor verarbeitet werden. Nach der Beschichtung des Trägersubstrats kann durch thermische Nachbehandlung der Präkursor in die Ursprungsform zurückgewandelt werden. Dabei sind moderate Verarbeitungstemperaturen ( $<200\text{ }^{\circ}\text{C}$ ) ausreichend. Ein Halbleiter, der durch seine optische Transparenz und die erwartete relativ hohe Ladungsträgermobilität – vergleichbar mit amorphem Silizium – als besonders interessant gilt, ist Zinkoxid ( $\text{ZnO}$ ). Durch die nasschemische Verarbeitung und die nur moderate thermische Nachbehandlung finden keine Sinterprozesse bzw. kein Kristallwachstum statt. Es entsteht kein einkristalliner Halbleiter; stattdessen bildet sich eine nanokristalline Schicht aus, die aus vielen kleinen Halbleiterkristallen zusammengesetzt ist. Der Durchmesser dieser zumeist kugelförmigen Körner liegt dabei in der Regel bei wenigen Nanometern. Damit

weisen diese Schichten andere Eigenschaften auf als einkristalline Halbleiter. Um Halbleiterschaltungen vor der eigentlichen Herstellung an einem Computer simulieren und deren Funktion überprüfen zu können, werden Modelle benötigt. Diese Modelle müssen die elektronischen Eigenschaften und das Verhalten dieser Bauteile möglichst genau beschreiben. Aufgrund des nanokristallinen Aufbaus des hier beschriebenen Halbleiters sind existierende Modelle, die für einkristalline Halbleiterschichten entwickelt wurden, ungeeignet. Es werden neue Modelle benötigt, die die besonderen Eigenschaften dieser Schichten berücksichtigen. Dabei können einfache mathematische Modelle verwendet werden, die nur die elektrische Charakteristik durch Formeln nachbilden und durch Anpassungsparameter auf die Kennlinien dieser Bauteile angepasst werden. Da diese Modelle aber die zugrundeliegenden Ladungstransportprozesse und die physikalischen Effekte in diesen Schichten nicht berücksichtigen, eignen sie sich nur bedingt für die Simulation dieser Halbleiterschichten. In dieser Arbeit wurde deshalb ein Modell entwickelt, bei dem die elektrischen Eigenschaften der Halbleiterschicht soweit wie möglich aus physikalischen und zumeist messbaren Größen berechnet werden und die besonderen Eigenschaften dieser Schichten berücksichtigt wurden. Hierzu wurden zuerst umfangreiche Untersuchungen durchgeführt, um den Ladungstransport und die Einflüsse auf die Ladungsträgermobilität dieser Schichten zu analysieren. Anschließend wurde ein existierendes Modell für ZnO-Halbleiterschichten mit wenigen Korngrenzen erweitert und so ein Modell entwickelt, das an die besonderen morphologischen und physikalischen Eigenschaften nasschemisch hergestellter ZnO-Halbleiterschichten angepasst ist.

# Abstract

Besides the continued development of smaller and faster transistors based on silicon for fast and highly integrated circuits like central processing units (CPU), there is actually a second trend, the development of cheap electronics, where speed and integration is not important. For this, production processes that are used for classical silicon technology like lithography, doping and evaporation that take place in high vacuum have to be replaced. Instead of those highly developed, very complex and very cost-intensive processes, the semiconductor devices shall be produced by printing technologies like inkjet or even roll-to-roll processes that are commonly used for printing newspapers. But in order to apply those wet-chemical processes, a semiconductor material is needed that is soluble in solvents that are neither toxic, as people are breathing the vapors of those solvents, nor too aggressive as these solvents must not damage the printing equipment. Currently, there are two groups of materials that are intended to be used for printing. On the one hand people are developing organic semiconductors that can be solved and are even mechanical flexible, so that new applications or products are possible, like flexible displays. On the other hand, metal oxide semiconductors are used which can be chemically modified and solved. After applying the layer and thermal treatments at moderate temperatures ( $<200\text{ }^{\circ}\text{C}$ ), the semiconductor layer is formed. One semiconductor that seems to be quite interesting is zinc oxide (ZnO). ZnO is transparent for visible light and the charge mobility is expected to be relatively high, comparable with amorphous silicon. Due to the wet-chemical processes and the moderate thermal treatments, that do not enable sintering or crystal growth, it is not possible to generate monocrystalline layers. Instead, a nanocrystalline layer is formed with a high number of small crystals. The diameter of those mostly ball-shaped crystals is generally in the range of a few nanometers. Therefore, those semiconductor layers have other properties than monocrystalline layers. In order to simulate and check semiconductor circuits before they are produced, there have to be appropriate device models. Those models must describe the electrical behavior as exact as possible. Because of the nanocrystalline build-up of the described semiconductor, existing models for single crystals are not applicable. New models are required, models that take the special properties of those semiconductor layers into account. One possibility is to rely on mathematical models that just use formulas to emulate the electrical characteristics and need fitting parameters to be matched to those devices. But as they do not incorporate the underlying charge transport mechanisms and the physical effects

occurring in these semiconductor layers, they are only conditionally applicable. In this thesis, a model is developed that calculates the electric properties of the semiconductor with physical parameters, as far as possible. Most of them can be measured directly. Moreover, this model considers the extraordinary properties of those layers. Therefore, a lot of experiments have been performed to analyze the charge transport and influences on the electrical performance. Afterwards, an existing model for ZnO layers with only a few grain boundaries is extended and a model is formed which is well suited for the special morphological and physical properties of ZnO layers that are produced by wet-chemical processes.



# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
1.1	Motivation . . . . .	1
1.2	Ziel dieser Arbeit . . . . .	3
1.3	Inhalt dieser Arbeit . . . . .	4
<b>2</b>	<b>Herstellung und Entwicklung von nasschemisch hergestellten Halbleiterschichten</b>	<b>5</b>
2.1	Entwicklung druckbarer Halbleiter . . . . .	6
2.2	Organische vs. anorganische Halbleiter . . . . .	8
2.3	Anwendungsgebiete druckbarer Halbleiter . . . . .	8
2.4	Silizium vs. druckbare Elektronik . . . . .	10
2.5	Metalloxid-Halbleiter . . . . .	11
2.6	Nasschemische Beschichtungsverfahren . . . . .	12
2.6.1	Druckverfahren zur Herstellung von Halbleiterschaltungen . . . . .	13
2.6.1.1	Tintenstrahldruck . . . . .	13
2.6.1.2	Rolle-zu-Rolle-Druckverfahren . . . . .	14
2.7	Zusammenfassung . . . . .	14
<b>3</b>	<b>Aufbau und Modellierung von nasschemisch hergestellten Dünnschichttransistoren</b>	<b>17</b>
3.1	Prinzipieller Aufbau von Feldeffekttransistoren . . . . .	17
3.2	Aufbau von Dünnschichttransistoren . . . . .	20
3.3	Modellierung von Transistoren . . . . .	21
3.4	Modellierung nanokristalliner ZnO-Schichten . . . . .	23
3.5	Der vorliegende Modellansatz . . . . .	24
3.6	Messverfahren für die Charakterisierung nasschemisch hergestellter Halbleiterschichten . . . . .	24
3.7	Schottky-Kontakte bei nasschemisch hergestellten Dünnschichttransistoren . . . . .	26
3.8	Zusammenfassung . . . . .	27

<b>4</b>	<b>Untersuchung von Umwelteinflüssen auf die Halbleitereigenschaften</b>	<b>29</b>
4.1	Einfluss der Herstellungsbedingungen auf die elektrischen Eigenschaften des Halbleiters . . . . .	30
4.1.1	Einfluss der Reinheit des Präkursors auf die Ladungsträgermobilität	30
4.1.2	Einfluss der Herstellungsparameter auf die Halbleitereigenschaften	31
4.1.3	Analyse der Umwandlung des Präkursors zu ZnO . . . . .	34
4.2	Einfluss der Bauteilgeometrie auf die Halbleitereigenschaften der ZnO-Schicht . . . . .	37
4.3	Atmosphärische Einflüsse auf die ZnO-Halbleitereigenschaften . . . . .	41
4.4	Extraktion der Aktivierungsenergien . . . . .	44
4.5	Zusammenfassung . . . . .	49
<b>5</b>	<b>Physikalisch basiertes Modell für nanokristalline ZnO-Transistoren</b>	<b>51</b>
5.1	Modell der Morphologie nanokristalliner ZnO-Halbleiterschichten . . . . .	52
5.2	Das Korngrenzenmodell für ZnO-Schichten von Hossain . . . . .	54
5.3	Die Barriere an der Korngrenze einer nasschemisch hergestellten Schicht . .	56
5.3.1	Energetische Barriere durch die Distanz zwischen Interface und Korngrenze . . . . .	56
5.3.2	Die durch die Oberflächenzustandsdichte verursachte Barriere an den Korngrenzen der ZnO-Schicht . . . . .	60
5.4	Herleitung des physikalisch basierten Modells . . . . .	63
5.4.1	Die Verschiebung des Fermi-Niveaus im Halbleiter durch eine anliegende Gate-Spannung . . . . .	65
5.4.2	Einfluss der effektiven Ladungsträgerdichte auf die effektive Ladungsträgermobilität . . . . .	66
5.4.3	Geometrische Korrekturfaktoren bei der Berechnung der Ladungsträgermobilität . . . . .	67
5.5	Simulation des nasschemisch hergestellten ZnO-Dünnschichttransistors . . . .	70
5.6	Diskussion und Grenzen des vorgestellten Modells . . . . .	72
5.6.1	Anordnung der einzelnen Kristalle in der ZnO-Schicht . . . . .	72
5.6.2	Untersuchung der Einflüsse physikalischer Parameter auf die Ladungsträgermobilität in ZnO-Schichten . . . . .	74
5.6.3	Messunsicherheiten bei der Bestimmung der physikalischen Einflussgrößen auf die Ladungsträgermobilität . . . . .	74
5.6.4	Berechnung des Potentialabfalls über den Transistorkanal . . . . .	75
5.6.5	Einfluss der Kontaktbarrieren an den Metall-Halbleiter-Übergängen an Source und Drain . . . . .	76
5.6.6	Diskussion des Modellansatzes . . . . .	76
5.7	Zusammenfassung . . . . .	78

<b>6</b>	<b>Vergleich von Modell und Messung</b>	<b>81</b>
6.1	Extraktion der für das Modell benötigten Parameter aus gemessenen Transistorcharakteristiken . . . . .	81
6.2	Vergleich der Modellparameter verschieden thermisch nachbehandelter ZnO-Dünnschichttransistoren . . . . .	85
6.3	Einfluss der Halbleiterkorngröße auf die Mobilität des Transistors . . . . .	92
6.4	Zusammenfassung . . . . .	96
<b>7</b>	<b>Zusammenfassung und Ausblick</b>	<b>97</b>
7.1	Zusammenfassung . . . . .	97
7.2	Ausblick . . . . .	99
<b>A</b>	<b>Beispiel einer Transistorcharakterisierung</b>	<b>101</b>
<b>B</b>	<b>Physics-oriented modeling and simulation for printed ZnO transistors</b>	<b>103</b>
B.1	Introduction . . . . .	104
B.2	The solvable semiconductor . . . . .	104
B.3	The grain boundary model . . . . .	105
B.3.1	The Grain Boundary Model . . . . .	105
B.3.2	Modified grain boundary model . . . . .	106
B.3.3	Schottky contacts . . . . .	107
B.4	Simulation and measurement results . . . . .	109
B.5	Summary . . . . .	110
B.6	Outlook . . . . .	111
	<b>Literaturverzeichnis</b>	<b>117</b>



# Übersicht der verwendeten Abkürzungen

HV	Hochvakuum
MO	Metalloxid
ME	Methoxyethanol
UV	Ultraviolett
RFID	Radio Frequency Identification
ZnO	Zinkoxid
FET	Feldeffekt transistor, Feldeffekttransistor
TFT	Thin film transistor, Dünnschichttransistor
MOSFET	Metall oxide semiconductor FET
MISFET	Metall isolator FET
R2R	Roll-to-roll
IC	Integrated circuit
CVD	Chemical vapor deposition, Gasphasenabscheidung
CAD	Computer aided design
CMOS	Complementary metal oxide semiconductor
CPU	Central processing unit
LED	Light emitting diode, Leuchtdiode
ITO	Indium tin oxide, Indiumzinnoxid
$SiO_2$	Siliziumdioxid
XPS	X-ray photoelectron spectroscopy, Röntgen-Photoelektronenspektroskopie
ICP-MS	Inductively coupled plasma-mass spectrometry
REM	Rasterelektronenmikroskopie
IR	Infrarot
AFM	Atomic force microscope, Rasterkraftmikroskop

VRH	Variable range hopping
MTR	Multiple trap and release

# Übersicht der verwendeten Symbole

$\phi$	Bandverbiegung
$\phi_{fn}$	Oberflächenpotential
$\phi_m$	Austrittsarbeit im Metall
$\chi$	Aktivierungsenergie im Halbleiter
$W$	Breite eines Transistorkanals
$L$	Länge eines Transistorkanals
$L_G$	Durchmesser eines Halbleiterkorns
$h_GB$	Korngrenzenhöhe, Abstand zwischen Korngrenze und Dielektrikum
$V_B$	Barriere an einer Korngrenze
$V_B^a$	Barriere an einer Korngrenze durch Korngrenzenübergang
$V_B^b$	Barriere an einer Korngrenze durch Korngrenzenhöhe
$V_{Th}$	Threshold voltage, Schwellspannung
$V_{GS}$	Spannung zwischen Gate- und Source-Kontakt eines Transistors
$V_{DS}$	Spannung zwischen Drain- und Source-Kontakt eines Transistors
$V_{FB}$	Flachband-Spannung
$V_{ON}$	On-Spannung
$C_{ox}$	Flächenbezogene Gate-Kapazität
$T$	Temperatur
$k_B$	Boltzmannkonstante
$E_A$	Aktivierungsenergie
$\mu$	Ladungsträgermobilität
$J_{th}$	Thermionische Stromdichte
$n$	n-Ladungsträgerdichte
$p$	p-Ladungsträgerdichte
$m^*$	Effektive Masse
$V_a$	Spannung über eine Korngrenze

$A$	Richardson Konstante
$h$	Planckche Wirkungsquantum
$v_n$	Thermische Geschwindigkeit
$q$	Elementarladung
$\rho$	Ladung
$\sigma$	Leitfähigkeit
$n_g$	Anzahl Korngrenzen
$N_C$	Zustandsdichte im Leitungsband
$N_D$	Donatordichte in der Bandlücke
$N_A$	Akzeptordichte in der Bandlücke
$E_F$	Fermi-Niveau
$E_L$	Leitungsband-Niveau
$E_V$	Valenzband-Niveau
$E_G$	Bandlücke
$E_D$	Energetische Lage der Dotieratome
$N_T$	Oberflächenzustandsdichte
$n_t$	Anzahl lokalisierter Ladungsträger
$n_t^a, n_t^b$	Oberflächenzustandsdichteparameter
$\lambda$	Ausdehnung der Verarmungszone
$\epsilon$	Dielektrizität
$E$	Feldstärke
$L_D$	Debye-Länge
$I_D$	Transistorstrom
$I_{Sat}$	Transistor-Sättigungsstrom
$k_{Faktor}$	Korrekturfaktor zur Berücksichtigung der effektiven Kanalbreite
$n_{Faktor}$	Korrekturfaktor zur Berücksichtigung Korngeometrie bei der Berechnung der Ausdehnung der Verarmungszone



# Tabellenverzeichnis

4.1	Mobilität nach thermischer Umwandlung des Präkursors . . . . .	35
4.2	Extrahierte energetische Barrieren bei verschieden nachbehandelten Proben.	45
6.1	Modellparameter für die Berechnung eines Dünnschichttransistors. . . . .	89
6.2	Ausgewählte Modellparameter für die Berechnung der Transistorkennlinien unterschiedlich thermisch nachbehandelter Halbleiterschichten. . . . .	92



# Abbildungsverzeichnis

2.1	Rolle-zu-Rolle-Druck organischer integrierter Schaltungen. . . . .	7
2.2	Inhalt eines Einkaufswagens mit aufgebrachten RFID-Tags . . . . .	9
2.3	Auf eine Kunststoffolie gedruckter RFID-Tag als Ersatz des Barcodes im Supermarkt . . . . .	10
2.4	Darstellung des in Methoxyethanol gelösten ZnO-Präkursors . . . . .	13
3.1	Prinzipieller Aufbau eines MOSFETs. . . . .	18
3.2	Prinzipielle Funktion des MOSFET im ohmschen Betrieb. . . . .	19
3.3	Prinzipielle Funktion des MOSFET im gesättigtem Betrieb. . . . .	20
3.4	Prinzipieller Aufbau eines Dünnschichttransistors. . . . .	21
3.5	Schematische Darstellung der Extraktion der Mobilität $\mu$ und der Threshold-Spannung $V_{Th}$ . . . . .	25
3.6	Entstehung eines Schottky-Kontakts an einem Metall-Halbleiter Interface. .	26
4.1	Darstellung der Ladungsträgermobilität in Abhängigkeit der in dem Präkursor enthaltenen Natriumverunreinigung. . . . .	31
4.2	Schematische Darstellung der eingesetzten UV-Kammer. . . . .	32
4.3	Untersuchung des Einfluss der UV-Behandlungsdauer auf die Ladungsträgermobilität. . . . .	33
4.4	Untersuchung der UV-Behandlungsparameter auf die Ladungsträgermobilität . . . . .	33
4.5	REM-Aufnahmen der langsam und der schnell aufgeheizten Probe. . . . .	35
4.6	Erreichte Mobilitäten bei rein thermischer Umwandlung auf der Heizplatte. .	36
4.7	Vergleich der Mobilität von Transistoren mit unterschiedlichen Kanallängen auf einem Substrat. . . . .	38
4.8	Einfluss der Schichtdicke auf die Halbleitereigenschaften von aus Lösung gewonnenen Schichten. . . . .	39

4.9	Schematische Darstellung der Physisorption von Sauerstoff an der Oberfläche von ZnO-Schichten . . . . .	41
4.10	Gemessene Ladungsträgermobilität nach verschiedenen Nachbehandlungsschritten. . . . .	42
4.11	Extrahierte Mobilität und Schwellspannung für ansteigenden Sauerstoffpartialdruck. . . . .	43
4.12	Ladungsträgermobilität als Funktion der Messtemperatur bei <i>Probe 1</i> ohne thermische Nachbehandlung. . . . .	46
4.13	Ladungsträgermobilität als Funktion der Messtemperatur bei <i>Probe 2</i> , die eine Minute bei 250 °C nachbehandelt wurde. . . . .	46
4.14	Ladungsträgermobilität als Funktion der Messtemperatur bei <i>Probe 3</i> , die eine Minute bei 325 °C nachbehandelt wurde. . . . .	47
4.15	Ladungsträgermobilität als Funktion der Messtemperatur bei <i>Probe 4</i> . Die Halbleiterschicht wurde im CVD-Verfahren hergestellt. . . . .	47
4.16	Ladungsträgermobilität als Funktion der Messtemperatur für verschieden thermisch nachbehandelte Halbleiterschichten. . . . .	48
5.1	Rasterelektronenmikroskopaufnahme des Querschnitts einer nasschemisch auf einem Substrat aufgetragenen Halbleiterschicht. . . . .	53
5.2	Schematischer Aufbau des nasschemisch hergestellten Transistors. . . . .	53
5.3	Schematischer Aufbau des Transistors wie in dem Modell von Hossain et al. beschrieben. . . . .	54
5.4	Schematische Darstellung der Barriere an einem Korngrenzenübergang. . . . .	55
5.5	Vergleich der iterierten Bandverbiegung mit der berechneten Bandverbiegung, nach Colinge. . . . .	57
5.6	Barriere an einer Korngrenze, verursacht durch die Korngrenzhöhe $h_{GB}$ . . . . .	58
5.7	Modell zur Simulation der Bandverbiegung bei verschiedenen Geometrien. . . . .	59
5.8	Ergebnisse der Sentauros-Simulation für runde und quadratische Halbleiterkristalle. . . . .	59
5.9	Das durch die Oberflächenzustände hervorgerufene Potential am Halbleiter. . . . .	61
5.10	Schematische Darstellung der Bandverbiegung mit verschobenem Fermi-Niveau $E_F$ und der resultierenden Barriere $E_{B-Netto}$ . . . . .	65
5.11	Schematische Draufsicht auf die idealisierte Halbleiterstruktur. . . . .	67
5.12	Schematisches Ablaufdiagramm des physikalisch basierten Modells. . . . .	69
5.13	Schematische Darstellung der Extraktion der Threshold-Spannung $V_{Th}$ aus der Transferkennlinie. . . . .	71

5.14	Extraktionsergebnis für die Mobilität und die Threshold-Spannung an einem nasschemisch hergestellten ZnO-Transistor. . . . .	71
5.15	Schematische Darstellung einer Transferkennlinie mit der charakteristischen On-Spannung $V_{ON}$ und dem Strom $I_{D0}$ , der durch Leckströme begründet ist. . . . .	72
5.16	Draufsicht mit verdichteter Anordnung mit daraus resultierenden Mehrfachkontaktierungen an den ZnO-Körnern, sowie einer geringeren effektiven Breite des Ladungstransportkanals. . . . .	73
5.17	Mögliche Störung in der Anordnung der ZnO-Kristalle mit daraus resultierenden größeren Abständen zum Interface an einzelnen Korngrenzen. . . . .	73
5.18	Gemessene Ausgangskennlinie bei $V_{GS} = 15\text{ V}$ einer nicht nachbehandelten Probe mit stark ausgeprägter Kontaktbarriere. . . . .	76
5.19	Gemessene Ausgangskennlinie bei $V_{GS} = 15\text{ V}$ einer Probe nach einer Minute bei $250\text{ }^{\circ}\text{C}$ auf der Heizplatte mit erkennbarer Kontaktbarriere. . . . .	77
5.20	Gemessene Ausgangskennlinie bei $V_{GS} = 15\text{ V}$ einer Probe nach einer Minute bei $325\text{ }^{\circ}\text{C}$ auf der Heizplatte ohne erkennbare Kontaktbarriere. . . . .	77
6.1	Gemessenes Ausgangskennlinienfeld eines ZnO-TFT. . . . .	82
6.2	Gemessenes Transferkennlinienfeld eines ZnO-TFT. . . . .	83
6.3	Parameterraum für mögliche Lösungen einer Probe, die für eine Minute bei $250\text{ }^{\circ}\text{C}$ auf der Heizplatte nachbehandelt wurde. . . . .	84
6.4	Ausdehnung der Verarmungszone einer Korngrenze im ZnO-Halbleiter in Abhängigkeit von der anliegenden Gate-Source-Spannung $V_{GS}$ . . . . .	85
6.5	Die aus der Verarmungszone berechnete Oberflächenzustandsdichte und die Annäherung durch eine Regressionsgerade. . . . .	86
6.6	Vergleich der extrahierten, und der berechneten Gate-spannungsabhängigen Mobilität eines ZnO-TFT. . . . .	87
6.7	Vergleich des simulierten und des gemessenen Transferkennlinienfelds eines nicht nachbehandelten ZnO-TFT. . . . .	88
6.8	Vergleich des simulierten und des gemessenen Transferkennlinienfelds eines für eine Minute bei $250\text{ }^{\circ}\text{C}$ nachbehandelten ZnO-TFT. . . . .	90
6.9	Vergleich des simulierten und des gemessenen Transferkennlinienfelds eines für eine Minute bei $325\text{ }^{\circ}\text{C}$ nachbehandelten ZnO-TFT. . . . .	91
6.10	Schematische Darstellung der Auswirkung der Adsorption auf die Höhe der Korngrenze. . . . .	92
6.11	Simulationsergebnis für die Mobilität im Halbleiter in Abhängigkeit von der Korngröße $L_G$ . . . . .	93
6.12	Simulationsergebnis für die Barrieren einer ZnO-Schicht in Abhängigkeit von der Korngröße $L_G$ . . . . .	94

6.13	Simulation der Mobilität in Abhängigkeit von der Korngrenzenhöhe $h_{GB}$ . . .	95
A.1	Vom <i>AgilentB1500A</i> gemessene und angezeigte Ausgangs- ( <i>oben</i> ) und Transferkennlinie ( <i>unten</i> ). . . . .	102
B.1	Band diagram for three different numbers of grain boundaries (GB) according to [22]. . . . .	106
B.2	Mobility for different channel length and fixed grain size, simulated (dotted red) and measured (blue). . . . .	107
B.3	Simulated and extracted build-in-barrier . . . . .	108
B.4	Effect of the Schottky barrier at the metal semiconductor interface around 0 V . . . . .	108
B.5	Simulated and measured transfer characteristic of a wet chemically processed ZnO transistor. . . . .	109
B.6	Simulated and measured transfer characteristic of a wet chemically processed ZnO transistor. . . . .	110
B.7	Simulated and measured transfer characteristic of a wet chemically processed ZnO transistor. . . . .	111

# Kapitel 1

## Einleitung

### Inhaltsangabe

1.1	Motivation . . . . .	1
1.2	Ziel dieser Arbeit . . . . .	3
1.3	Inhalt dieser Arbeit . . . . .	4

### 1.1 Motivation

Gedruckte Elektronik gilt zur Zeit als der Schlüssel für preisgünstige Elektronik, die bei geringer elektronischer Performanz in sehr großen Stückzahlen hergestellt werden kann. Als eine der bekanntesten Anwendungen wird hierfür die Ablösung des Barcodes im Einzelhandel genannt. Der Barcode lässt sich zwar sehr einfach in die Herstellung der Verpackung integrieren, ist aber schon aufgrund des optischen Erfassungsverfahrens immer sichtbar. Dies beeinflusst zum einen die Gestaltung der Verpackung, was von vielen Designern unerwünscht ist, und ist zum anderen anfällig gegen Verschmutzung oder Beschädigung der Verpackung. Als Alternative zum Barcode soll RFID (radio frequency identification, Identifikation mithilfe von Radiowellen) in Zukunft die Registrierung der Ware an einer Supermarktkasse ermöglichen, ohne dass dabei optisch erkennbare Komponenten auf der Verpackung vorhanden sein müssen. Dabei dürfen die benötigten Schaltungen, die auf jeder einzelnen Verpackung verbaut sein müssen (RFID-Tag), den Produktpreis nicht erhöhen. Bei einem Preis von ca. 50 *cent* für einen Liter Milch bedeutet dies, dass der RFID-Tag für weniger als 1 *cent* hergestellt und auf der Verpackung aufgebracht werden muss. Die Siliziumtechnologie hat seit ihrem ersten erfolgreichen Einsatz in einer integrierten Schaltung (integrated circuits, IC) [59] im Juli 1958 immer weitere Miniaturisierungen erfahren. Diese haben nicht nur schnellere Transistoren als Ergebnis, sondern ermöglichen darüber hinaus eine Kostenreduktion pro Schaltung bzw. eine Vergrößerung des Schaltungsumfangs pro Fläche bei gleichbleibenden Kosten. Diese

Kostenreduktion bzw. Vergrößerung des Schaltungsumfangs bildete in den letzten Jahrzehnten die Grundlage für Moores Gesetz der Verdopplung der Packungsdichte bzw. der Halbierung der Transistordimensionen alle ein bis zwei Jahre [36]. Inzwischen sind Gate-Längen im Bereich von 32 nm [24] erreicht, bis zu 8 nm werden nach der International Technology Roadmap for Semiconductors (IRTS) [26] erwartet. Aufgrund dieser Miniaturisierung konnte der Preis pro Transistor und Fläche stark verringert werden. Sehr kleine Schaltungen mit geringem Funktionsumfang und der damit verbundenen geringen Anzahl benötigter Transistoren lassen sich somit zwar sehr kostengünstig herstellen, aber nicht alle benötigten Flächen – wie unter anderem die Bereiche für die Kontaktierung und den Schnitt – lassen sich in gleichem Maße reduzieren wie die Transistorlänge selbst. Ebenso lassen sich die Tagspezifischen Kosten wie das Testen der integrierten Schaltung und das Assemblieren des kompletten Bauteils nicht beliebig reduzieren. Somit spielen für die Kosten eines Tags die Halbleiterherstellungskosten bei klassischen Halbleitertechnologien wie Silizium nur noch eine untergeordnete Rolle [55]. Aufgrund dessen lassen sich nach Prognose von IDTechEx [23] die für den Ersatz von Barcodes notwendigen Schaltungen inklusive zusätzlicher benötigter Elemente und Fertigungsschritte – wie die Antenne und die Kontaktierung und das Aufbringen auf einer Verpackung – nach aktuellen Prognosen kaum unter 10 cent pro Stück herstellen. Um aber den Barcode im Supermarkt durch RFID ersetzen zu können, muss der Preis pro Element weiter reduziert werden [9]. Aus heutiger Sicht wird dies auch durch weitere Miniaturisierungsschritte nicht mit Siliziumtechnologie realisierbar sein. Darüber hinaus würde die feste Kombination von Siliziumchips und Verpackungsmaterial zu Problemen bei der Entsorgung führen. Daher wird nach Alternativen zur klassischen Siliziumtechnologie gesucht. Da ein wesentlicher Teil der Kosten auf den Herstellungsverfahren beruht, werden auch alternative Herstellungsprozesse betrachtet. Ein Herstellungsprozess, der sehr geringe Kosten pro Fläche und einen hohen Durchsatz ermöglicht, ist das Rolle-zu-Rolle-(engl. roll-to-roll, R2R)-Druckverfahren, wie es im klassischen Zeitungsdruck zum Einsatz kommt [16]. Für dieses Beschichtungsverfahren müssen die zu verdrucken- den Materialien in Lösungsmitteln gelöst werden können, die einerseits nicht gesundheitsschädlich sein dürfen, andererseits auch die Druckeinrichtungen nicht beschädigen dürfen. Dadurch scheiden klassische Halbleiter wie Silizium oder Germanium aus. Zwei Halbleiterarten, die sich nasschemisch verarbeiten bzw. verdrucken lassen, sind organische Halbleiter und chemisch umgeformte Metalloxid-Halbleiter. Organische Halbleiter lassen sich im Allgemeinen sehr gut in einer Vielzahl an Lösungsmitteln lösen und bei relativ niedrigen Temperaturen verarbeiten. Zudem lassen sie sich durch organische Syntheseschritte sehr einfach in großen Mengen preisgünstig herstellen. Beides zusammen ermöglicht es, aus organischen Halbleitern gedruckte funktionale Strukturen – wie z.B. Transistoren – herzustellen, die darüber hinaus mechanisch flexibel sind. Ein Nachteil der organischen Elektronik ist die im Vergleich zu klassischem Silizium schlechte Langzeitstabilität und Robustheit gegen äußere Einflüsse wie Temperatur und Strahlung. Da es sich hierbei um materialbedingte Schwächen handelt, müssen die Halbleiterschichten zum einen gegen äußere Einflüsse beispielsweise durch Verkapselung geschützt werden,



zum anderen eignen sie sich auch nicht für Anwendungen bei denen erhöhte Temperaturen auftreten [9]. Robuster gegen thermische Einflüsse und somit wesentlich langlebiger sind Metalloxid-Halbleiter [17]. Hierbei handelt es sich um Verbindungen aus Metallen und Sauerstoff, die eine kristalline Struktur und halbleitende Eigenschaften aufweisen. Als Metalle kommen hierbei unter anderem Kupfer, Zink, Zinn und Indium zum Einsatz. Als besonders vielversprechend gilt hierbei Zinkoxid (ZnO) [22, 45]. Dieses weist nicht nur eine hohe Bandlücke auf, es ist zudem transparent und eignet sich hierdurch besonders für die Herstellung transparenter elektronischer Schaltungen wie z.B. die aktive Ansteuermatrix eines TFT-Bildschirms [46]. Die Mobilität von ZnO erreicht je nach Herstellungsverfahren mit bis zu  $200 \frac{\text{cm}^2}{\text{Vs}}$  ein Vielfaches von amorphem Silizium (ca.  $1 \frac{\text{cm}^2}{\text{Vs}}$ ), das für diese Anwendung als Halbleiter eingesetzt wird. ZnO-Schichten, die mit nasschemischen Verfahren hergestellt werden, bestehen aus einer sehr großen Zahl von sehr kleinen Halbleiterkristallen mit Durchmessern von wenigen Nanometern. Die bei diesen Schichten gemessenen Mobilitäten sind mit ca.  $1 \frac{\text{cm}^2}{\text{Vs}}$  wesentlich kleiner als die, die bei einkristallinen Halbleiterschichten erreicht werden. Je nach Herstellungsverfahren können Mobilitäten von mehr als  $100 \frac{\text{cm}^2}{\text{Vs}}$  erreicht werden [22]. Bei der Anordnung der einzelnen Halbleiterkristalle kann keine Ordnung oder Regelmäßigkeit festgestellt werden und die gemessene Ladungsträgermobilität dieser Schichten weist zusätzliche Abhängigkeiten auf. Beispielsweise wirkt sich die Atmosphäre, der die Proben vor und während der Messung ausgesetzt sind bzw. waren, sehr stark auf die gemessene Bauteilcharakteristik aus. Dies erschwert die Analyse und Beschreibung der physikalischen Vorgänge und Zusammenhänge, wie sie für ein physikalisch basiertes Modell notwendig sind. Mit rein mathematischen Modellen wird die zugrundeliegende Physik nicht berücksichtigt und es werden nur die gemessenen Kennlinien nachgebildet. Damit lässt sich zwar das Verhalten eines nasschemisch hergestellten ZnO-Transistors sehr schnell und einfach simulieren, aber da diese Modelle die Physik dieser Schichten nicht berücksichtigen, können die Auswirkungen von Änderungen an der Geometrie oder von äußeren Einflüssen nicht bestimmt werden. Daher sind Modelle, die das Verhalten eines Bauteils aufgrund der zugrundeliegenden Physik beschreiben, gegenüber den rein mathematischen Modellen im Vorteil. Ein solches Modell wird in dieser Arbeit vorgestellt.

## 1.2 Ziel dieser Arbeit

Das Ziel dieser Arbeit ist die Entwicklung eines Modells für die Simulation des statischen, elektronischen Verhaltens von Transistoren, deren aktive Halbleiterschicht aus nanokristallinem ZnO besteht. Dabei sollen die elektronischen Eigenschaften aus physikalisch messbaren Größen sowie den zugrundeliegenden Ladungstransportmechanismen abgeleitet werden. Die genauen Ladungstransportmechanismen und weitere Einflussfaktoren auf die Halbleitereigenschaften müssen hierfür untersucht und bestimmt werden. Neben einer verbesserten Beschreibung der Eigenschaften des Halbleiterbauteils wird das für dieses Modell benötigte Wissen über die physikalischen Ladungstransportmechanismen

in der Halbleiterschicht auch benötigt, um die elektrischen Eigenschaften der Halbleiterschichten weiter zu verbessern.

### 1.3 Inhalt dieser Arbeit

In **Kap. 2** werden zunächst die klassische Siliziumtechnik und die druckbare Elektronik verglichen und die Vorteile in den unterschiedlichen Anwendungsgebieten diskutiert. Auch werden die Grundlagen der Oxid-Halbleiter und der eingesetzten bzw. möglichen Druckverfahren in diesem Kapitel besprochen. Anschließend werden die Grundlagen der Modellierung in **Kap. 3** vorgestellt und die Vor- und Nachteile von mathematischen und physikalisch basierten Modellen diskutiert. In **Kap. 4** stehen die Untersuchungen an den behandelten Halbleiterstrukturen im Fokus bevor in **Kap. 5** das eigentliche Modell hergeleitet wird. In **Kap. 6** wird das Modell mit einer gemessenen Transistorcharakteristik verglichen und es wird basierend auf diesem Modell untersucht, wie sich Änderungen an den physikalischen Parametern auf die Transistorperformanz auswirken. Abschließend werden in **Kap. 7** der Inhalt dieser Arbeit zusammengefasst und mögliche Weiterentwicklungen des vorgestellten Modells diskutiert.

# Kapitel 2

## Herstellung und Entwicklung von nasschemisch hergestellten Halbleiterschichten

### Inhaltsangabe

2.1	Entwicklung druckbarer Halbleiter . . . . .	6
2.2	Organische vs. anorganische Halbleiter . . . . .	8
2.3	Anwendungsgebiete druckbarer Halbleiter . . . . .	8
2.4	Silizium vs. druckbare Elektronik . . . . .	10
2.5	Metalloxid-Halbleiter . . . . .	11
2.6	Nasschemische Beschichtungsverfahren . . . . .	12
2.6.1	Druckverfahren zur Herstellung von Halbleiterschaltungen . . . .	13
2.7	Zusammenfassung . . . . .	14

In diesem Kapitel werden die allgemeine Entwicklung druckbarer Halbleiter und der in dieser Arbeit verwendete anorganische Halbleiter sowie die einsetzbaren nasschemischen Verarbeitungsverfahren behandelt. Bei der allgemeinen Betrachtung druckbarer Halbleiter werden sowohl die Eigenschaften der organischen als auch der anorganischen Halbleiter vorgestellt. Darüber hinaus wird vergleichend dargestellt, welche Vor- und Nachteile sich bei verschiedenen Anwendungsgebieten bei dem Einsatz organischer, anorganischer oder auch klassischer Siliziumtechnologie ergeben. Insbesondere werden dabei auch Produkte erwähnt, die erst durch die besonderen Eigenschaften druckbarer Elektronik möglich werden. Das in dieser Arbeit verwendete Zinkoxid zählt zu der Gruppe der Metalloxid-Halbleiter (MO-Halbleiter). Diese aus Sauerstoff und einem oder mehreren Metallen bestehenden Materialien weisen ähnlich wie Silizium eine kristalline Struktur auf. Im Vergleich zu klassischen Halbleitern wie Silizium oder Germanium haben diese Halbleiter besondere Eigenschaften, die sie für spezielle Anwendungen inter-

essant machen oder neue, sehr kostengünstige Verarbeitungsverfahren wie das Drucken von Halbleiterschichten ermöglichen.

## 2.1 Entwicklung druckbarer Halbleiter

Im Jahre 2000 erhielten Heeger, MacDiarmid und Shirakawa den Nobelpreis für Chemie. Sie fanden heraus, dass organische Materialien – die bis dahin nur als Isolator verstanden wurden – elektrische Leitfähigkeit besitzen. Durch diese Entdeckung hat sich eine große Gruppe Forscher und Firmen gebildet, die sich der Entwicklung und Verbesserung organischer Halbleiter verschrieben haben. Besonders in den letzten Jahren hat sich das Interesse an diesen Halbleitern stark vergrößert, auch weil erwartet wird, dass die Umsätze in diesem Bereich in den nächsten Jahrzehnten sehr stark wachsen [2,23]. Organische Halbleiter haben inzwischen Mobilitäten von über  $1 \frac{\text{cm}^2}{\text{Vs}}$  erreicht und damit mehr als mit amorphem Silizium erreicht werden kann [12]. Die erste organische integrierte Schaltung – ein 8-bit Mikroprozessor – wurde 2011 auf der *International Solid – State Circuits Conference* vorgestellt [11]. Eine weitere Eigenschaft, die funktionale organische Materialien besonders interessant macht, ist ihre mechanische Flexibilität. Damit können im Gegensatz zur klassischen Siliziumtechnik auch Schaltungen direkt auf flexiblen Substraten hergestellt werden. Die meisten organischen Halbleiter sind in einer Vielzahl an Lösungsmitteln löslich und können dadurch sehr einfach in flüssiger Form verarbeitet werden. So können mit einfachen Verfahren – wie beispielsweise durch Tauchbeschichtung (engl. dip coating) – Halbleiterschichten hergestellt werden. Bei diesem Verfahren wird das Substrat lediglich kurzzeitig in die Halbleiterlösung eingetaucht. Ein weiteres Verfahren, das in der Chemie zur Schichtherstellung sehr stark verbreitet ist, ist die Schleuderbeschichtung (engl. spin coating). Dabei wird die Lösung auf ein Substrat aufgebracht, das anschließend in Rotation versetzt wird. So können sehr dünne, homogene Schichten hergestellt werden. Beide Verfahren sind für die großflächige Beschichtung von Substraten aber ungeeignet und auch lassen sich damit keine strukturierten Schichten herstellen. Hierfür sollen Drucktechnologien wie Siebdruck, Tintenstrahldruck (engl. inkjet) und sogar Rolle-zu-Rolle-Druckverfahren wie Offset und Flexodruck eingesetzt werden, wie sie im klassischen Zeitungsdruck angewendet werden, siehe **Abb. 2.1**. Mit diesen Druckverfahren können Halbleiterschichten hergestellt werden, bei denen die flächenbezogenen Herstellungskosten weit unter denen der Siliziumtechnologie liegen [16]. Transistorkanallängen von  $50 \mu\text{m}$  sind mit Druckverfahren nur schwer zu unterbieten [9], womit die erreichbare Integrationsdichte wesentlich geringer ist, allerdings reicht dies für einfache Schaltungen bereits aus. So sagt IDTechEx [23] voraus, dass mit diesen Technologien in wenigen Jahren RFID-Tags bei Herstellungskosten von unter 1 cent gefertigt werden können. Durch die mechanische Flexibilität und den Einsatz ähnlicher Drucktechnologien, könnten Schaltungen auch direkt während der Herstellung auf die Produktverpackung aufgebracht werden. Hierdurch ließe sich der Integrationspreis weiter reduzieren. Das Einsatzgebiet organischer Halbleiter beschränkt sich aber nicht nur auf Transistoren und



Abbildung 2.1: Rolle-zu-Rolle-Druck organischer integrierter Schaltungen. Wie im Zeitungsdruck werden die Schaltungen auf langen Bahnen aufgedruckt. Als Substrat sollen dabei Kunststoff-folien mit geringer Oberflächenrauigkeit eingesetzt werden. [Quelle : PolyIC Pressebild]



integrierte Schaltungen. Organische Leuchtdioden (OLED) und organische Photovoltaik (OPV) sind zwei weitere sehr interessante Anwendungsgebiete [1, 2, 23]. Auf die möglichen Anwendungsgebiete organischer Halbleiter und die anorganischen druckbaren Halbleitern wird in den folgenden Abschnitten gesondert eingegangen.

## 2.2 Organische vs. anorganische Halbleiter

Ein Nachteil organischer Halbleiter ist die materialbedingte Empfindlichkeit gegenüber Temperatur und weiteren Umwelteinflüssen wie Licht und Feuchtigkeit. Dies schränkt den Einsatzbereich dieser Materialien enorm ein, oder erfordert einen großen Aufwand für die Verkapselung bzw. den Schutz des Halbleitermaterials [9]. Eine Materialgruppe welche die anorganischen kristallinen Halbleitereigenschaften zum einen und die nasschemische Verarbeitung zum anderen vereinen, sind Metalloxid-Halbleiter [17]. Ein sehr vielversprechender Vertreter dieser Gruppe ist Zinkoxid [22, 45]. Auf die Eigenschaften dieses Halbleiters wird in **Kap. 2.5** detailliert eingegangen. Die Verbindungen aus Sauerstoff und mindestens einem Metall haben zum Teil sehr gute Halbleitereigenschaften und können durch chemische Veränderungen – wie bei dem in dieser Arbeit verwendeten Präkursor [50] – auch in gelöster Form verarbeitet werden. Auf diese Weise können sie wie die organischen Halbleiter in nasschemischer Form verarbeitet werden. Durch den kristallinen Grundaufbau dieser Halbleiter sind sie aber grundsätzlich wesentlich unempfindlicher gegenüber Temperatur und anderen Umwelteinflüssen und damit langlebiger als organische Halbleiter. Wegen der kristallinen Struktur des Materials fehlt diesen Halbleitern allerdings die mechanische Flexibilität. Auch sind zur Nachbehandlung in der Regel höhere Temperaturen notwendig als bei organischen Halbleitern was den Einsatz flexibler Substrate wie Kunststofffolien stark einschränkt. Somit bieten sowohl organische als auch anorganische Halbleiter je nach Anwendungsgebiet teilweise deutliche Vorteile womit beide Materialien in der Regel nicht in Konkurrenz gegeneinander stehen, vielmehr lassen sich mit beiden Materialgruppen verschiedene Anwendungen realisieren. Gemein haben beide Materialgruppen die nasschemische Verarbeitung und damit den Kostenvorteil bei der Herstellung gegenüber klassischer Siliziumtechnologie.

## 2.3 Anwendungsgebiete druckbarer Halbleiter

Durch die geringen auf die Fläche bezogenen Herstellungskosten druckbarer Elektronik ergeben sich zwei Hauptanwendungsgebiete: Zum einen Schaltungen mit geringem Funktionsumfang bei denen die Integrationsdichte keine Rolle spielt, und zum anderen Anwendungen bei denen Schaltungen oder Bauelemente auf eine große Fläche verteilt werden sollen und damit der Vorteil der Integrationsdichte moderner Siliziumtechnik entfällt. Ein Beispiel des ersten Anwendungsgebietes ist RFID. Mit dieser Technologie könnte der auf optischer Erfassung basierte Barcode im Einzelhandel ersetzt werden.



Abbildung 2.2: Inhalt eines Einkaufswagens mit aufgebrachtten RFID-Tags. Diese könnten in Zukunft den Barcode ersetzen und nicht sichtbar verwendet werden. [Quelle : PolyIC Pressebild]

In **Abb. 2.2** ist der mit RFID-Tags versehene Inhalt eines Einkaufswagens zu sehen. Da die RFID-Tags nicht optisch erfasst werden, können die Tags auch in der Verpackung versteckt oder mit Farbe überdruckt werden. In **Abb. 2.3** ist ein gedrucktes RFID-Tag der Firma PolyIC zu sehen; als Substrat wurde hierbei eine flexible Kunststoffolie verwendet. Zu dem zweiten Anwendungsgebiet zählt die Aktiv-Matrix einer Anzeige. Bei LCD-Bildschirmen muss die Aktiv-Matrix auf der gesamten Anzeige aufgebracht werden. Hierfür wird aktuell meist amorphes Silizium verwendet, das unter Hochvakuum aufgedampft wird. Durch eine nasschemische Beschichtung wäre auch hier eine deutlich kostengünstigere Herstellung möglich. Ein weiteres Anwendungsgebiet ergibt sich durch die besonderen Eigenschaften druckbarer Elektronik. Besonders durch die Flexibilität organischer Materialien ergeben sich neue Produkte, die mit klassischer Siliziumtechnik nicht oder nur sehr eingeschränkt möglich sind wie beispielsweise elektronische Zeitungen. Hierbei ist die Anzeige selbst flexibel und kann dadurch aufgerollt oder zusammengefoldet werden [9]. Mit klassischer Siliziumtechnik ist eine solche Anzeige aufgrund der fehlenden Flexibilität des Halbleiters nicht realisierbar. Dies gilt in gleicher Weise für flexible Scannerfolien, mit denen unebene Flächen optisch erfasst werden können. Eine Sensorfolie, beispielsweise eine künstliche Haut, kann ebenso mit diesen Materialien hergestellt werden. Das Einsatzgebiet druckbarer Elektronik beschränkt sich aber nicht nur auf Transistoren und integrierte Schaltungen, es lassen sich auch Leuchtdioden und Solarzellen damit herstellen [1, 2, 9, 23]. Organische Leuchtdioden lassen sich nicht nur kostengünstig produzieren, im Gegensatz zu herkömmlichen anorganischen Leuchtdioden sind sie keine Punkt- sondern Flächenstrahler. Hiermit sind neuartige Beleuch-

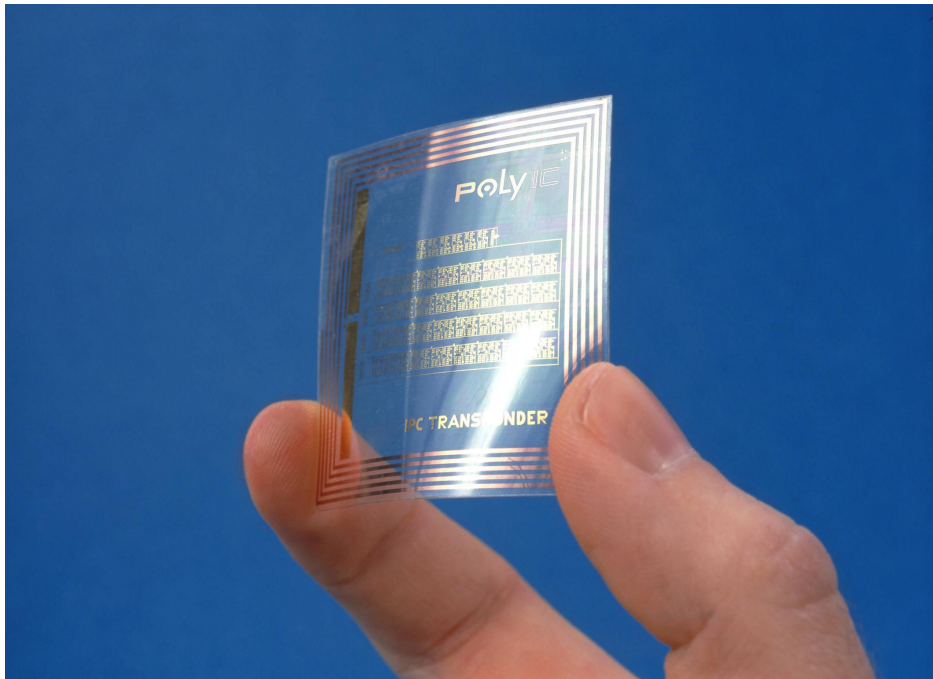


Abbildung 2.3: Auf eine Kunststoffolie gedruckter RFID-Tag. Mit diesen Tags könnte der Barcode im Einzelhandel ersetzt werden. Dank Rolle-zu-Rolle-Druckverfahren sollen dabei Herstellungskosten von weniger als 1 cent möglich sein. [Quelle : PolyIC Pressebild]

tungselemente und -konzepte möglich, bis hin zu einer leuchtenden Tapete [9, 32, 44]. Organische Leuchtdioden (OLED) werden bereits in großer Zahl bei Anzeigeelementen verwendet. Neben Aktiv-Matrix-OLED-Displays (AMOLED) in Kleingeräten wie Mobiltelefonen, MP3-Playern und Kameras, werden OLEDs auch als Hintergrundbeleuchtung bei Fernsehern eingesetzt [9, 31, 44]. Organische Photovoltaik (OPV) erlaubt neben der im Vergleich zu Silizium-Elementen kostengünstigen Herstellung durch die mögliche mechanische Flexibilität die Platzierung auf verschiedensten Oberflächen [9]. Durch die große Auswahl an Halbleitern sind auch selektive OPVs möglich, die beispielsweise nur nicht sichtbare Teile des Sonnenlichts absorbieren und so auf Fensterflächen aufgebracht werden können.

## 2.4 Silizium vs. druckbare Elektronik

Die Silizium-Halbleitertechnologie hat seit der Herstellung des ersten Transistors gewaltige Weiterentwicklungen erfahren. Entsprechend dem Mooreschen Gesetz hat sich die Anzahl von Transistoren pro Fläche in den letzten 40 Jahren ca. alle zwei Jahre verdoppelt. Dies bedeutet, dass auf der gleichen Fläche Silizium mehr Transistoren und damit Funktionen untergebracht werden können, bei nahezu konstanten Herstellungskosten. Auf diese Weise ist es zum einen möglich, zunehmend komplexere Schaltungen herzustellen, die aufgrund der immer kleineren Transistorstrukturen auch schneller getaktet werden



können. Zum anderen kann der gleiche Funktionsumfang auf kleinerer Fläche realisiert werden, wodurch die Herstellungskosten signifikant reduziert werden. Durch diese Weiterentwicklungen sind elektronische Schaltungen heutzutage fast in jedem Gerät vorhanden; vom heimischen Computer bis hin zur Wegfahrsperre des Automobils. In der Regel werden Silizium-Halbleiterschaltungen in aufwändigen Hochvakuumprozessen hergestellt. Dies beginnt mit dem Substrat, das in einem Abscheidungsprozess als hoch reiner Ingot gewonnen und anschließend in dünne Wafer geschnitten wird. Auf diese Wafer werden in vielen sich wiederholenden Schritten unter Hochvakuum Strukturen eingätzt oder Materialien darauf abgeschieden. Um die aktuell hohen Auflösungen von wenigen Nanometern zu erreichen, werden hoch entwickelte Lithographie-Verfahren eingesetzt. Nachdem die Halbleiterelemente fertig gestellt sind, werden auf den Wafer mehrere Schichten Metall aufgebracht, welche die Verbindung zwischen den einzelnen Halbleiterelementen und nach außen ermöglicht. Abschließend werden die einzelnen Schaltkreise aus dem Wafer ausgeschnitten, in ein Gehäuse eingesetzt und die Verbindungen zu den Anschlüssen hergestellt. Zwischen diesen einzelnen Schritten werden zahlreiche Funktionstests durchgeführt. All diese sehr komplexen und hoch entwickelten Fertigungsschritte machen den Herstellungsprozess sehr aufwändig und führen zu hohen Kosten. Diese machen den Ersatz des Barcodes im Einzelhandel durch Siliziumbasierte RFID-Tags unwirtschaftlich. Für RFID-Tags, die mit Siliziumtechnik hergestellt werden, werden Mindestpreise von ca. 10 *cent* erwartet [9,23]. Zudem kann die Integration von integrierten Schaltungen, die umweltschädliche oder toxische Materialien beinhalten, in eine Produktverpackung Probleme bei der Entsorgung bereiten. Für die Herstellung hoch integrierter und hoch performanter Halbleiterschaltungen, dem klassischen Anwendungsgebiet der Siliziumtechnologie, stellen druckbare Halbleiter aufgrund der geringen Ladungsträgermobilität und Integrationsdichte nach dem bisherigen Erkenntnisstand auch in Zukunft keine Konkurrenz dar [18]. Stattdessen ergeben sich durch die mechanische Flexibilität und die geringen Herstellungskosten neue Anwendungsfelder, wie beispielsweise ein elektronisches Spiel auf einer Cornflakes-Packung anstelle der bisherigen nicht-funktionalen Aufdrucke. Durch die geringen Herstellungskosten stellen druckbare Halbleiter für einfache Schaltungen, bei denen keine besonders hohe Performanz gefordert wird oder bei Schaltungen die funktionsbedingt über eine große Fläche verteilt sind eine günstige Alternative dar. Der Bereich in dem druckbare und klassische Siliziumtechnik in Konkurrenz treten ist somit verhältnismäßig klein.

## 2.5 Metalloxid-Halbleiter

Metalloxid-Halbleiter wie Zinkoxid sind zum einen wegen ihrer großen Bandlücke z.B. für die Herstellung von ultravioletten Leuchtdioden (UV-LEDs) interessant, zum anderen lassen sich diese Halbleiter durch chemische Prozesse in eine lösbare Form umwandeln und verarbeiten. Anschließend kann durch einen zumeist thermischen Prozess der modifizierte Halbleiter in seine Ursprungsform zurückgewandelt werden. Organische Halb-

leiter haben ähnliche Vorteile gegenüber klassischem Silizium. Wie die chemisch umgewandelten Metalloxid-Halbleiter lassen sich organische Halbleiter ebenso in Lösung leicht verarbeiten und somit durch sehr viel einfachere und billigere Verfahren Halbleiterschichten herstellen. Neben dem obligatorischen Sauerstoff bestehen die Metalloxid-Halbleiter aus einem oder mehreren Metallen. Hierbei kommen beispielsweise Zink, Zinn, Kupfer, Indium und Gallium zum Einsatz. Im Gegensatz zu organischen Halbleitern entsteht aus diesen Metalloxid-Halbleitern eine anorganische, kristalline bzw. nanokristalline Schicht. Dies bedeutet zwar, dass im Gegensatz zu organischen Halbleitern keine intrinsische mechanische Flexibilität vorliegt, allerdings sind MO-Halbleiter wesentlich haltbarer und weniger sensibel gegenüber Umwelteinflüssen wie Atmosphäre, Temperatur und Licht, die einen organischen Halbleiter zersetzen und damit zerstören können. ZnO, ein MO-Halbleiter mit hexagonaler Kristallstruktur, gilt unter diesen Halbleitern als besonders interessant. Zum einen weist ZnO eine große Bandlücke von  $3.4\text{ eV}$  [45,57] auf, die sich speziell für die Herstellung von Leuchtdioden für UV-Licht eignet, zum anderen ist dieser Halbleiter transparent und je nach Herstellungsverfahren sind sehr hohe Ladungsträgermobilitäten von mehr als  $100\frac{\text{cm}^2}{\text{Vs}}$  [22,45] erreichbar. Das bisher für ähnliche Anwendungen zum Einsatz kommende amorphe Silizium hingegen weist nur eine Mobilität von bis zu  $1\frac{\text{cm}^2}{\text{Vs}}$  auf. Für nasschemisch hergestellte ZnO-Halbleiterschichten gibt *Evonik* an, Mobilitäten von ebenfalls bis zu  $10\frac{\text{cm}^2}{\text{Vs}}$  [13] erreicht zu haben. Neben den elektronischen Eigenschaften bietet ZnO weitere Vorteile: So ist ZnO nicht toxisch und wird sogar für medizinische Anwendungen verwendet. Daher entfällt das Entsorgungsproblem. Eine aus ZnO bestehende Halbleiterschaltung – beispielsweise ein RFID-Tag – kann direkt mit der Verpackungen entsorgt werden. Da ZnO auch in einer umgewandelten Form in Lösung verarbeitet werden kann, bietet sich mit diesem Material auch die Möglichkeit, sehr kostengünstige Beschichtungsverfahren anzuwenden, bis hin zu kommerziellen Druckverfahren, wie sie auch beim Massendruck von Zeitungen eingesetzt werden. Im Idealfall könnte ein RFID-Tag direkt bei der Herstellung der Verpackung mitaufgedruckt werden.

## 2.6 Nasschemische Beschichtungsverfahren

Um Druckprozesse für die Herstellung von Schaltkreisen einzusetzen, müssen alle verwendeten Materialien in löslicher Form verfügbar sein. Als Leitermaterial wird hierfür meist Silber verwendet [41,52]. Dieses ist je nach der zu verwendenden Drucktechnologie als Silberlack oder Silberpaste verfügbar. In der Regel handelt es sich hierbei um gelöste Silberpartikel in Nanometergröße, die nach der Applizierung thermisch nachbehandelt werden. Da ZnO wie die meisten Halbleiter nicht oder nur sehr schwer in verdruckbaren Lösungsmitteln löslich ist, wird hier das ZnO-Molekül mit einem organischen Verbund erweitert [50]. Der hierdurch entstandene Präkursor, auch als Zink-Oximat bezeichnet, ist in vielen Lösungsmitteln wie z.B. Methoxyethanol (ME) bis zu einem Gewichtsanteil von 10% gut löslich. In **Abb. 2.4** ist die Struktur des in ME gelösten Präkursors dargestellt.

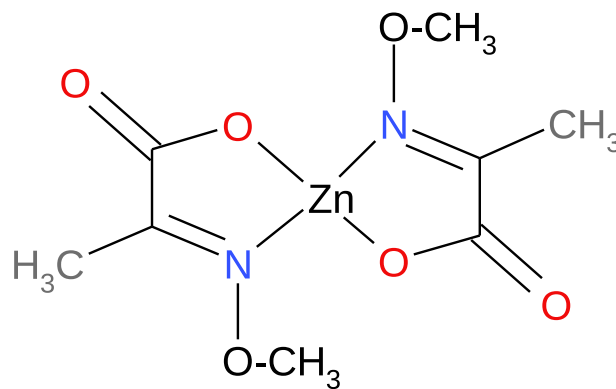


Abbildung 2.4: Darstellung des in Methoxyethanol gelösten ZnO-Präkursors. Neben Zink (Zn) und Sauerstoff (O) besteht der Präkursor aus Stickstoff (N) und Kohlenstoff (nicht gekennzeichnete Knotenpunkte). Die Methylgruppe (CH<sub>3</sub>) entstammt dem Lösungsmittel Methoxyethanol.

In dieser Form kann der Halbleiter durch nasschemische Verfahren zu dünnen Schichten verarbeitet werden. Ein sehr einfaches und in der Chemie sehr verbreitetes Verfahren ist das Schleuderbeschichtungsverfahren (engl. spin coating). Hierbei wird zuerst das Material in gelöster Form auf ein Substrat aufgebracht und dieses anschließend in schnelle Rotation versetzt, sodass je nach Rotationsgeschwindigkeit, -dauer und Feststoffgehalt in der Lösung unterschiedliche Schichtdicken erreicht werden. Durch eine thermische Nachbehandlung wird die Präkursorsschicht in die gewünschte ZnO-Halbleiterschicht umgewandelt.

## 2.6.1 Druckverfahren zur Herstellung von Halbleiterschaltungen

Zur Herstellung strukturierter Oberflächen bzw. zum großflächigen Beschichten von flexiblen Substraten sollen Druckverfahren verwendet werden. Bei diesen Verfahren werden gelöste Farbpartikel entweder wie beim Tintenstrahldruck (engl. inkjet) als kleine Farbtropfen auf das zu bedruckende Medium aufgebracht, oder wie beim Flexo- und Offsetdruck erst die Druckformen beschichtet und anschließend auf das Druckmedium aufgedruckt, sodass ein Teil der Druckfarbe übertragen wird [28]. Einige der für den Druck von funktionalen Strukturen vorgesehenen Druckverfahren werden im Folgenden kurz vorgestellt.

### 2.6.1.1 Tintenstrahldruck

Ein einfaches Verfahren, bei dem keine festen Druckformen notwendig sind, ist der Tintenstrahldruck. Die strukturierte Beschichtung wird durch die gezielte Ansteuerung der Tintendruckdüsen erreicht. An einem angeschlossenen Computer kann für die Ansteuerung innerhalb kürzester Zeit eine entsprechende Grafik erstellt und angepasst werden. Daher ist dieses Verfahren in Forschungseinrichtungen sehr beliebt für die Herstellung

von Teststrukturen in geringer Anzahl. Auch kann bei vorgegebenen und vorstrukturierten Substraten der Halbleiter gezielt partiell aufgetragen werden, um auf diese Weise bei der Charakterisierung störende Leckströme zu vermeiden. Im Rahmen dieser Arbeit wurden auch Transistoren charakterisiert, die mit Hilfe dieses Verfahrens hergestellt wurden. Dieses Druckverfahren weist aber auch erhebliche Nachteile auf: So kommt es zu nicht vernachlässigbaren Streuungen bei der Tropfengröße und damit zu Schwankungen bei der Schichtdicke. Auch müssen die einzeln aufgetragenen Materialtropfen eine geschlossene Schicht bilden und auf dem Substrat ineinander laufen. Dies schränkt die Möglichkeit klar abgegrenzte Konturen herzustellen stark ein und reduziert so die maximale Auflösung, die nach aktuellem Stand der Technik im  $\mu\text{m}$ -Bereich liegt [37]. Auch sind die erreichbaren Druckgeschwindigkeiten begrenzt und die flächenbezogenen Herstellungskosten relativ hoch. Aus diesen Gründen werden für den Masendruck andere Verfahren bevorzugt.

#### 2.6.1.2 Rolle-zu-Rolle-Druckverfahren

Die geringsten Druckkosten pro Fläche können durch Rolle-zu-Rolle (engl. roll-to-roll, R2R)-Druckverfahren erreicht werden, wie sie z.B. beim klassischen Zeitungsdruck eingesetzt werden. Beim R2R-Druck bewegt sich nicht die Druckvorrichtung, sondern das Druckmedium. Die Druckfarbe wird in der Regel über eine strukturierte Druckwalze auf das Substrat übertragen. Gängige R2R-Druckverfahren sind Offset- oder Flexodruck. Beim Flexodruck besteht die Druckform aus Kunststoff, beim Offsetdruck ist der Druckzylinder aus Metall und ermöglicht dadurch neben besonders hohen Auflösungen eine große Zahl an Druckvorgängen. Damit ist dieses Druckverfahren besonders für die Massenproduktion geeignet [28].

## 2.7 Zusammenfassung

In diesem Kapitel wurden die Entwicklung und die besonderen Eigenschaften druckbarer Halbleiter vorgestellt. Die beiden Materialgruppen organischer und anorganischer Metalloxid-Halbleiter wurden getrennt vorgestellt. Die möglichen Anwendungsgebiete, als kostengünstiger Ersatz von Silizium oder für neue Produkte, bedingt durch die besonderen Eigenschaften von druckbaren Halbleitern, wurden aufgeführt. Neben Transistoren und Schaltungen wurde auch der Einsatz in der Beleuchtung und der Photovoltaik erwähnt. Anschließend wurde die druckbare Elektronik mit der klassischen Siliziumtechnik verglichen und der Ersatz von Silizium in verschiedenen Anwendungsgebieten diskutiert. Der in dieser Arbeit verwendete Metalloxid-Halbleiter ZnO wurde gesondert behandelt. Dieser Halbleiter weist Eigenschaften wie Transparenz und eine große Bandlücke auf, die ihn für neue Anwendungen interessant machen. Durch die chemische Erweiterung des anorganischen ZnO-Moleküls mit einem organischen Komplex kann der Halbleiter in eine lösliche Form umgewandelt werden. Hierdurch ist es mög-

lich, für die Herstellung funktionaler Halbleiterschichten auch Druckverfahren einzusetzen was die Herstellungskosten wesentlich reduziert. Zudem wurden in diesem Kapitel zwei grundsätzliche Druckverfahren besprochen. Zum einen der Tintenstrahldruck, der aufgrund der nicht benötigten Druckmaske vorwiegend im Forschungsbereich eingesetzt wird, zum anderen Flexo- und Offsetdruck, zwei Rolle-zu-Rolle-Druckverfahren, mit denen besonders geringe auf die Fläche bezogene Kosten erreicht werden.



# Kapitel 3

## Aufbau und Modellierung von nasschemisch hergestellten Dünnschichttransistoren

### Inhaltsangabe

3.1	Prinzipieller Aufbau von Feldeffekttransistoren . . . . .	17
3.2	Aufbau von Dünnschichttransistoren . . . . .	20
3.3	Modellierung von Transistoren . . . . .	21
3.4	Modellierung nanokristalliner ZnO-Schichten . . . . .	23
3.5	Der vorliegende Modellansatz . . . . .	24
3.6	Messverfahren für die Charakterisierung nasschemisch hergestellter Halbleiterschichten . . . . .	24
3.7	Schottky-Kontakte bei nasschemisch hergestellten Dünnschichttransistoren	26
3.8	Zusammenfassung . . . . .	27

In diesem Kapitel werden die Grundlagen von Transistoren und der Sonderform der Dünnschichttransistoren aufgeführt. Darüber hinaus werden grundsätzliche Modellierungsansätze beschrieben. Zusätzlich werden die besonderen Eigenschaften eines Halbleiter-Metallübergangs, der sogenannten Schottky-Barriere, besprochen und die Standardvorgaben für die Charakterisierung nasschemisch hergestellter Transistoren aufgeführt.

### 3.1 Prinzipieller Aufbau von Feldeffekttransistoren

Der Transistor stellt den wichtigsten Baustein einer integrierten Schaltung (IC) dar. Er kann entweder als elektrischer Schalter oder als Verstärker eingesetzt werden. Es gibt

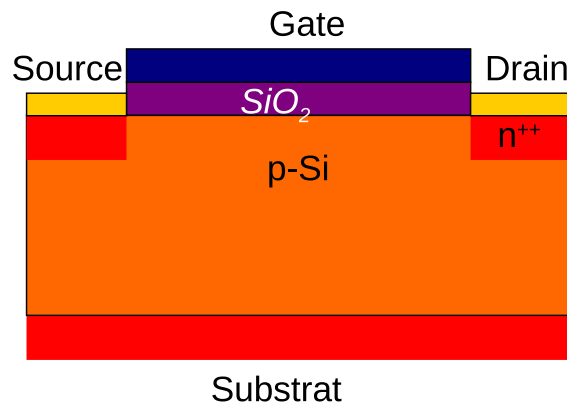


Abbildung 3.1: Prinzipieller Aufbau eines MOS-Feldeffekttransistors. Auf einem Substrat als untere Begrenzung befindet sich eine leicht p-dotierte Halbleiterschicht, in der durch Anlegen eines elektrischen Feldes ein leitfähiger Kanal gebildet wird. Auf dieser Halbleiterschicht befindet sich der Gate-Isolator, hier eine Schicht aus Siliziumdioxid  $\text{SiO}_2$ . Darauf befindet sich der eigentliche Gate-Kontakt, der entweder aus hoch dotiertem, hochleitfähigem Polysilizium oder aus einem Metall besteht. Links und Rechts des Gate-Kontakts befinden sich die Source- und Drain-Kontakte. Unter diesen beiden Kontakten ist zur Vermeidung von Schottky-Barrieren jeweils eine dünne, stark n-dotierte Schicht eingebaut.

eine Vielzahl unterschiedlicher Bauformen, je nach Anwendung und eingesetzter Herstellungstechnologie. In dieser Arbeit wird ausschließlich der Feldeffekttransistor (FET) als Metalloxid-Halbleiter FET (MOSFET) bzw. allgemein als Metall-Isolator-Halbleiter FET (MISFET) behandelt. Die grundsätzliche Funktionsweise wird an dem in der Herstellung von Silizium-Halbleitern zumeist verwendeten MOSFET erklärt. Das Funktionsprinzip unterscheidet sich hierbei nicht grundsätzlich von dem eines allgemeinen FET. In **Abb. 3.1** ist der prinzipielle Aufbau eines n-Kanal MOSFET zu sehen. Ausgehend von einer leicht p-dotierten Siliziumschicht wird zwischen den Kontakten eine Isolationsschicht, in der Siliziumtechnologie in der Regel eine durch Oxidation gewachsene  $\text{SiO}_2$ -Schicht, hergestellt und darauf der Gate-Kontakt aufgedampft. Auf beiden Seiten des Gate-Kontakts werden der Source- und Drain-Kontakt hergestellt. Damit dabei ein ohmscher Kontakt zum Halbleiter erreicht werden kann, wird zuvor der Bereich direkt unterhalb dieser Kontakte stark n-dotiert. Der Substrat-Kontakt wird in der Regel mit dem Source-Anschluss verbunden. Der Transistor ist prinzipiell symmetrisch aufgebaut, sodass der Source-Anschluss bei einem n-Kanal-FET durch das niedrigere Potential definiert wird. Wird nun zwischen Drain und Source eine Spannung angelegt und gleichzeitig der Gate-Anschluss mit dem Source-Anschluss verbunden, so wird sich die Verarmungszone des  $pn$ -Übergangs am Drain-Anschluss durch die anliegende Spannung vergrößern und dadurch ein Stromfluss verhindert; der Transistor befindet sich im Aus-Zustand. Dieser Zustand gilt, solange die Spannung zwischen Gate und Source die Schwellspannung  $V_{Th}$  nicht überschreitet. Der Strom  $I_D$  durch den Transistor wird von



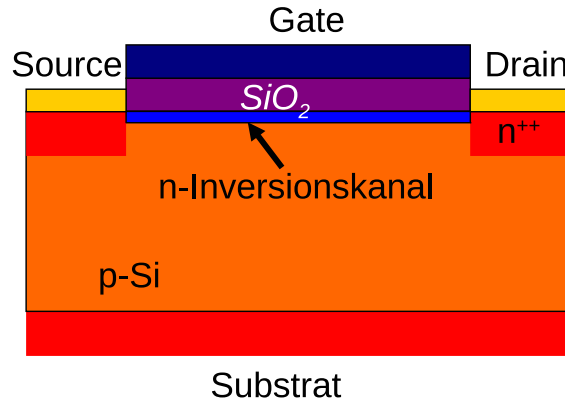


Abbildung 3.2: Prinzipielle Funktion des MOSFET im ohmschen Betrieb. Durch Anlegen einer großen positiven Gate-Source-Spannung, bei gleichzeitig kleiner Spannungsdifferenz zwischen Drain und Source, wird im Halbleiter eine Inversionsschicht gebildet. Diese stellt einen Ladungstransportkanal dar, durch den Ladungsträger von Drain nach Source transportiert werden können. Da der Betrag des Stroms stark von der anliegenden Spannung zwischen Source und Drain  $V_{DS}$  abhängt, wirkt der Transistor wie ein steuerbarer Widerstand. Der ohmsche Betrieb wird auch als linearer Betrieb bezeichnet.

Leckströmen dominiert die hier vereinfachend vernachlässigt werden:

$$V_{GS} < V_{Th} \quad (3.1)$$

$$I_D \approx 0 \quad (3.2)$$

Wird zwischen dem Steuereingang Gate und Source eine positive Spannung  $V_{GS}$  angelegt, so werden an der Grenzschicht zwischen Halbleiter und Isolator Minoritätsladungsträger, in diesem Fall Elektronen, akkumuliert. Sobald die Schwellspannung bzw. Threshold-Spannung  $V_{Th}$  überschritten wird, befinden sich mehr negative als positive Ladungsträger an dieser Grenzschicht und es bildet sich ein Inversionskanal. Wenn, wie in **Abb. 3.2** angenommen, die Spannung zwischen Drain und Source klein ist, ist dieser Inversionskanal über die gesamte Transistorbreite ausgebildet. Da durch diesen Inversionskanal der  $pn$ -Übergang am Drain-Anschluss verschwindet, befindet sich nun eine leitfähige Verbindung zwischen Drain und Source. In der gewählten Darstellung befindet sich der Transistor im linearen oder auch ohmschen Betrieb, der Strom zwischen Drain und Source hängt dabei stark von der Spannung  $V_{DS}$  zwischen diesen Kontakten ab und es gilt:

$$V_{GS} > V_{Th} \quad (3.3)$$

$$V_{DS} < V_{GS} - V_{Th} \quad (3.4)$$

$$I_D = K_n \left( V_{GS} - V_{Th} - \frac{V_{DS}}{2} \right) V_{DS} \quad (3.5)$$

Der Faktor  $K_n$  ist das Produkt aus der flächenbezogenen Isolationsschichtkapazität, hier der Kapazität der Siliziumoxidschicht,  $C_{oxid}$ , der Ladungsträgermobilität  $\mu$  sowie dem Verhältnis aus der Breite  $W$  und Länge  $L$  des Transistorkanals. Der Transistor wirkt wie

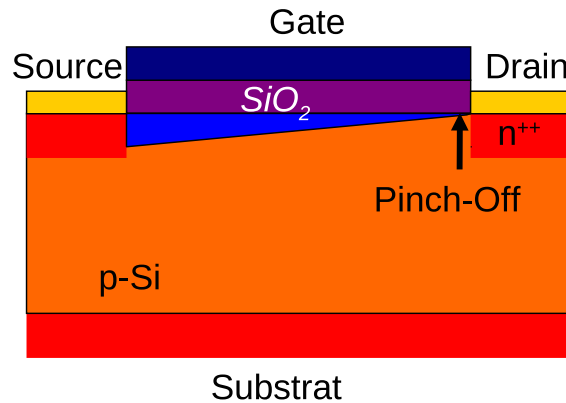


Abbildung 3.3: Prinzipielle Funktion des MOSFET im gesättigten Betrieb. Durch die anliegenden Spannungen wird ein Pinch-Off in der Nähe des Drain-Anschluss erreicht, bei dem eine Abschnürung des Ladungstransportkanals erreicht wird. Der Ausgangsstrom  $I_D$  kann durch eine Erhöhung der anliegenden Drain-Source-Spannung  $V_{DS}$  nicht weiter vergrößert werden, der Transistor ist gesättigt.

ein steuerbarer Widerstand, daher die Bezeichnung ohmscher Betrieb. Da der Ausgangsstrom  $I_D$  linear von der Steuerspannung  $V_{GS}$  abhängt, wird diese Betriebsart auch als linearer Betrieb bezeichnet. Wird die Spannung  $V_{DS}$  weiter erhöht, so wird ab der Spannung  $V_{DS} = V_{GS} - V_{Th}$  die Abschnürung des Kanals erreicht, der sogenannte Pinch-Off wie in **Abb. 3.3** dargestellt. Bei dieser Spannung wird der gesättigte Betriebszustand erreicht, bei dem der Strom durch den Transistor nahezu unabhängig von der anliegenden Spannung  $V_{DS}$  ist und es gilt in erster Näherung:

$$V_{GS} > V_{Th} \quad (3.6)$$

$$V_{DS} > V_{GS} - V_{Th} \quad (3.7)$$

$$I_D = \frac{K_n}{2} (V_{GS} - V_{Th})^2 \quad (3.8)$$

## 3.2 Aufbau von Dünnfilmtransistoren

Dünnfilmtransistoren sind eine besondere Bauform von Metall-Isolator-Feldeffekttransistoren (MISFET). Im Gegensatz zu den in der Halbleitertechnik üblicherweise verwendeten Bulk-Transistoren, wie in **Abb. 3.1** dargestellt, wird bei Dünnfilmtransistoren nur eine sehr dünne Halbleiterschicht verwendet. Die Bezeichnung Bulk wird verwendet, da durch die Abgrenzungen auf beiden Seiten des Transistors (in den Grafiken nicht dargestellt) der Transistor wie eine Wanne in der Trägerschicht liegt. Bei der klassischen Herstellung integrierter Schaltungen werden Kontakte, Isolationsschichten und Verdrahtung auf den Halbleiter aufgebracht. Da die Halbleiterschicht selbst Teil des Trägermaterials ist, werden hierbei Schichtdicken verwendet, die weit größer ausfallen als für die Funktion notwendig. Wird, wie bei der gedruckten Elektronik, der Halbleiter erst auf ein Trägermaterial aufgebracht, werden hierbei in der Regel nur Schichtdicken verwendet, die



Abbildung 3.4: Prinzipieller Aufbau eines Dünnschichttransistors. Hier ist der prinzipielle Aufbau der in dieser Arbeit verwendeten Substrate dargestellt. Auf einem Substrat (p-doped Si), das gleichzeitig als Gate-Anschluss dient, sind eine  $\text{SiO}_2$ -Schicht als Isolator und darauf ITO-Gold(Au)-Schichten für die Source- und Drain-Anschlüsse aufgebracht. Zwischen diesen Anschlüssen wird nun eine im Vergleich zum klassischen MOSFET sehr dünne Halbleiterschicht aufgebracht.

für die Funktion notwendig sind. Auch sind mit Hilfe der Drucktechnik und der dabei eingesetzten hochviskosen Lösungen nur geringe Schichtdicken im Bereich  $< 1 \mu\text{m}$  erreichbar.

Ein funktionaler Unterschied zwischen Bulk- und TFT-Struktur ist der Substrat-Anschluss. Bei der TFT-Struktur entfällt dieser Anschluss. Dies hat zum einen den Vorteil, dass die TFTs voll symmetrisch aufgebaut sind, Source und Drain also nur durch die angelegten Spannungen definiert werden, zum anderen entfällt die Möglichkeit, durch Anlegen eines Steuerpotentials die Transistorparameter zu beeinflussen [3]. Der prinzipielle Aufbau eines Dünnschichttransistors ist in **Abb. 3.4** dargestellt. Die hier gewählte Darstellung stellt gleichzeitig die Struktur der in dieser Arbeit verwendeten Substrate und Transistoren dar. Auf einem dotierten Siliziumsubstrat, das gleichzeitig als gemeinsames Gate aller auf diesen Substraten befindlicher Transistoren dient, ist eine Isolatorschicht aufoxidiert. Je nach gewähltem Substrat ist diese Schicht  $90 \text{ nm}$  oder  $230 \text{ nm}$  dick. Auf diese Isolatorschicht wurden die Source- und Drain-Kontakte in Gold aufgedampft. Als Haftvermittler zwischen Gold und  $\text{SiO}_2$  dient jeweils eine dünne Schicht aus Indiumzinnoxid (ITO). Die aktive Halbleiterschicht wird für die Analyse des Halbleiters wie in **Kap. 4** beschrieben nasschemisch aufgebracht. Zur Charakterisierung der Halbleiterschicht werden die einzelnen Transistoren in einer Glove-Box mit einem Spitzenmessplatz kontaktiert und wie in **Kap. 3.6** beschrieben vermessen.

### 3.3 Modellierung von Transistoren

Um die Funktion eines Transistors zu nachzubilden, werden Modelle verwendet. Diese Modelle beschreiben die bekannten Zusammenhänge zwischen den Eingangsgrößen wie beispielsweise den anliegenden Spannungen und den Ausgangsgrößen; im Falle eines Transistors die Ströme zwischen den einzelnen Anschlüssen. Hierbei gibt es zwei grundsätzliche Modelltypen, rein mathematische und physikalisch basierte Modelle. Mathematische Transistormodelle beschreiben das Verhalten eines Transistors durch das Nach-

bilden gemessener Kennlinien mithilfe mathematischer Funktionen. Um dabei die Messergebnisse möglichst genau nachzubilden, werden Anpassungsparameter (engl. fitting parameters) verwendet. Diese Parameter werden nicht aus messbaren physikalischen Größen abgeleitet, sondern durch Minimierung der Abweichung zwischen Modell und Messergebnis ermittelt. So lassen sich auf relativ einfache und schnelle Weise Modelle erstellen, die eine sehr gute Beschreibung des Verhaltens eines Bauteils ermöglichen und sich aufgrund ihres einfachen Aufbaus sehr gut für die Simulation umfangreicher Schaltungen eignen. Auch wird von einem Schaltungsentwickler der diese Modelle verwendet, kein tiefgehendes Verständnis der zugrunde liegenden Halbleiterphysik gefordert. Ein bekanntes Beispiel hierfür sind die BSIM-Modelle für Silizium-Transistoren [53]. Dies sind zum aktuellen Zeitpunkt die Standard-Modelle für Schaltungssimulatoren auf Silizium-Basis. Mit den erforderlichen Parametern, je nach gewünschter Detailtiefe z.T. über 500, lässt sich das Verhalten von Siliziumtransistoren auch bei sehr hohen Betriebsfrequenzen und Dimensionen im Nanometer-Bereich sehr gut beschreiben. Allerdings müssen all diese Parameter durch aufwendige Messverfahren und mithilfe vieler Teststrukturen für jede Technologie neu bestimmt werden. Dies stellt einen der wesentlichen Nachteile dieser Modelle dar: Da die Modellparameter nicht auf physikalischen Messgrößen basieren, müssen sie für jede Änderung am Herstellungsprozess oder an den physikalischen Dimensionierungen neu bestimmt bzw. überprüft werden. Auch lassen diese Parameter keine allgemein gültigen Rückschlüsse der physikalischen Parameter auf die Performanz eines Bauteils zu. Im Gegensatz zu rein mathematischen Modellen berechnen physikalisch basierte Modelle die Eigenschaften der simulierten Bauteile aus messbaren physikalischen Parametern und bekannten physikalischen Zusammenhängen. Dies erfordert eine genaue Analyse des Aufbaus der Halbleiterschicht und der physikalischen Eigenschaften und Wechselwirkungen innerhalb der Halbleiterschicht. Die hierfür notwendigen Untersuchungen machen den Entwurf eines solchen Modells entsprechend schwierig. Darüber hinaus lassen sich die meisten Größen und Effekte einer solchen Schicht nur zum Teil bzw. nur in einer begrenzten Genauigkeit bestimmen. Die für die Simulation notwendigen Berechnungen werden mit zunehmender Genauigkeit und Detailtreue immer aufwändiger. So stellt sich auch die Frage, ob ein physikalisches Modell bei einer teilweise nur geringfügig höheren Genauigkeit – die unter Umständen sogar unter der Toleranzgrenze der Vorgaben fällt – den Aufwand gegenüber einem einfachen mathematischen Modell rechtfertigt. Ein wesentlicher Vorteil physikalisch basierter Modelle ist die Möglichkeit, durch das bessere Verständnis der Ladungstransportvorgänge im Halbleiter Weiterentwicklungen und Verbesserungen in der Performanz, wie beispielsweise der Ladungsträgermobilität, zu ermöglichen, die ohne entsprechende Untersuchung nicht möglich wären. Somit sind physikalisch basierte Modelle bzw. das hierfür notwendige Verständnis der physikalischen Vorgänge im Material essentiell wichtig für die Weiterentwicklung und Verbesserung der eingesetzten Materialien. Durch die Schwierigkeit, die einzelnen Effekte und Wechselwirkungen innerhalb einer Halbleiterschicht hinreichend genau bestimmen zu können, sind rein physikalische Modelle in der Regel nicht möglich. Stattdessen werden Modelle verwendet, die soweit wie möglich bekannte phy-

sikalische Einflüsse und Effekte berücksichtigen, aber dennoch mathematische Faktoren beinhalten, die selbst soweit möglich physikalisch begründet sind.

### 3.4 Modellierung nanokristalliner ZnO-Schichten

Für die Simulation von nasschemisch hergestellten, nanokristallinen ZnO-Schichten sind zum Zeitpunkt der Erstellung dieser Arbeit keine physikalisch basierten Modelle bekannt. Für polykristalline ZnO-Schichten existiert das Grain-Boundary-Modell von Hosain et al. [22]. Dieses wurde für Halbleiterschichten mit Korngrößen im  $\mu\text{m}$ -Bereich und einer geringen Anzahl an Korngrenzen im Transistorkanal entwickelt. Bei diesem Modell wird eine ideale Ausformung der Halbleiterkristalle angenommen, sodass die Korngrenze direkt am Interface zwischen Halbleiter und Dielektrikum liegt. In **Kap. 5** wird dieses Modell intensiver betrachtet.

Für die mathematische Modellierung der Transistorcharakteristik können für nasschemisch hergestellte ZnO-Transistoren in der Regel die gleichen Modelle eingesetzt werden wie für amorphes Silizium oder organische Halbleiter. Dabei werden meist die klassischen MOSFET-Gleichungen benutzt und die Ladungsträgermobilität modelliert [20,35,39,60,61]. Zwei Beispiele sollen hier exemplarisch vorgestellt werden: Das Modell von Necliudov et al. [39] und das Mutiple-Trap-and-Release(MTR)-Modell [19, 30]. Das Modell von Necliudov et al. beschreibt die Funktion eines organischen Dünnschichttransistors. Als Halbleiter wird Pentacen verwendet. Es wird angenommen, dass bei einer Gate-Source-Spannung oberhalb der Threshold-Spannung, der größte Teil der im Kanal induzierten Ladung durch Ladungsfallen lokalisiert ist. Somit trägt nur ein kleiner Rest dieser Ladung zum Stromfluss bei. Der Effekt der Ladungsfallen wird in diesem Modell durch eine Gate-spannungsabhängige Mobilität berücksichtigt.

$$\mu_{FET} = \mu_0 \left( \frac{V_{GS} - V_{Th}}{V_{AA}} \right)^\gamma \quad (3.9)$$

$$I_D = I_{Sat} = \frac{W \mu_{FET} c_i}{2L} V_{GT}^2 \quad (3.10)$$

$$V_{GT} = V_{GS} - V_{Th} \quad (3.11)$$

Neben der Breite  $W$  und Länge  $L$  des Transistors wird auch die flächenbezogene Kanalkapazität  $c_i$  in dem Modell berücksichtigt. Die beiden Parameter  $V_{AA}$  und  $\gamma$  werden empirisch aus den Messdaten des zu beschreibenden Transistors bestimmt und lassen sich nicht aus physikalischen Größen ableiten.  $I_{Sat}$  beschreibt den Transistorstrom im Sättigungsfall und  $V_{GT}$  ist die effektive Gate-Steuerspannung oberhalb der Schwellspannung  $V_{Th}$ .

Das MTR-Modell beschreibt ein schmales delokalisiertes Band mit ebenfalls einer großen Zahl an lokalisierten Energieniveaus die als Ladungsfallen agieren. Der Ladungstransport stellt sich hier als Drift-Strom dar, bei dem die Ladungsträger thermisch aktiviert aus den Ladungsfallen abgegeben werden und nach kurzer Zeit wieder in Ladungsfallen

gefangen werden. Bei diesem Modell ergibt sich eine Mobilität, die zum einen von der Temperatur und zum anderen vom Niveau dieser Ladungsfallen abhängt.

$$\mu_D = \mu_0 \alpha e^{\left(-\frac{E_T}{k_B T}\right)} \quad (3.12)$$

Hierbei beschreibt  $\alpha$  das Verhältnis aus der Zustandsdichte in Leitungsband  $N_C$  und der Oberflächenzustandsdichte, bzw. der Dichte der Ladungsfallen  $N_T$ .  $E_T$  ist der Abstand zwischen der Bandkante des delokalisierten Bands zum Fallenniveau. Neben den Modellen für den rein statischen Betrieb wurden bereits Modelle veröffentlicht, die auch das dynamische Verhalten beschreiben können [14].

### 3.5 Der vorliegende Modellansatz

Ziel dieser Arbeit ist die Entwicklung eines Simulationsmodells bei dem möglichst auf den Einsatz abstrakter mathematischer Parameter verzichtet werden kann. Durch den sehr unregelmäßigen Schichtaufbau – der auch durch das nasschemische Herstellungsverfahren begründet ist – sind die Möglichkeiten, die analysierten Materialschichten genau zu beschreiben und die auftretenden physikalischen Effekte zu erfassen begrenzt. So muss aufgrund des unorganisierten Materialaufbaus die kristalline Ausrichtung der einzelnen Halbleiterkristalle als gleichverteilt angenommen werden. Die bei diesem Modell berücksichtigten messbaren physikalischen Parameter sind die auftretende Vorzugskorngröße, die grundsätzlichen bekannten Halbleitereigenschaften sowie die durch die Messung des Fermi-niveaus mittels Röntgen-Photoelektronenspektroskopie (engl. X-ray photoelectron spectroscopy, XPS) bestimmte natürliche Dotierung des Halbleitermaterials. Hierbei muss allerdings angemerkt werden, dass die XPS-Messung nur unter Hochvakuum möglich ist. So kann mit diesem Verfahren der Einfluss der Atmosphäre bzw. der Einfluss der Adsorption von Sauerstoff auf das Fermi-niveau des Halbleiters nicht untersucht werden. Ein erster Schritt die Modellierung von nasschemisch hergestellten ZnO-Transistoren stärker an deren physikalischen Eigenschaften zu orientieren wurde in [68] unternommen und ist in Anh. B zu finden.

### 3.6 Messverfahren für die Charakterisierung nasschemisch hergestellter Halbleiterschichten

Für die elektrische Charakterisierung der Dünnfilmtransistoren werden die Proben in einen mit dem Schutzgas Argon gefüllten Handschuhkasten (engl. Glove-Box) eingeschleust und mit einem *Agilent B1500A* Parameteranalysator vermessen. Auf dem programmierbaren Parameteranalysator kommt ein Messskript zum Einsatz, das nacheinander die Ausgangscharakteristik, die Transfercharakteristik und das An-/Aus-Verhältnis misst. Aus der Transferkennlinie mit der höchsten angelegten Drain-Source-Spannung



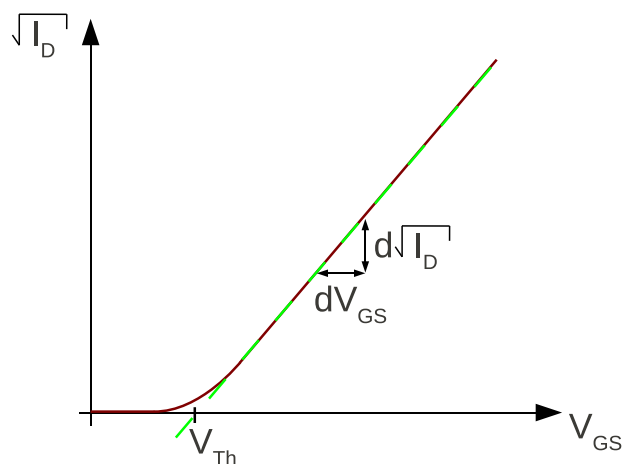


Abbildung 3.5: Schematische Darstellung der Extraktion der Mobilität  $\mu$  und der Threshold-Spannung  $V_{Th}$  aus der gewurzelten Transferkennlinie. Aus der Steigung  $\frac{d\sqrt{I_D}}{dV_{GS}}$  kann die Mobilität bestimmt werden. Die Threshold-Spannung wird aus dem Schnittpunkt der Steigung mit der Abszisse ermittelt. Bei dieser Methode wird eine konstante Mobilität angenommen.

$V_{DS}$  wird die Mobilität berechnet. Dabei stehen zwei Auswertungsmöglichkeiten zur Verfügung: Bei der ersten Methode wird die Mobilität durch approximieren einer Regressionsgeraden an den gewurzelten Ausgangsstrom, wie in **Abb. 3.5** dargestellt, als konstanter Wert ermittelt. Hierbei wird unter anderem angenommen, dass der Transistor in Sättigung betrieben wird und die Mobilität von der Gate-Spannung unabhängig ist, wie dies bei klassischen Halbleitern wie z.B. Silizium der Fall ist. Als zweite Möglichkeit kann die Mobilität für jede angelegte Gate-Source-Spannung  $V_{GS}$  einzeln berechnet und dargestellt werden. Die Extraktion der Mobilität als Funktion der Gate-Source-Spannung zeigt, ob und wie diese von der angelegten Gate-Spannung abhängt. Der dabei ermittelte Spitzenwert dieser Darstellung wird oft als Vergleichsmaß in Veröffentlichungen angegeben. Allerdings ist der Mittelwert der Mobilität für die Beurteilung der Geschwindigkeit des vorliegenden Dünnschichttransistors vorzuziehen, um die Vergleichbarkeit mit Siliziumtransistoren zu ermöglichen, die eine konstante Mobilität aufweisen. Im **Anh. A** findet sich ein Messbeispiel zu einem ZnO-Transistor. Um störende Einflüsse durch schwankende Messparameter zu vermeiden, wird ein Standardmessverfahren eingesetzt, sodass die Transistoren immer unter den gleichen Bedingungen untersucht werden. Dabei wurden die Spannungen bewusst niedrig gewählt, um zu verhindern, dass die Transistorcharakteristik durch Stress verändert wird. Diese Standardparameter wurden wie folgt gewählt:

- Ausgangscharakteristik
  - Gate-Source-Spannungen  $V_{GS}$ : 0 V, 5 V, 10 V und 15 V
  - Drain-Source-Spannung  $V_{DS}$ : –5 V bis 15 V in 1 V-Schritten
- Transfercharakteristik
  - Drain-Source-Spannungen  $V_{DS}$ : 5 V, 10 V und 15 V

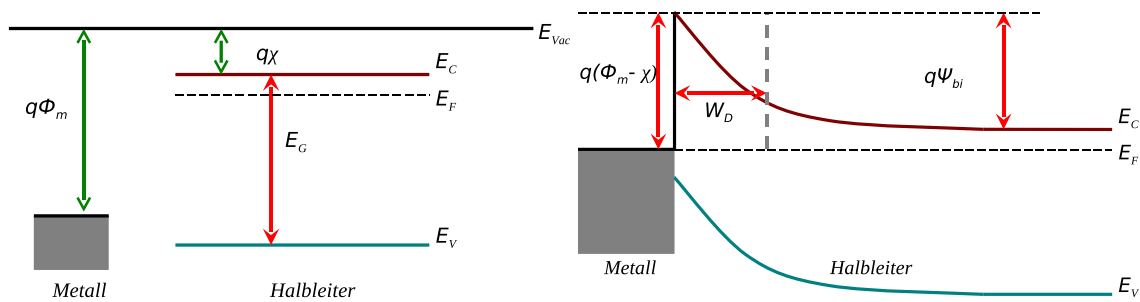


Abbildung 3.6: Entstehung eines Schottky-Kontakts an einem Metall-Halbleiter Interface. (Links) Banddiagramme der einzelnen Materialien. (Rechts) Banddiagramm des Metall-Halbleiter Interface mit Schottky-Barriere. Aufgrund des Unterschieds zwischen Austrittsarbeit des Metalls  $\phi_m$  und der Elektronenaffinität des Halbleiters  $\chi$  bildet sich eine Barriere  $q(\phi_m - \chi)$ .

- Gate-Source-Spannung  $V_{GS}$ : –5 V bis 15 V in 1 V-Schritten
- An-/Aus-Verhältnis
  - Gate-Source-Spannungen  $V_{GS}$ : 15 V für An und 0 V für Aus
  - Drain-Source-Spannung  $V_{DS}$ : 15 V

### 3.7 Schottky-Kontakte bei nasschemisch hergestellten Dünnschichttransistoren

Für die Kontaktierung und Verbindungen zwischen einzelnen Halbleiterbauelementen in einer Schaltung werden aufgrund der größeren Leitfähigkeit vorwiegend metallische Materialien verwendet. Allerdings entstehen bei der direkten Verbindung eines Halbleiters mit einem Metall durch die in der Regel nicht identischen Energieniveaus der Leitungsbänder beider Materialien Bandverbiegungen. Diese Bandverbiegungen haben je nach Ausprägung einen großen Einfluss auf den Ladungstransport, bis hin zu gleichrichtender Wirkung wie dies bei Schottky-Dioden beabsichtigt und genutzt wird. In Abb. 3.6 sind die Bandstrukturen eines Metalls und eines Halbleiters unabhängig voneinander und nach der Kontaktierung dargestellt. Durch die Kontaktierung beider Materialien gleicht sich das Fermi-niveau  $E_F$  auf beiden Seiten an. Aufgrund der unterschiedlichen Austrittsarbeit  $\phi_m$  des Metalls und der Elektronenaffinität des Halbleiters  $\chi$  führt dies zu Bandverbiegungen an den Source- und Drain-Kontakten. Die Höhe der Barriere hängt von der Differenz  $\phi_m - \chi$  ab. Da die Ladungsträgerdichte in Metallen sehr hoch ist, dehnt sich die Bandverbiegung auf der Metallseite nur über einen sehr kurzen Bereich aus und kann vernachlässigt werden. In der Abbildung ist sie daher nicht eingezeichnet. Der undotierte Halbleiter weist im Gegensatz zum Metall eine wesentlich niedrigere Ladungsträgerdichte auf. Die Bandverbiegung im Halbleiter ist dadurch über einen größeren Bereich ausgeprägt und hat einen signifikanten Einfluss auf den Ladungstransport. Durch die



Wahl einer passenden Metall-Halbleiterkombination kann die Kontaktbarriere minimiert, in der Regel aber nicht ganz vermieden werden. Nicht zuletzt weil die Auswahl von der Anwendung und der eingesetzten Technologie abhängen. Der Literaturwert für die Kombination Gold-ZnO, wie sie in den folgenden Untersuchungen eingesetzt wird, liegt bei 0.65 eV [57]. Mehrere Untersuchungen lassen darauf schließen, dass die Barrierenhöhe auch von der Qualität der Halbleiterschicht abhängt [10, 48]. In der klassischen Siliziumtechnik kann an Metall-Halbleiterübergängen der Halbleiter sehr stark dotiert werden. Hierdurch wird ebenso wie auf der Metallseite die Bandverbiegung räumlich reduziert. Ziel ist, die Breite der Barriere so stark zu reduzieren, dass die Ladungsträger hindurchtunneln können und der Ladungstransport dabei nicht signifikant beeinflusst wird. Ein so entstandener Kontakt wird als ohmscher Kontakt bezeichnet. Bei der gedruckten Elektronik sind gezielte Dotierungen nach bisherigem Stand der Technik nicht möglich. Zum einen finden Dotierungen in der Regel unter Hochvakuum statt was sich nicht mit der kostengünstigen Drucktechnik vereinen lässt. Zum anderen ist es bisher nicht gelungen, durch Einbringen des Dotierstoffs in die Halbleiter-Präkursorlösung einen festen, gezielten Einbau des Dotierstoffs in die Halbleiterstruktur zu erreichen. Somit lassen sich Schottky-Barrieren an Source und Drain eines gedruckten Transistors aktuell nicht vermeiden.

### 3.8 Zusammenfassung

In diesem Kapitel wurden die Grundlagen von Dünnschichttransistoren und der grundlegenden Modellierungsarten für die Simulation dieser Halbleiterbauteile besprochen. Die Vor- und Nachteile rein mathematischer und physikalischer Modelle wurden aufgeführt und der Ansatz des in dieser Arbeit vorgestellten Modells begründet. Ebenso wurde das für die Messungen an Transistoren verwendete Standardmessverfahren vorgestellt. Abschließend wurde die Wirkung der Schottky-Barrieren, die bei den in dieser Arbeit verwendeten Technologien nicht vermeidbar sind, diskutiert.



# Kapitel 4

## Untersuchung von Umwelteinflüssen auf die Halbleitereigenschaften nasschemisch hergestellter Halbleiterschichten

### Inhaltsangabe

---

<b>4.1</b>	<b>Einfluss der Herstellungsbedingungen auf die elektrischen Eigenschaften des Halbleiters</b>	<b>30</b>
4.1.1	Einfluss der Reinheit des Präkursors auf die Ladungsträgermobilität	30
4.1.2	Einfluss der Herstellungsparameter auf die Halbleitereigenschaften	31
4.1.3	Analyse der Umwandlung des Präkursors zu ZnO	34
<b>4.2</b>	<b>Einfluss der Bauteilgeometrie auf die Halbleitereigenschaften der ZnO-Schicht</b>	<b>37</b>
<b>4.3</b>	<b>Atmosphärische Einflüsse auf die ZnO-Halbleitereigenschaften</b>	<b>41</b>
<b>4.4</b>	<b>Extraktion der Aktivierungsenergien</b>	<b>44</b>
<b>4.5</b>	<b>Zusammenfassung</b>	<b>49</b>

---

Für die Modellierung nasschemisch hergestellter Halbleiterschichten müssen zunächst die zugrundeliegenden Ladungstransportmechanismen identifiziert werden. Die Voraussetzung hierfür ist ein stabiler und reproduzierbarer Herstellungsprozess. Auf dieser Basis können physikalische Einflüsse auf die elektronischen Eigenschaften des Halbleiters – im speziellen die Ladungsträgermobilität und die Schwellspannung – ermittelt werden. In diesem Kapitel werden die wichtigsten Ergebnisse der für die Modellierung notwendigen Vorabuntersuchungen dargestellt. Sie betreffen den Präkursor, das Herstellungsverfahren, die Nachbehandlungsschritte und die Umwelteinflüsse während der Bauteilcharakterisierung.

## 4.1 Einfluss der Herstellungsbedingungen auf die elektrischen Eigenschaften des Halbleiters

In diesem Abschnitt werden die verschiedenen Verarbeitungsschritte untersucht. Mit diesen Untersuchungen sollen Einflüsse auf die Mobilität des Halbleiters identifiziert werden. Durch eine Analyse verschiedener Chargen des Präkursors wird untersucht, welchen Einfluss Verunreinigungen des Präkursors auf die erreichbare Mobilität der Halbleiterschicht haben. Diese Verunreinigungen sind durch die chemischen Umwandlungsprozesse und die dabei eingesetzten Materialien nicht gänzlich vermeidbar. Weiterhin wird untersucht, ob und wie sich die Parameter des Schleuderbeschichtungsverfahrens auf die Halbleitereigenschaften auswirken. Der letzte Verarbeitungsschritt, von dem ein Einfluss auf die Ladungsträgermobilität erwartet wird, ist der Umwandlungsprozess vom Präkursor zum ZnO-Halbleiter. Bei dieser Umwandlung werden mögliche Einflüsse der Herstellungsparameter, wie Temperatur und Behandlungszeit, analysiert. Abschließend wird untersucht ob Bestandteile der Atmosphäre – wie Feuchtigkeit oder Sauerstoff – während der Lagerung und der elektrischen Charakterisierung einen Einfluss auf die Halbleitereigenschaften haben.

### 4.1.1 Einfluss der Reinheit des Präkursors auf die Ladungsträgermobilität

Zu Beginn der Analyse des in **Kap.** 2.6 vorgestellten Präkursors wurden bei den hergestellten Transistoren Schwankungen in der extrahierten Mobilität festgestellt. Da ein Einfluss durch die lithografisch vorstrukturierten Substrate aufgrund der damit verbundenen geringen Fertigungstoleranzen ausgeschlossen werden kann, wurde zunächst der Präkursor selbst, der bei der Herstellung mit verschiedenen Materialien in Verbindung kommt, auf mögliche störende Verunreinigungen hin untersucht. Hierzu wurden Proben des Präkursors nach verschiedenen chemischen Reinigungsschritten durch eine Massenspektrometrie mit induktiv gekoppeltem Plasma (Inductively Coupled Plasma - Mass Spectrometry, kurz ICP-MS) analysiert. Aus den gleichen Proben wurden im Schleuderbeschichtungsverfahren Halbleiterschichten hergestellt und charakterisiert. Die von dem Messgerät verwendete Extraktionsmethode wurde in **Kap.** 3.6 beschrieben. In **Abb.** 4.1 sind die extrahierten Mobilitäten für verschiedene Präkursoren in Abhängigkeit vom ermittelten Natriumgehalt dargestellt. Deutlich zu erkennen ist ein starker Einfluss auf die Ladungsträgermobilität ab einem Natriumgehalt von mehr als  $200 \frac{\mu\text{g}}{\text{g}}$ . Bei zwei Präkursorchargen weicht das Ergebnis signifikant ab. Bei diesen Proben wurden weitere Verunreinigungen wie Kalium (K), Kalzium (Ca), Eisen (Fe) oder Nickel (Ni) festgestellt; diese sind in der Grafik ebenfalls angegeben. Durch zusätzliche Reinigungsschritte konnte die Natriumverunreinigung auf unter  $100 \frac{\mu\text{g}}{\text{g}}$  reduziert werden. Dabei zeigte sich bei dieser Reinheit kein Einfluss mehr auf die erreichte Mobilität. Die Ergebnisse bestätigen, dass die Mobilität der entstehenden Halbleiterschicht stark von der Reinheit des verwendeten

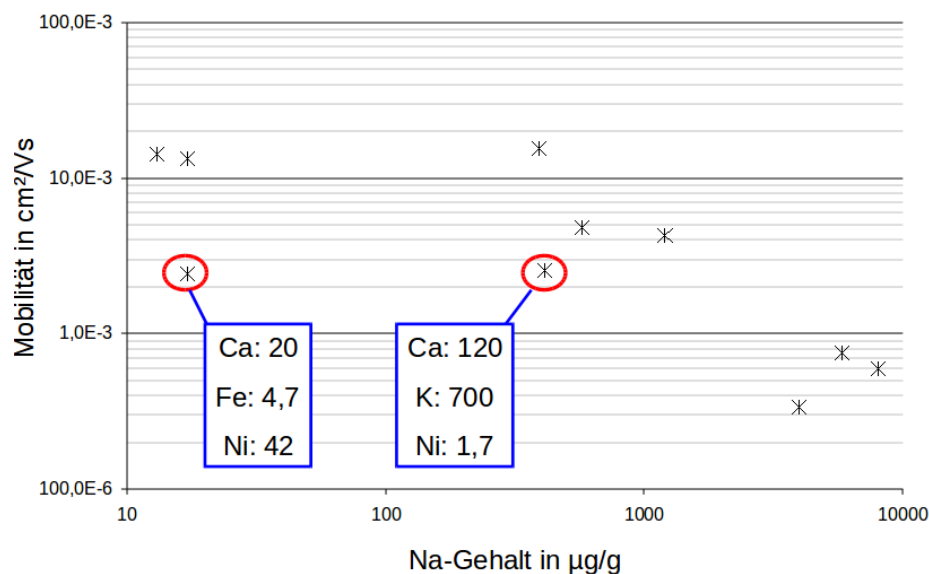


Abbildung 4.1: Darstellung der Ladungsträgermobilität in Abhängigkeit der in der Lösung enthaltenen Natriumverunreinigung. Ab einer  $Na$ -Verunreinigung von mehr als  $200 \frac{\mu g}{g}$  wird die Mobilität signifikant reduziert. Bei Proben, die trotz niedrigen  $Na$ -Gehalts eine stark verringerte Mobilität aufweisen, können weitere Verunreinigungen wie Kalzium ( $Ca$ ), Kalium ( $K$ ), Eisen ( $Fe$ ) oder Nickel ( $Ni$ ) als mögliche Verursacher ermittelt werden.

Präkursors abhängt. Durch die zusätzlichen Reinigungsschritte konnte eine konstante Ladungsträgermobilität erreicht werden. Die Wirkung und der Verbleib der verschiedenen Verunreinigungen, ebenso wie ein möglicher Dotierungseffekt, wurden im Rahmen dieser Arbeit daher nicht weitergehend untersucht.

#### 4.1.2 Einfluss der Herstellungsparameter auf die Halbleitereigenschaften

Standardmäßig wird für die Umwandlung des Präkursors zur ZnO-Halbleiterschicht eine UV-Kammer verwendet. Das mit dem Präkursor beschichtete Substrat wird in dieser Kammer einer starken Strahlung ausgesetzt. Die verwendete eisendotierte Quecksilberdampfampe erzeugt eine breitbandige Strahlung, die neben kurzweiliger UV-Strahlung auch infrarote Strahlung emittiert, was dazu führt, dass sich das Substrat während dieser Behandlung sehr stark erhitzt. Neben der Dauer der Prozessierung kann auch die Bestrahlungsintensität durch die Veränderung des Abstands zwischen dem Substrat und der Strahlungsquelle variiert werden. Ziel der folgenden Analysen ist die Optimierung der Ladungsträgermobilität und die Untersuchung der Einflüsse der Prozessparameter auf die Halbleitereigenschaften.

In einem ersten Versuch wurde der Einfluss der Bestrahlungsdauer auf die Ladungsträgermobilität untersucht. Hierzu wurden mehrere Substrate mit dem Präkursor beschichtet und in der UV-Kammer bestrahlt. Die Bestrahlungsdauer wurde von einer Minute bis

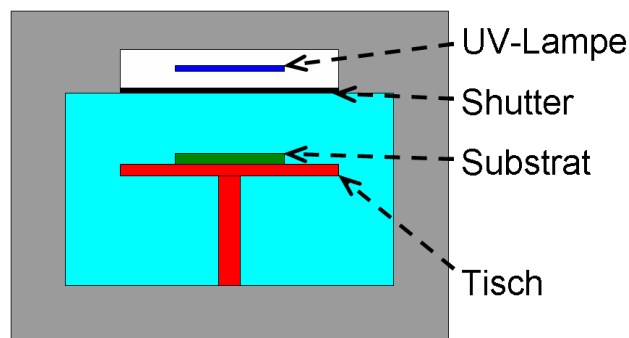


Abbildung 4.2: Schematische, nicht maßstabsgetreue Darstellung der eingesetzten UV-Kammer. In der Kammer befindet sich ein höhenverstellbarer Tisch, auf dem das Substrat platziert wird. Die eigentliche UV-Quelle ist sich oberhalb eines zeitgesteuerten Shutters eingebaut.

zu 15 Minuten variiert. Der Abstand des Substratträgers zur Kammerdecke wurde bei diesem Versuch auf 6 cm festgelegt. In **Abb. 4.2** ist die eingesetzte UV-Kammer schematisch dargestellt. Die Probe wurde auf einem höhenverstellbaren Tisch platziert. Über einem zeitgesteuerten Shutter ist die eigentliche UV-Quelle eingebaut. An der Kontrolleinheit des Shutters wurde die Bestrahlungszeit eingestellt. Nach der Behandlung in der UV-Kammer wurden die Proben im Handschuhkasten zunächst ohne weitere Nachbehandlung charakterisiert. Nach dieser ersten Messung fand eine thermische Nachbehandlung der Proben auf einer Heizplatte innerhalb des Handschuhkastens statt. Hierzu wurden die Proben für eine Minute bei 250 oder 325 °C auf der Heizplatte erhitzt. Anschließend wurden die Proben erneut charakterisiert. In **Abb. 4.3** sind die Ergebnisse dieses Versuchs dargestellt. Die Ergebnisse zeigen, dass ab einer Bestrahlungsdauer von ca. zwei Minuten die Umwandlung des Präkursors abgeschlossen ist und ein konstantes Mobilitätsniveau erreicht wird. Längere Behandlungsdauern zeigen keinen signifikanten Einfluss auf die Performanz.

In einem weiteren Versuch wurde untersucht, ob sich die Strahlenintensität auf die elektrischen Halbleitereigenschaften auswirkt. Hierzu wurden mehrere mit dem Präkursor beschichtete Substrate bei verschiedenen Abständen zwischen dem Substratträger und der Kammerdecke für fünf oder 15 Minuten bestrahlt. Nach dieser Prozessierung wurden die Substrate im Standardverfahren im Handschuhkasten vor und nach einer zusätzlichen Nachbehandlung auf der Heizplatte charakterisiert. Die Ergebnisse sind in **Abb. 4.4** dargestellt. Zwischen den Ergebnissen bei Abständen von 4,5 cm und 6 cm sind unabhängig von der Bestrahlungsdauer keine signifikanten Unterschiede erkennbar. Bei einem Abstand von 10 cm fällt die Mobilität bei einer Bestrahlungsdauer von fünf Minuten deutlich ab. Nach einer Bestrahlungsdauer von 15 Minuten ist dieser Abfall weniger stark ausgeprägt. Bei Abständen von weniger als 6 cm ist kein signifikanter Einfluss der Prozessierungszeit erkennbar. Dies bestätigt das Ergebnis des vorigen Experiments, bei dem festgestellt wurde, dass die Umwandlung nach ca. zwei Minuten abgeschlossen ist. Bei größerem Abstand zwischen Substrat und Strahlenquelle zeigt sich ein deutlicher Einfluss der Bestrahlungszeit auf die Mobilität, auch nach mehr als zwei Minuten. Allerdings

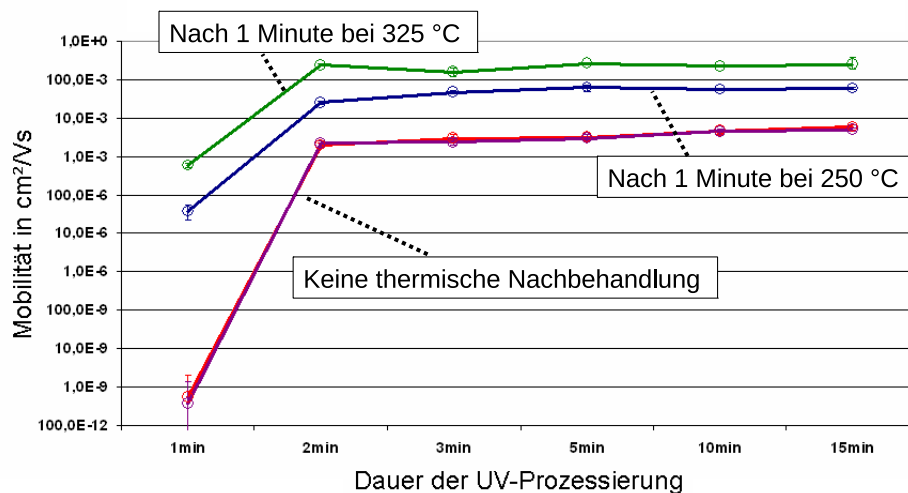


Abbildung 4.3: Untersuchung der UV-Behandlungsdauer auf die Ladungsträgermobilität. Dargestellt ist die ermittelte Ladungsträgermobilität in Abhängigkeit von der UV-Bestrahlungszeit in der UV-Kammer und von der thermischen Nachbehandlung im Handschuhkasten. Die Messergebnisse zeigen, dass ab einer Bestrahlungsdauer von ca. zwei Minuten eine konstante Ladungsträgermobilität erreicht wird.

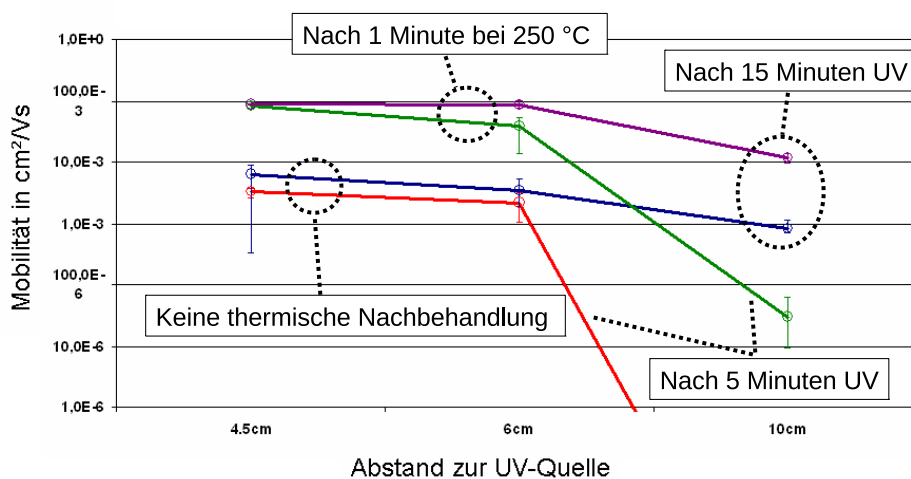


Abbildung 4.4: Untersuchung der UV-Behandlungsparameter auf die Ladungsträgermobilität. Dargestellt ist die erreichte Mobilität in Abhängigkeit des Bestrahlungsabstands, der Bestrahlungsdauer und der thermischen Nachbehandlung. Jeweils zwei Proben wurden fünf Minuten bzw. 15 Minuten bestrahlt und vor und nach einer thermischen Nachbehandlung in der Schutzatmosphäre charakterisiert.

lässt sich dabei nicht die gleiche Ladungsträgermobilität erreichen. Die Ergebnisse belegen, dass neben der Strahlungsintensität bzw. dem Abstand zur Strahlungsquelle auch die Strahlendosis für einen optimalen Umwandlungsprozess wichtig ist.

Um für die folgenden Analysen reproduzierbare Ergebnisse zu erhalten, wurde der Standardprozess mit fünf Minuten Bestrahlungszeit bei einem Abstand von 6 cm gewählt. Durch diese Prozessbedingungen können reproduzierbare Ergebnisse mit maximaler Mobilität erreicht werden.

### 4.1.3 Analyse der Umwandlung des Präkursors zu ZnO

Bei der standardmäßigen Umwandlung des Präkursors in einer UV-Kammer wird das beschichtete Substrat keiner reinen UV-Strahlung ausgesetzt. Die verwendete eisendotierte Quecksilberdampfampe strahlt einen großen Anteil der abgegebenen Energie im infraroten (IR) Bereich ab. Diese Strahlung führt zu einer starken Erwärmung des Substrats auf mehr als 300 °C. Genaue Messungen der Temperatur am Substrat innerhalb der UV-Kammer waren aus technischen Gründen bisher nicht möglich. Für eine Unterscheidung, ob die Umwandlung durch die UV-Strahlung oder durch die hohe Temperatur ausgelöst wird, wurden zunächst Versuche mit kaltem UV-Licht durchgeführt. Hierfür wurden UV-Quellen eingesetzt die keine, bzw. nur vernachlässigbare IR-Strahlung abgeben. Bei diesen Versuchen konnte aus dem Präkursor keine Halbleiterschicht hergestellt werden, die eine vergleichbare Ladungsträgermobilität aufweist wie Halbleiterschichten die im Standardverfahren hergestellt wurden. Teilweise konnte keine Halbleitereigenschaft festgestellt werden. Dies zeigt, dass der Umwandlungsprozess des Standardverfahrens nicht alleine auf der UV-Strahlung beruht. In einem weiteren Versuch wurde eine rein thermische Umwandlung durchgeführt. Hierzu wurden beschichtete Substrate auf einer Heizplatte erhitzt. Dabei wurde in einem ersten Versuch auch der Einfluss der Aufheizrate auf die Halbleitereigenschaften untersucht. Hierfür wurde die Probe *Sample A* auf die kalte Heizplatte gelegt und bis auf die Maximaltemperatur der eingesetzten Heizplatte von 325 °C aufgeheizt. Die Heizplatte benötigte hierfür ca. zehn Minuten. Messungen mit einem Temperaturfühler ergaben eine maximale Temperatur auf der Oberfläche der Heizplatte von ca. 300 °C. Die Proben *Sample B* und *Sample C* wurden auf die heiße Heizplatte gelegt, *Sample C* mit der beschichteten Seite nach unten. Alle Proben wurden für mindestens fünf Minuten bei der Maximaltemperatur auf der Heizplatte behandelt. Anschließend wurden alle Proben in den Handschuhkasten eingeschleust und charakterisiert. Die Ergebnisse dieses Versuchs sind in **Tab. 4.1** dargestellt. Bei der Probe *Sample A* konnte nach der Heizplatten-Behandlung im Handschuhkasten eine maximale Mobilität von  $3.7 \mu \frac{\text{cm}^2}{\text{Vs}}$  festgestellt werden und bei *Sample B*  $53.3 \mu \frac{\text{cm}^2}{\text{Vs}}$ . Bei einem Transistor von *Sample C* wurde nach der Heizplatten-Behandlung eine Mobilität von  $0.6 m \frac{\text{cm}^2}{\text{Vs}}$  ermittelt. Zwar sind die erreichten Mobilitäten noch um Größenordnungen kleiner als die der im Standardverfahren hergestellten Halbleiterschichten (ca.  $0.1 \frac{\text{cm}^2}{\text{Vs}}$ ), aber die Messergebnisse weisen einen großen Einfluss der Aufheizrate des Umwandlungsprozess auf



Probe	Prozessierungsmethode	Mittlere Mobilität in $\frac{\text{cm}^2}{\text{Vs}}$	Maximale Mobilität in $\frac{\text{cm}^2}{\text{Vs}}$
Sample A	langsames Aufheizen	1.7E-6	3.7E-6
Sample B	auf heiße Heizplatte	26.8E-6	53.3E-6
Sample C	kopfüber auf heiße Heizplatte	186.3E-6	600.6E-6

Tabelle 4.1: Mobilität nach thermischer Umwandlung des Präkursors. Angegeben sind jeweils der Mittelwert der erreichten Mobilität von vier auf einem Substrat vermessenen Transistoren, sowie die maximal erreichte Mobilität. Die Proben wurden vor diesen Messungen für eine Minute bei 325 °C im Handschuhkasten thermisch nachbehandelt.

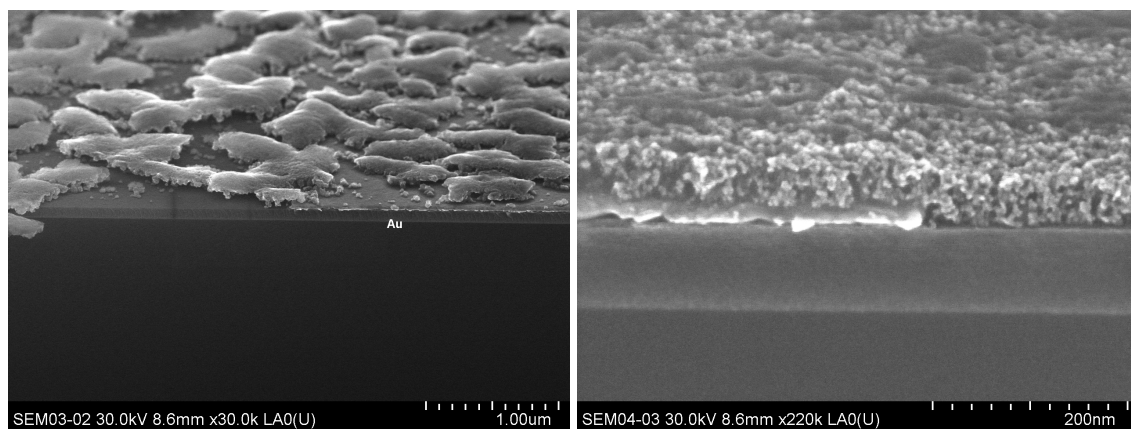


Abbildung 4.5: REM-Aufnahmen der langsam (*links*) und der schnell (*rechts*) aufgeheizten Probe (MPI Mainz). Die oberste Schicht ist der nasschemisch aufgetragene und thermisch prozessierte Halbleiter. Bei der langsam aufgeheizten Probe haben sich aus der Präkursorschicht kompakte Inseln gebildet, die aus vielen kleinen Halbleiterkristallen bestehen. Die Inseln bilden allerdings keine durchgängige Schicht und liegen zum Teil auch nicht mehr vollständig auf dem Substrat auf. Bei der schnell aufgeheizten Probe hat sich eine durchgängige Schicht gebildet. Diese Schicht besteht ebenfalls aus kleinen Halbleiterkristallen, allerdings ist sie weniger kompakt aufgebaut als die Inseln der langsam aufgeheizten Schicht.

die Ladungsträgermobilität auf. Von den Proben *Sample A* und *Sample B* wurden REM-Aufnahmen an einer Bruchkante erstellt, um zu überprüfen, ob sich die Aufheizrate auf den morphologischen Schichtaufbau auswirkt und dies den Unterschied in der erreichten Ladungsträgermobilität begründet. Diese Aufnahmen sind in **Abb. 4.5** dargestellt. Auf beiden Bildern ist ein Teil eines Goldkontakts sowie die  $\text{SiO}_2$ - und die darunter liegende  $\text{Si}$ -Schicht zu erkennen. Auf dem Substrat hat sich durch die thermische Behandlung eine Halbleiterschicht gebildet. Bei der langsam aufgeheizten Probe haben sich aus den einzelnen Halbleiterkristallen kleine, sehr kompakte Inseln gebildet, die allerdings keine durchgängige Schicht mehr bilden. Bei der schnell geheizten Schicht ist dagegen eine durchgängige Schicht entstanden. Diese ist allerdings weniger kompakt aufgebaut als die Inseln der schnell aufgeheizten Probe. In einem weiteren Versuch wurde der Einfluss der Temperatur bei der schnellen Aufheizrate untersucht. Hierfür wurde eine

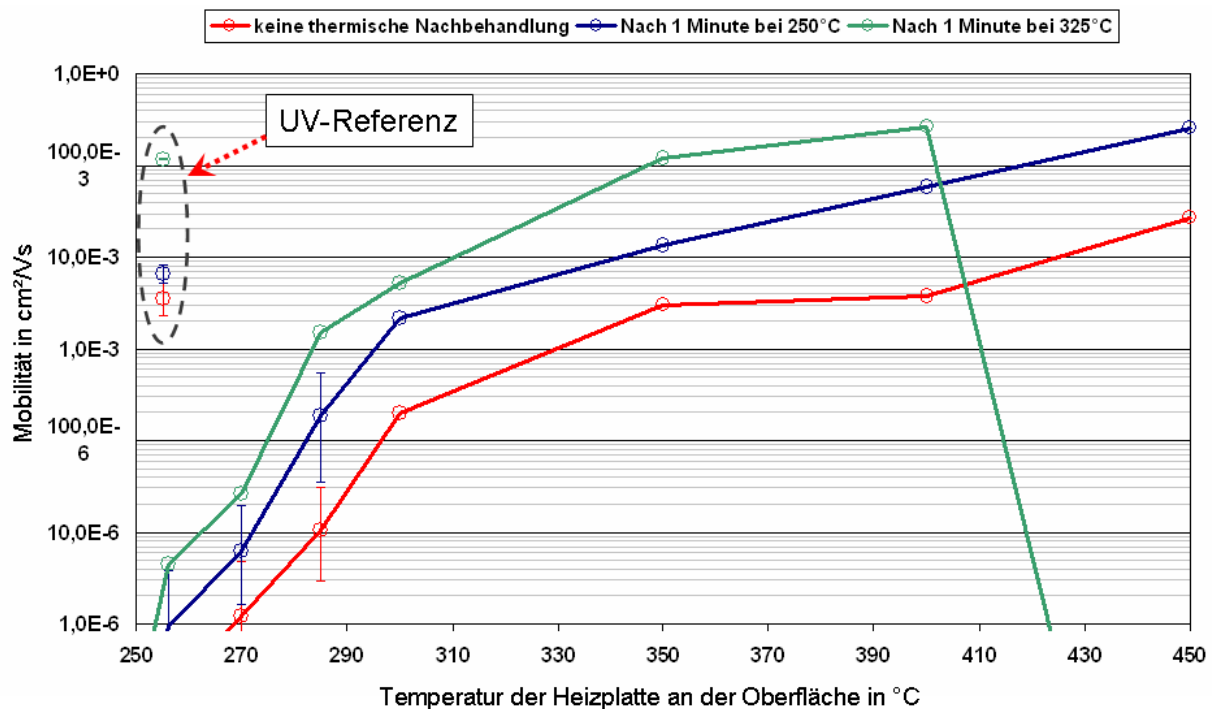


Abbildung 4.6: Erreichte Mobilitäten bei Umwandlung auf der Heizplatte. Dargestellt sind jeweils die Mittelwerte und die maximalen Abweichungen der untersuchten Proben, direkt nach der Umwandlung, sowie nach einer Nachbehandlung von einer Minute bei 250 °C und 325 °C innerhalb der Schutzatmosphäre. Außerdem ist als Referenz das Ergebnis nach der UV-Standardbehandlung eingetragen. Die Ergebnisse zeigen einen deutlichen Anstieg der Ladungsträgermobilität mit zunehmender Behandlungstemperatur. Bei einer Behandlungstemperatur von ca. 350 °C wurde eine Mobilität erreicht, die mit den erreichten Mobilitäten des UV-Standardprozeds vergleichbar ist.

zweite Heizplatte, die höhere Temperaturen ermöglicht, auf verschiedene Temperaturen aufgeheizt und das Substrat anschließend kopfüber für fünf Minuten darauf belassen. Die Ergebnisse dieser Versuchsreihe sind in **Abb. 4.6** dargestellt. Zum Vergleich ist die nach dem Standardverfahren durchschnittlich erreichte Mobilität eingetragen. Die Ergebnisse zeigen eine ansteigende Ladungsträgermobilität mit zunehmender Prozessstemperatur. Ein Vergleich der ermittelten Mobilitäten mit denen aus dem Standardprozess in der UV-Kammer, zeigt, dass bei einer Prozessierungstemperatur von ca. 350 °C eine vergleichbare Mobilität, wie bei der standardmäßig prozessierten Probe erreicht wird. Bei noch höheren Heizplattentemperaturen steigt die Ladungsträgermobilität ohne und nach moderater Nachbehandlung in dem Handschuhkasten weiter an. Nach der maximalen Nachbehandlungstemperatur von 325 °C verschiebt sich die Threshold-Spannung allerdings stark ins Negative, sodass sich der Transistor bei dem beabsichtigten Betriebsspannungen nicht mehr im gesättigten Zustand befindet und durch eine Gate-Source-Spannung  $V_{GS}$  von 0 V nicht in den Aus-Zustand gebracht werden kann. Dies verschlechtert das An/Aus-Verhältnis, bei dem die Gate-Spannung zwischen  $V_{DS}$  und 0 V verändert wird. Auch ist das Ergebnis der Extraktion der Mobilität im Messgerät nicht mehr gültig, da

diese auf der Annahme beruht, dass sich der Transistor in Sättigung befindet, was bei einer negativen Schwellspannung und den eingestellten Messspannungen – bei denen die Mobilität extrahiert wird – nicht mehr sichergestellt ist.

Zusätzlich zur Umwandlung auf der Heizplatte wurden Versuche mit einer sogenannten IR-Kanone durchgeführt. Hierbei handelt es sich um eine 1 kW starke Halogenlampe, die über einen Hohlspiegel die abgegebene Leistung auf eine kleine Fläche konzentriert. Dabei werden innerhalb kürzester Zeit Temperaturen von mehreren 100 °C und somit eine sehr große Aufheizrate erreicht. Auch mit diesem Aufbau konnten halbleitende ZnO-Schichten hergestellt werden. Die Behandlungszeit kann dabei auf wenige Sekunden reduziert werden. Allerdings konnte aufgrund des Aufbaus und der Funktionsweise der IR-Kanone kein ausreichend reproduzierbarer Herstellungsprozess erreicht werden. Durch eine Erweiterung mit einem Shutter, durch den für die gewählte Prozessierungszeit eine konstante Bestrahlungsintensität erreicht werden könnte, sollte auch mit diesem Verfahren die gleiche Performanz erreicht werden können wie mit der UV-Kammer und dem Heizplattenprozess.

Diese Experimente belegen, dass die Umwandlung des Präkursors auf einem rein thermischen Verfahren beruht. Es wurde gezeigt, dass die Aufheizrate einen signifikanten Einfluss auf die Morphologie der Halbleiterschicht hat. Allerdings waren im Rahmen dieser Arbeit keine genaueren Analysen des Einflusses der Aufheizrate und der Behandlungstemperatur auf die Struktur im Halbleiter möglich. Daher ist nach den vorliegenden Untersuchungen bislang keine abschließende Abschätzung der physikalischen Größen aufgrund der Prozesstemperatur möglich. Hierfür wären morphologische Untersuchungen notwendig, die eine größere Auflösung ermöglichen als dies bei den bisherigen REM-Untersuchungen erreicht werden konnte.

## 4.2 Einfluss der Bauteilgeometrie auf die Halbleitereigenschaften der ZnO-Schicht

Die für die Untersuchungen in dieser Arbeit verwendeten vorstrukturierten Substrate bieten die Möglichkeit, einige der Bauteilgeometrien zu variieren. Die Länge des Transistorkanals kann zwischen 20  $\mu\text{m}$ , 10  $\mu\text{m}$ , 5  $\mu\text{m}$  oder 2.5  $\mu\text{m}$  auf jedem Substrat gewählt werden, die Dicke des Dielektrikums durch Wahl der vorstrukturierten Substrate zwischen 90 nm und 230 nm. Ob sich diese Geometrien auf die Eigenschaften der ZnO-Halbleiterschichten auswirken wurde eingehend untersucht. Hierbei konnte bei unter der Schutzatmosphäre thermisch nachbehandelten Transistoren kein signifikanter Einfluss der Dicke des Dielektrikums auf die Mobilität festgestellt werden. In **Abb. 4.7** sind die ermittelten Mobilitäten für verschiedene Transistorkanallängen dargestellt. Auch hier lässt sich kein Einfluss auf die Ladungsträgermobilität erkennen. Zusätzlich zu den Variationsmöglichkeiten der Substrate kann auch die Schichtdicke variiert werden. Hierbei konnten die Eigenschaften der Transistoren reproduzierbar beeinflusst werden. Die in dieser

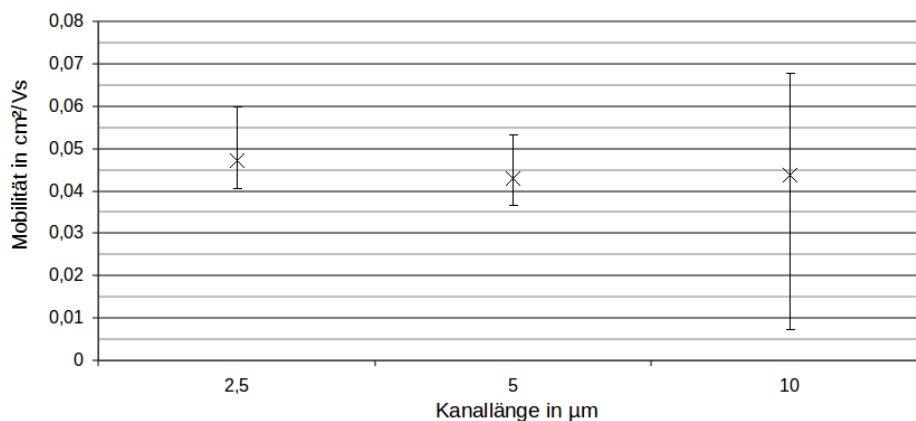


Abbildung 4.7: Vergleich der Mobilität von Transistoren mit unterschiedlichen Kanallängen auf einem Substrat. Dargestellt sind die Mittelwerte sowie die maximalen Abweichungen von den jeweils vier auf einem Substrat vorhandenen Transistoren mit identischer Kanallänge. Hierbei lässt sich keine Abhängigkeit der Mobilität von der Kanallänge erkennen.

Arbeit untersuchten ZnO-Schichten wurden im Schleuderbeschichtungsverfahren hergestellt. Neben der Rotationsgeschwindigkeit und der Rotationsdauer ist die resultierende Schichtdicke auch von der Benetzung der Lösung auf dem Substrat abhängig. Die Rotationsdauer hat nur einen Einfluss innerhalb einer begrenzten Zeitdauer, bis sich abhängig von den restlichen Parametern eine konstante Schichtdicke eingestellt hat. Üblicherweise wird die Rotationsdauer so gewählt, dass diese keinen Einfluss auf die Schichtdicke hat. Ein weiterer Einflussfaktor ist die Konzentration des gelösten Materials, hier des ZnO-Präkursors, in der applizierten Lösung. Um kontrollierbar und reproduzierbar verschiedene Schichtdicken herzustellen, wurden die Rotationsgeschwindigkeit und -dauer fest eingestellt und nur die Konzentration des Präkursors im Lösungsmittel verändert. In dieser Arbeit wurde als Lösungsmittel Methoxyethanol verwendet. Die in Methoxyethanol maximal lösbare Menge des Präkursors beträgt ca. 10 Gew.-%. Für die Untersuchung des Einflusses der Schichtdicke wurde die Konzentration von 1.5 bis 10 Gew.-% variiert. Die Lösung wurde auf ein Substrat aufgebracht und in zwei Schritten, zuerst für 10 Sekunden bei 1000 Umdrehungen pro Minute und direkt darauf folgend für 20 Sekunden bei 2000 Umdrehungen pro Minute geschleudert. Die so beschichteten Substrate wurden im Standardverfahren prozessiert und die darauf vorhandenen Transistoren in dem Handschuhkasten in einer Schutzatmosphäre vor und nach anschließenden thermischen Nachbehandlungen auf der Heizplatte charakterisiert. Durch Weißlicht, AFM- und REM-Untersuchungen wurde die Struktur der entstandenen Schichtdicken untersucht. Mit diesen Untersuchungsmethoden wurden Schichtdicken im Bereich von 43 nm bei 10%iger Lösung und ca. 8 nm bei 2.5%iger Lösung ermittelt. In Abb. 4.8 ist die Mobilität und die Threshold-Spannung der verschiedenen Halbleiterschichten dargestellt. Um die Reproduzierbarkeit der Ergebnisse zu überprüfen, wurden jeweils drei Substrate mit einer Lösung beschichtet und auf diesen Substraten jeweils vier Transistoren vermessen. Der Mittelwert der erreichten Mobilität sowie die maximalen Abweichungen sind in

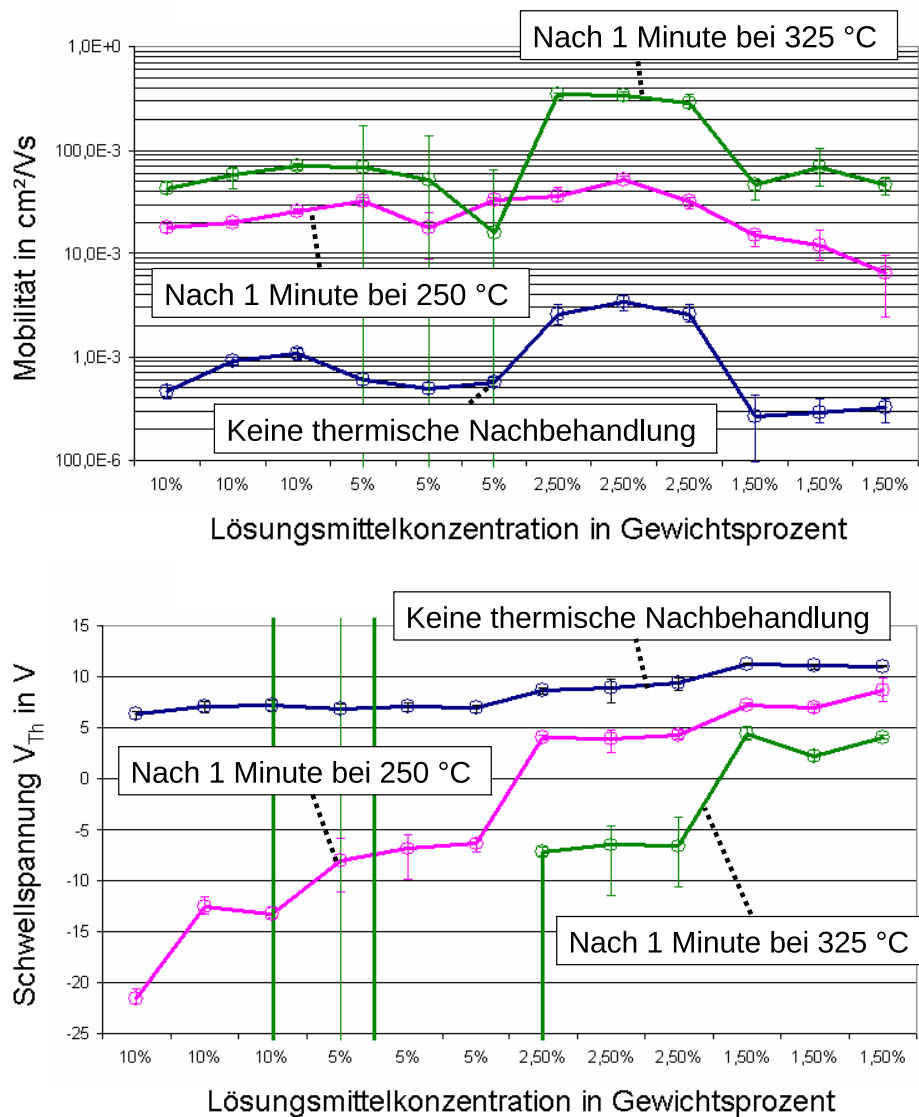


Abbildung 4.8: Einfluss der Schichtdicke auf die Halbleitereigenschaften von aus Lösung gewonnenen Schichten. Dabei wurden für jede Lösungsmittelkonzentration drei Substrate untersucht und von den jeweils vermessenen vier Transistoren eines Substrats die Mittelwerte und maximalen Abweichungen dargestellt. *Oben* extrahierte Mobilität, *unten* die extrahierte Schwellspannung  $V_{Th}$ . Abgebildet sind jeweils die Extraktionsergebnisse nach der Umwandlung sowie nach moderater und maximaler thermischer Nachbehandlung innerhalb des Handschuhkastens.

der Grafik dargestellt. Bei der durch die Lösungsmittelkonzentration variierten Schichtdicke zeigt sich ein signifikanter Einfluss auf die Schwellspannung  $V_{Th}$ , insbesondere nach den thermischen Nachbehandlungsschritten. Mit abnehmender Schichtdicke steigt die Schwellspannung deutlich an. Während bei dicken Schichten die Schwellspannung nach der maximalen Nachbehandlungstemperatur teilweise weit unter  $-25\text{ V}$  liegt, kann bei der minimalen Lösungsmittelkonzentration von 1.5% sogar nach dieser Nachbehandlung noch eine positive Schwellspannung ermittelt werden. Allerdings ist bei dieser Schichtdicke die Mobilität signifikant niedriger. Bei der Betrachtung der Mobilität nach einer Nachbehandlung mit  $250\text{ °C}$ , zeigt sich außer bei der 1.5%igen Lösung kein signifikanter Einfluss der Schichtdicke auf die Mobilität. Nach der  $325\text{ °C}$  Nachbehandlung liegen die Schwellspannungen bei den 10%igen und 5%igen Lösungen unterhalb von  $-25\text{ V}$ . Da für die Extraktion der Mobilität aber der Sättigungsfall mit  $V_{Th} > 0\text{ V}$  angenommen wird, sind diese Mobilitäten fehlerbehaftet und damit ungültig.

In einem Versuch wurde überprüft, ob die Schichtdicke auch bei nicht nasschemisch hergestellten Schichten einen Einfluss auf die Halbleitereigenschaften hat. Hierzu wurden Halbleiterschichten aus der Gasphasenabscheidung (Chemical Vapor Deposition, CVD) untersucht. Bei diesen Untersuchungen konnte aber aufgrund eines defekten Messgeräts keine ausreichend genaue Variation im Bereich weniger Å der Schichtdicke erreicht werden, um den zuvor beobachteten Effekt nachzubilden. Ähnliche Untersuchungen wurden bereits von anderen Autoren [5,8,43,54] publiziert. Zumeist zeigen diese Untersuchungen ebenfalls einen signifikanten Einfluss der Schichtdicke auf die Transistoreigenschaften. Allerdings sind die Ergebnisse in diesen Publikationen nicht einheitlich.

Durch Variation der Lösungsmittelkonzentration wurde eine Methode gefunden, die Transistorcharakteristik gezielt zu manipulieren und auf diese Weise auf bestimmte Anforderungen anzupassen. In den folgenden Untersuchungen wurde als Standard eine Konzentration von 2.5 Gew.-% im Lösungsmittel verwendet. Hiermit können Transistoren hergestellt werden, die sich auch nach maximaler thermischer Nachbehandlung in dem Handschuhkasten bei einer Gate-Source-Spannung  $V_{GS}$  von  $0\text{ V}$  im *Aus*-Betriebszustand befinden. Wie genau die Schichtdicke die Schwellspannung beeinflusst, wurde im Rahmen dieser Arbeit nicht weiter untersucht. Eine mögliche Wirkung der Schichtdicke auf die Transistoreigenschaften ist der Einfluss der Schichtdicke auf die Feldverteilung innerhalb der Halbleiterschicht. Bei den dünnsten hergestellten funktionsfähigen Schichten besteht diese nur noch aus zwei bis drei Lagen der einzelnen Halbleiterkristalle. Es kann davon ausgegangen werden, dass sich die Bandverbiegung bei diesen Schichten über die ganze Halbleiterschicht erstreckt, was bedeutet, dass sich die Schichtdicke mit hoher Wahrscheinlichkeit auf die Bandverbiegung auswirkt.



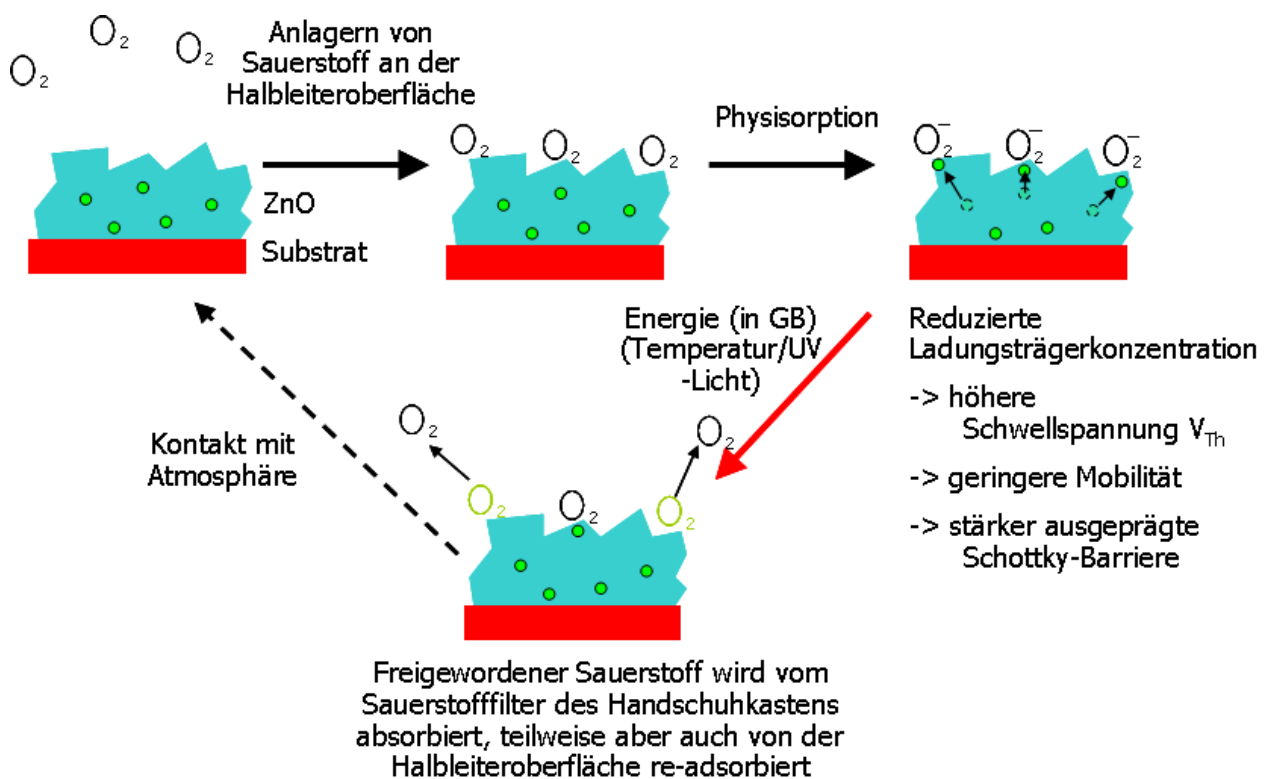


Abbildung 4.9: Schematische Darstellung der Physisorption von Sauerstoff an der Oberfläche von ZnO-Schichten. Wird die Halbleiterschicht der stark sauerstoffhaltigen Atmosphäre ausgesetzt, lagern sich Sauerstoffmoleküle an der Halbleiteroberfläche an. Dabei bindet dieser Sauerstoff freie Ladungsträger des Halbleiters und wandelt sich zu  $O_2^-$ . Durch Zufügen von Energie (roter Pfeil) in Form von Temperatur oder UV-Licht kann der Sauerstoff von der Oberfläche entfernt werden. Dieser Prozess ist reversibel, kommt der Halbleiter wieder mit Sauerstoff in Verbindung, lagert sich dieser erneut an. Die Folgen dieser Physisorption von Sauerstoff sind eine reduzierte Ladungsträgerdichte  $n$  im Halbleiter, was zum einen eine Erhöhung der Schwellspannung  $V_{Th}$  und zum anderen eine Reduktion der Ladungsträgermobilität bewirkt.

### 4.3 Atmosphärische Einflüsse auf die Halbleitereigenschaften von ZnO-Schichten

ZnO wird in vielen Bereichen als Gassensor verwendet, auch für Sauerstoff [6, 34, 63]. Insofern ist zu erwarten, dass die hergestellten Halbleiterschichten durch den Kontakt mit dem Sauerstoff der Luft andere elektrische Halbleitereigenschaften aufweisen als innerhalb der Schutzatmosphäre im Handschuhkasten. Bei den im Rahmen dieser Arbeit angefertigten Halbleiterschichten ist bei einer Messung an Luft in der Regel keine halbleitende Eigenschaft feststellbar. Der Grund für diesen Einfluss der Atmosphäre auf die Eigenschaften des Halbleiters ist die Adsorption von Gasmolekülen an der Halbleiteroberfläche [29]. In Abb. 4.9 ist dieser Adsorptionsvorgang dargestellt. Kommt die ZnO-Schicht mit Sauerstoff in Verbindung, lagert sich dieser an der Oberfläche als  $O_2^-$  an und bindet dabei freie Elektronen im Halbleiter. Dadurch reduziert sich die An-

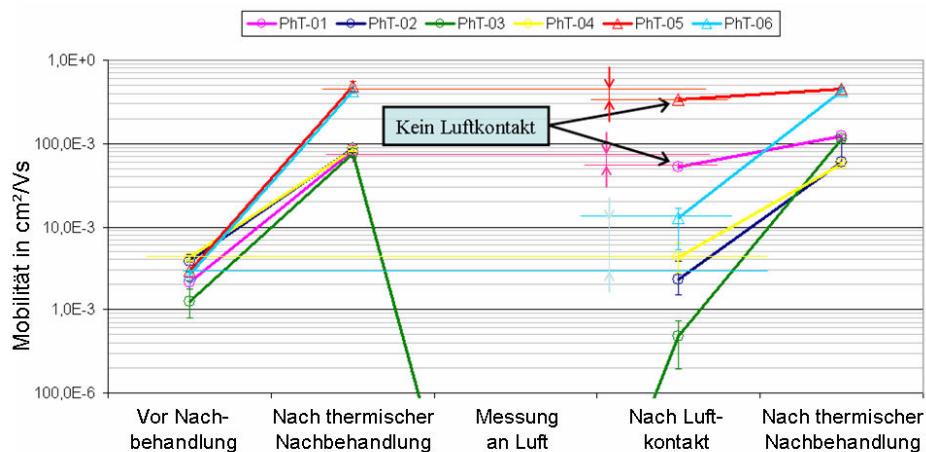


Abbildung 4.10: Gemessene Mobilität nach verschiedenen Nachbehandlungsschritten. Die Proben PhT-01 bis PhT-06 wurden nach dem Standardverfahren hergestellt und vor sowie nach einer thermischen Nachbehandlung im Handschuhkasten charakterisiert. Danach wurden bis auf PhT-01 und PhT-05 alle Proben ausgeschleust und Probe PhT-03 an Luft auch vermessen. Abschließend wurden alle Proben im Handschuhkasten vor und nach einer erneuten thermischen Nachbehandlung charakterisiert.

zahl freier Ladungsträger im Halbleiter was einerseits die Schwellspannung  $V_{Th}$  erhöht und andererseits die Ladungsträgermobilität im Halbleiter  $\mu$  reduziert. Im Extremfall sind keine freien Ladungsträger mehr im Halbleiter verfügbar, die ZnO-Schicht wirkt nicht mehr als Halbleiter. Da die Oberfläche des Halbleiters sehr porös ist (siehe auch **Abb. 4.8 rechtes Bild** und **Abb. 5.1**), kann diese Adsorption im gesamten Volumen des Halbleiters bis hin zur Grenzfläche zum Isolator stattfinden. Untersuchungen im Hochvakuum haben gezeigt, dass bei dem vorliegenden Material die Ladungsträgermobilität sehr stark vom Sauerstoffgehalt in der Atmosphäre beeinträchtigt wird und andere Stoffe wie beispielsweise Wasser keinen Einfluss auf die elektronischen Eigenschaften der ZnO-Schicht zeigen. Die Desorption von Sauerstoff gelingt hier durch Aufheizen der Probe innerhalb der Schutzatmosphäre. Da bei den hierbei verwendeten Temperaturen ( $<350$  °C) keine Veränderung in der Morphologie erreicht wird, ist dieser Prozess reversibel, wie **Abb. 4.10** zeigt. In dieser Darstellung sind die extrahierten Ladungsträgermobilitäten nach verschiedenen Behandlungsschritten dargestellt. Insgesamt wurden bei diesem Versuch sechs Proben untersucht. Pro Substrat wurden jeweils vier Transistoren gemessen. In der Darstellung sind die Mittelwerte mit den maximalen Abweichungen angegeben. Alle Proben wurden in gleicher Weise mit dem Standardverfahren hergestellt und zunächst ohne weitere Nachbehandlung in der Schutzatmosphäre des Handschuhkastens charakterisiert. Die Proben PhT-01 und PhT-06 wurden für eine Minute bei 325 °C auf der Heizplatte nachbehandelt, alle anderen Proben für eine Minute bei 250 °C. In einem nächsten Schritt wurden, abgesehen von den Proben PhT-01 und PhT-05, alle Substrate aus dem Handschuhkasten ausgeschleust. Die Probe PhT-03 wurde auch an Luft charakterisiert, allerdings konnten dabei nur sehr geringe Ströme und keinerlei Transistorcharakteris-



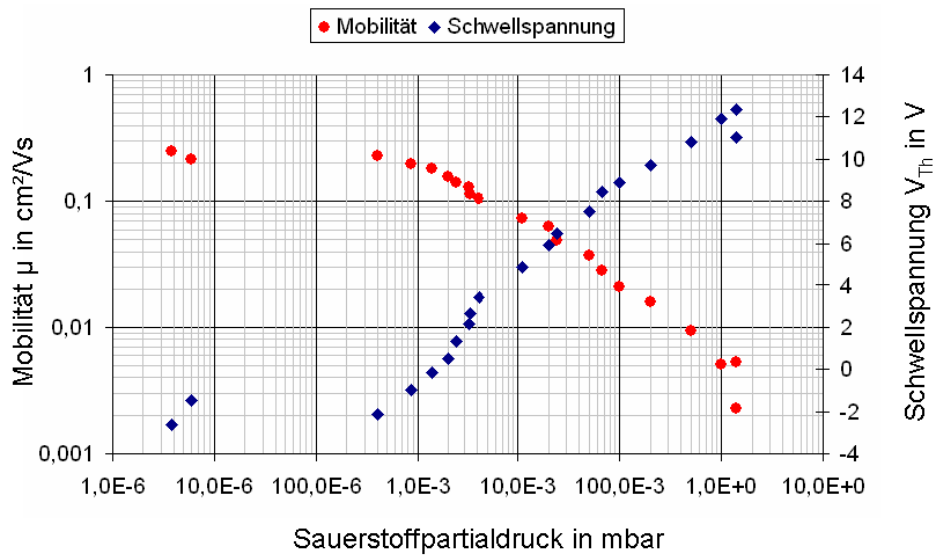


Abbildung 4.11: Extrahierte Mobilität und Schwellspannung für ansteigenden Sauerstoffpartialdruck. Ab einem Sauerstoffpartialdruck von ca.  $400 \cdot 10^{-6}$  mbar steigt die Schwellspannung  $V_{Th}$  an und die Ladungsträgermobilität  $\mu$  fällt stark ab.

tik gemessen werden. Nach wenigen Minuten wurden alle Proben wieder in den Handschuhkasten eingeschleust und die Proben wie zuvor direkt und nach einer wiederholten Heizplattenbehandlung charakterisiert. Bei den Proben PhT-01 und PhT-05, die nicht ausgeschleust wurden, zeigte sich keine signifikante Veränderung der extrahierten Ladungsträgermobilität. Die restlichen Proben zeigten nach dem Einschleusen eine deutlich reduzierte Ladungsträgermobilität, vergleichbar mit den extrahierten Ladungsträgermobilitäten bei Proben, die keine Heizplattenbehandlung erfahren hatten. Nach der erneuten Temperaturbehandlung wiesen die Transistoren eine Ladungsträgermobilität auf, die vergleichbar ist mit der extrahierten Mobilität vor dem Ausschleusen aus dem Handschuhkasten. Die Adsorption und Desorption von Sauerstoff wurde auch in weiteren Versuchen mehrfach wiederholt. Bei keiner der durchgeführten Untersuchungen konnte dabei eine dauerhafte Veränderung der Halbleitereigenschaften beobachtet werden. In einem Hochvakuumaufbau wurde der Einfluss von Sauerstoff auf die Halbleitereigenschaften von ZnO-Schichten gezielt untersucht. Hierfür wurde eine Probe, die zuvor im Handschuhkasten charakterisiert wurde, in eine Hochvakuumanlage eingeschleust. Da beim Transfer der Probe in die Hochvakuumanlage der Kontakt mit Luftsauerstoff und damit eine Adsorption von Sauerstoff nicht vermieden werden kann, wurde die Probe nach einer ersten Messung in dieser Anlage ebenfalls aufgeheizt, um die Desorption des Sauerstoffs zu erreichen. Nach einer anschließenden Abkühlungsphase wurde die Probe kontinuierlich charakterisiert und dabei gezielt Sauerstoff in die Vakuumkammer eingelassen. Auf diese Weise wurde die Mobilität des Halbleiters für einen Sauerstoffpartialdruck von  $10^{-5}$  bis 1 mbar untersucht. Die Ergebnisse dieser Untersuchung sind in **Abb. 4.11** abgebildet. Dargestellt sind die extrahierte Mobilität und die Schwellspannung in Abhängigkeit des während der Messung vorherrschenden Sauerstoffpartialdrucks in

der Vakuumkammer. Ab einem Sauerstoffpartialdruck von ca.  $0.4 \cdot 10^{-3} \text{ mbar}$  sinkt die Mobilität mit zunehmendem Sauerstoffgehalt in der Vakuumkammer. Gleichzeitig steigt die Schwellspannung ab diesem Druck kontinuierlich an.

## 4.4 Extraktion der energetischen Barrieren der ZnO-Halbleiterschichten

Für eine weitergehende Analyse der Ladungstransportmechanismen im Halbleiter und für eine Verifizierung des in **Kap. 5** behandelten Modellansatzes wurde die Temperaturabhängigkeit der Ladungsträgermobilität untersucht. Das Modell hat stark vereinfacht die folgende Temperaturabhängigkeit:

$$\mu^* = \frac{A}{T} e^{\frac{B}{T}} \quad (4.1)$$

und lässt sich als Arrhenius-Funktion darstellen:

$$k = KT^n e^{-\gamma} \quad (4.2)$$

mit der Arrhenius-Zahl  $-\gamma = \frac{E_A}{k_b T}$  und  $n = -1$ . Die Aktivierungsenergie  $E_A$  kann durch Messung der Mobilität über einen größeren Temperaturbereich bestimmt werden. Im Handschuhkasten wurden hierfür verschieden vorbehandelte Proben über einen Temperaturbereich von ca.  $20^\circ\text{C}$  bis ca.  $-130^\circ\text{C}$  charakterisiert.

In den Abbildungen **Abb. 4.12**, **Abb. 4.13** und **Abb. 4.14** sind die Ergebnisse für drei unterschiedlich nachbehandelte Proben dargestellt. Durch die großen Temperaturveränderungen während der Messung kam es dabei mehrfach zu Kontaktproblemen, die die groben Abweichungen in den Darstellungen begründen. *Probe 1* (**Abb. 4.12**) wurde nach der Umwandlung des Präkursors und dem Einschleusen in den Handschuhkasten nicht thermisch nachbehandelt, *Probe 2* (**Abb. 4.13**) wurde eine Minute bei  $250^\circ\text{C}$  und *Probe 3* (**Abb. 4.14**) wurde eine Minute bei  $325^\circ\text{C}$  auf der Heizplatte im Handschuhkasten nachbehandelt. Zusätzlich ist das Ergebnis einer Vergleichsprobe in **Abb. 4.15** dargestellt, bei der die Halbleiterschicht durch ein CVD-Verfahren hergestellt wurde. Die Messergebnisse sind halb-logarithmisch als  $\mu^* T$  über  $\frac{1}{T}$  dargestellt. In den Abbildungen sind auch die Regressionsgeraden eingezeichnet. Aus diesen Geraden können für die verschiedenen nachprozessierten Proben die Aktivierungsenergien  $E_A$  und die Vorfaktoren  $A$  berechnet werden. Die Ergebnisse sind in **Tab. 4.2** zusammengefasst. Entsprechend den Erwartungen sinkt die Aktivierungsenergie mit zunehmender Mobilität, beginnend bei ca.  $0.17 \text{ eV}$  für die nicht nachbehandelte *Probe 1* bis zu ca.  $0.11 \text{ eV}$  für die bei  $325^\circ\text{C}$  nachbehandelte *Probe 3*. In **Abb. 4.16** sind die verschiedenen Proben in einer Grafik zusammengefasst. Deutlich erkennbar ist, dass mit zunehmender Mobilität die Aktivierungsenergie und damit die Steigung abnimmt. Bei allen Proben konnte durch temperaturabhängige Messung der Arrhenius-Ansatz **Gl. (4.2)** für dieses Material bestätigt werden. Die in diesen

Probe	Extrahierte Mobilität bei Raumtemperatur in $\frac{\text{cm}^2}{\text{Vs}}$	Aktivierungsenergie in eV	Vorfaktor in $T \frac{\text{cm}^2}{\text{Vs}}$
<i>Probe 1</i> , keine Nachbehandlung	0.0044	0.1667	826.8
<i>Probe 2</i> , nach 1 Minute bei 250 °C	0.0204	0.1346	1117.0
<i>Probe 3</i> , nach 1 Minute bei 325 °C	0.0909	0.1127	2133.2
<i>Probe 4</i> , aus CVD-Prozess	1.046	0.0571	2856.1

Tabelle 4.2: Extrahierte energetische Barrieren bei verschieden nachbehandelten Proben. Mit zunehmender Ladungsträgermobilität sinkt erwartungsgemäß die Aktivierungsenergie.

Versuchen ermittelten Aktivierungsenergien werden in den folgenden Kapiteln für den Vergleich mit den Barrieren im Modell verwendet.

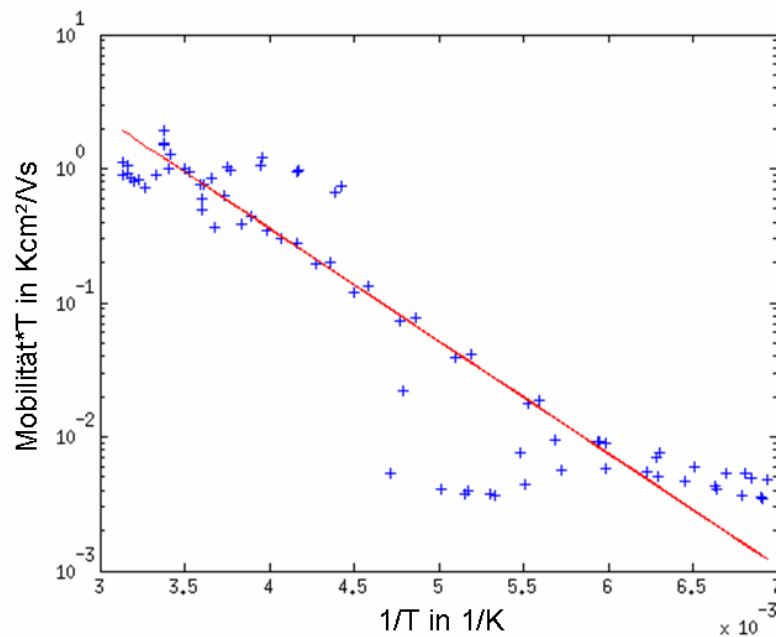


Abbildung 4.12: Ladungsträgermobilität als Funktion der Messtemperatur bei *Probe 1* ohne thermische Nachbehandlung. Dargestellt sind die Messwerte sowie die Regressionsgerade. Größere Abweichungen bei den Messwerten lassen sich auf Probleme mit der Kontaktierung während der Messung zurückführen.

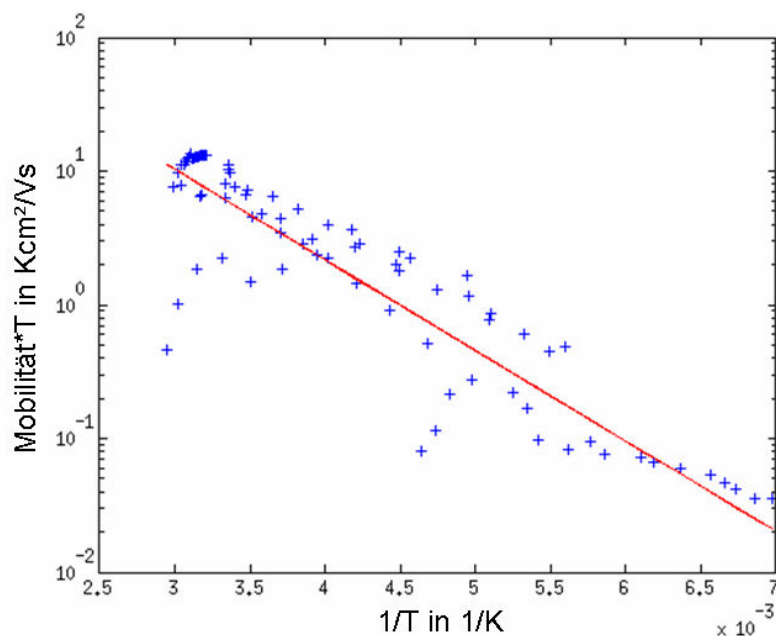


Abbildung 4.13: Ladungsträgermobilität als Funktion der Messtemperatur bei *Probe 2*, die eine Minute bei  $250^\circ\text{C}$  nachbehandelt wurde. Dargestellt sind die Messwerte sowie die Regressionsgerade. Größere Abweichungen bei den Messwerten lassen sich auf Probleme mit der Kontaktierung während der Messung zurückführen.

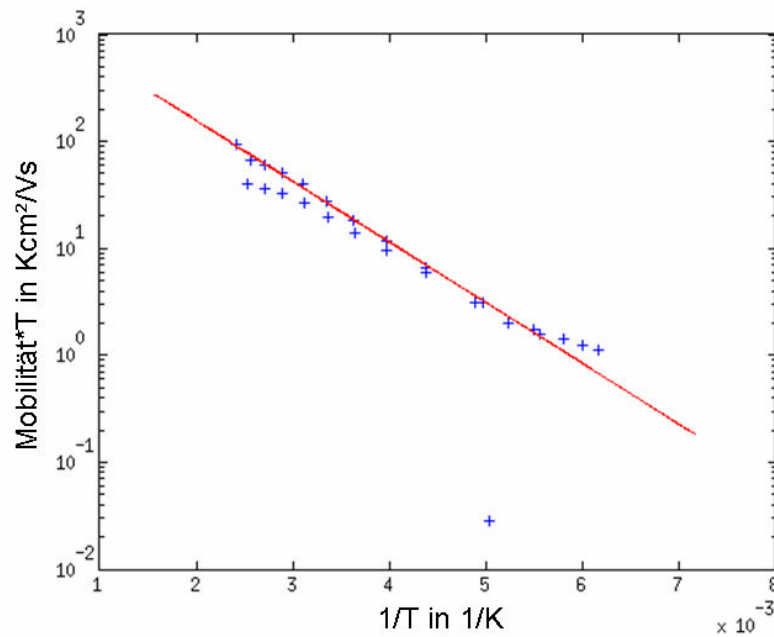


Abbildung 4.14: Ladungsträgermobilität als Funktion der Messtemperatur bei *Probe 3*, die eine Minute bei 325 °C nachbehandelt wurde. Dargestellt sind die Messwerte sowie die Regressionsgerade. Größere Abweichungen bei den Messwerten lassen sich auf Probleme mit der Kontaktierung während der Messung zurückführen.

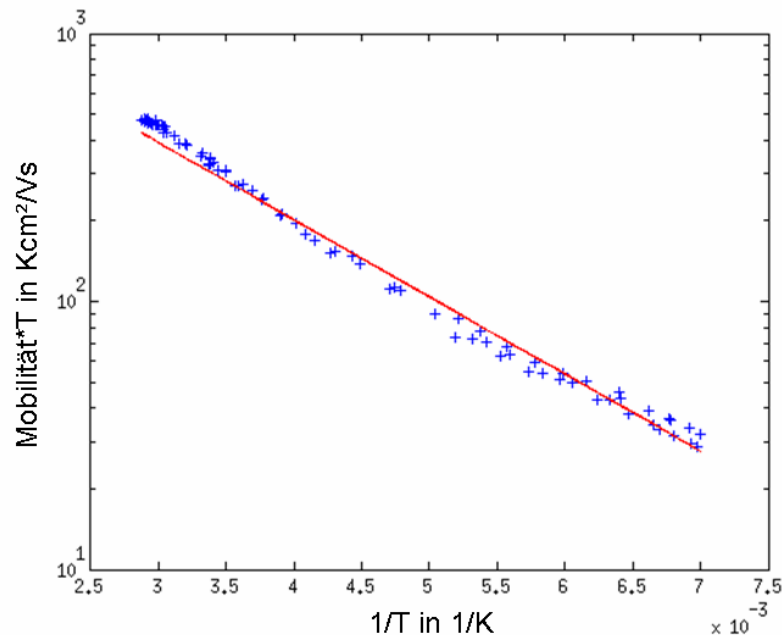


Abbildung 4.15: Ladungsträgermobilität als Funktion der Messtemperatur bei *Probe 4*. Die Halbleiterschicht wurde im CVD-Verfahren hergestellt. Dargestellt sind die Messwerte sowie die Regressionsgerade.

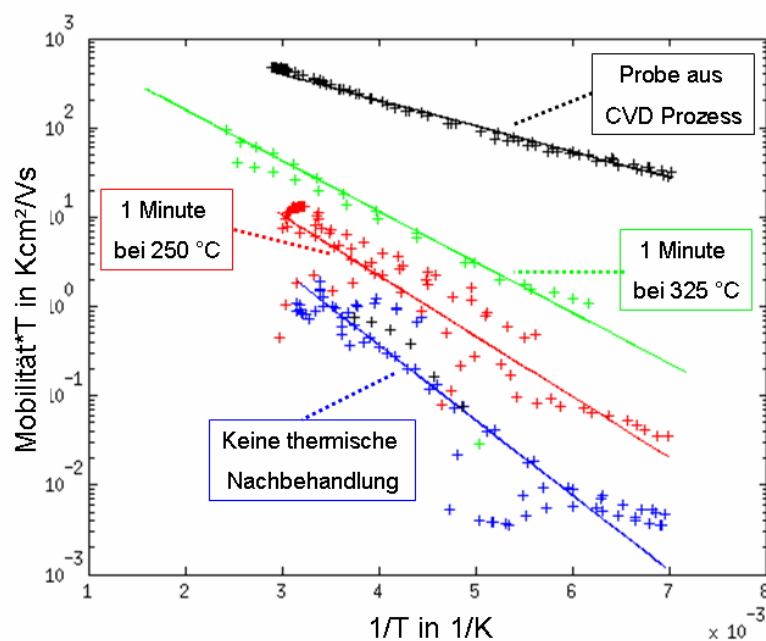


Abbildung 4.16: Ladungsträgermobilität als Funktion der Messtemperatur für verschieden thermisch nachbehandelte Halbleiterschichten. Dargestellt sind die Messwerte sowie die Regressionsgeraden. Mit zunehmender Mobilität und damit abnehmender Aktivierungsenergie nimmt die Steigung ab.

## 4.5 Zusammenfassung

Im Fokus dieses Kapitels standen die Einflüsse, denen die mit nasschemischen Verfahren hergestellten Halbleiterschichten ausgesetzt sind. Hierzu erfolgte eine systematische Analyse der verschiedenen Verarbeitungsschritte und Umgebungsbedingungen. Es zeigte sich, dass die Reinheit des verwendeten Präkursors enormen Einfluss auf die Ladungsträgermobilität hat und durch die Schichtdicke die Schwellspannung gezielt manipuliert werden kann. Durch die Untersuchung des Umwandlungsprozesses vom Präkursor hin zu der halbleitenden ZnO-Schicht wurde festgestellt, dass die Umwandlung in der im Standardverfahren eingesetzten UV-Kammer auf einer rein thermischen Umwandlung basiert. Zudem stellte sich durch vergleichende thermische Umwandlungsprozesse heraus, dass die Aufheizrate einen sehr großen Einfluss auf die Ladungsträgermobilität ausübt. Diese Ergebnisse führten zu einem Herstellungsprozess, der durch reproduzierbare Halbleitereigenschaften und hohe Ladungsträgermobilität gekennzeichnet ist. Insbesondere zur Untersuchung der Ladungstransportprozesse im Halbleiter für die physikalisch basierte Modellierung ist dies eine wichtige Voraussetzung. Die Ermittlung der Aktivierungsenergien verschieden nachbehandelter Halbleiterschichten – die im folgenden zur Modellierung und Verifikation des Modells verwendet werden – erfolgte durch temperaturabhängige Bauteilcharakterisierungen.





# Kapitel 5

## Physikalisch basiertes Modell für nasschemisch hergestellte ZnO-Transistoren

### Inhaltsangabe

---

5.1	Modell der Morphologie nanokristalliner ZnO-Halbleiterschichten . . .	52
5.2	Das Korngrenzenmodell für ZnO-Schichten von Hossain . . . . .	54
5.3	Die Barriere an der Korngrenze einer nasschemisch hergestellten Schicht	56
5.3.1	Energetische Barriere durch die Distanz zwischen Interface und Korngrenze . . . . .	56
5.3.2	Die durch die Oberflächenzustandsdichte verursachte Barriere an den Korngrenzen der ZnO-Schicht . . . . .	60
5.4	Herleitung des physikalisch basierten Modells . . . . .	63
5.4.1	Die Verschiebung des Fermi-Niveaus im Halbleiter durch eine an- liegende Gate-Spannung . . . . .	65
5.4.2	Einfluss der effektiven Ladungsträgerdichte auf die effektive La- dungsträgermobilität . . . . .	66
5.4.3	Geometrische Korrekturfaktoren bei der Berechnung der Ladungs- trägermobilität . . . . .	67
5.5	Simulation des nasschemisch hergestellten ZnO-Dünnschichttransistors	70
5.6	Diskussion und Grenzen des vorgestellten Modells . . . . .	72
5.6.1	Anordnung der einzelnen Kristalle in der ZnO-Schicht . . . . .	72
5.6.2	Untersuchung der Einflüsse physikalischer Parameter auf die La- dungsträgermobilität in ZnO-Schichten . . . . .	74
5.6.3	Messunsicherheiten bei der Bestimmung der physikalischen Ein- flussgrößen auf die Ladungsträgermobilität . . . . .	74

5.6.4	Berechnung des Potentialabfalls über den Transistorkanal . . . . .	75
5.6.5	Einfluss der Kontaktbarrieren an den Metall-Halbleiter-Übergängen an Source und Drain . . . . .	76
5.6.6	Diskussion des Modellansatzes . . . . .	76
5.7	<b>Zusammenfassung</b> . . . . .	78

Basierend auf den bisherigen Untersuchungen der Morphologie nasschemisch hergestellter Halbleiterschichten wird in diesem Kapitel der Ladungstransport in diesen Schichten modelliert. Anschließend wird auf der Basis eines existierenden Modells für Halbleiterschichten mit einer kleinen Zahl an Korngrenzenübergängen ein neues Modell erstellt, das die besonderen Eigenschaften dieser nasschemisch hergestellten Halbleiterschichten berücksichtigt. Des Weiteren werden in diesem Kapitel die angenommenen Vereinfachungen, die Grenzen und die Probleme des Modells diskutiert sowie die Anwendung in einem Schaltungssimulator beschrieben.

## 5.1 Modell der Morphologie nanokristalliner ZnO-Halbleiterschichten

Bei einer wie in **Kap. 4** beschrieben hergestellten ZnO-Schicht besteht diese aus einer sehr großen Anzahl kleiner Halbleiterkristalle, wie in **Abb. 5.1** dargestellt. Diese haben eine kugelförmige Geometrie und einen Durchmesser von ca. 5 nm. Eine genauere Beschreibung der Form dieser Kristalle, sowie eine genaue Verteilung des Durchmessers und der kristallinen Struktur ist mit den bisherigen Untersuchungen mit einem Rasterelektronenmikroskop nicht möglich. In **Abb. 5.2** ist ein vereinfachtes Modell des Schichtaufbaus dargestellt. Der Ladungstransport in der Halbleiterschicht wird durch zwei Barrieren behindert. Eine dieser Barrieren wird durch die geometrischen Eigenschaften der Halbleiterkristalle begründet. So kann durch die runde Form der Kristalle der Ladungstransport nicht direkt am Übergang zwischen Halbleiter und Isolatorschicht (HL-I-Interface), an dem sich bevorzugt freie Ladungsträger durch ein angelegtes Gate-Feld anreichern stattfinden. Stattdessen müssen sie die Distanz  $h_{CB}$  zwischen Interface und Korngrenzenübergang überwinden, was aufgrund der Bandverbiegung durch ein anliegendes Gate-Feld die Überwindung einer energetischen Barriere bedeutet. Die zweite Barriere entsteht an den Übergängen zwischen zwei Halbleiterkristallen. Da die Halbleiterstruktur an der Oberfläche eines Kristalls unterbrochen ist, bildet sich hier eine Oberflächenzustandsdichte aus. Hierbei werden freie Ladungsträger an der Oberfläche lokalisiert und bilden eine Raumladungszone. Diese wiederum stellt für Ladungsträger, die sich von einem Halbleiterkristall zum nächsten bewegen, eine Barriere dar. Für die Überwindung muss Energie aufgebracht werden was den Ladungstransport behindert und damit die Ladungsträgermobilität in der ZnO-Schicht erheblich reduziert.

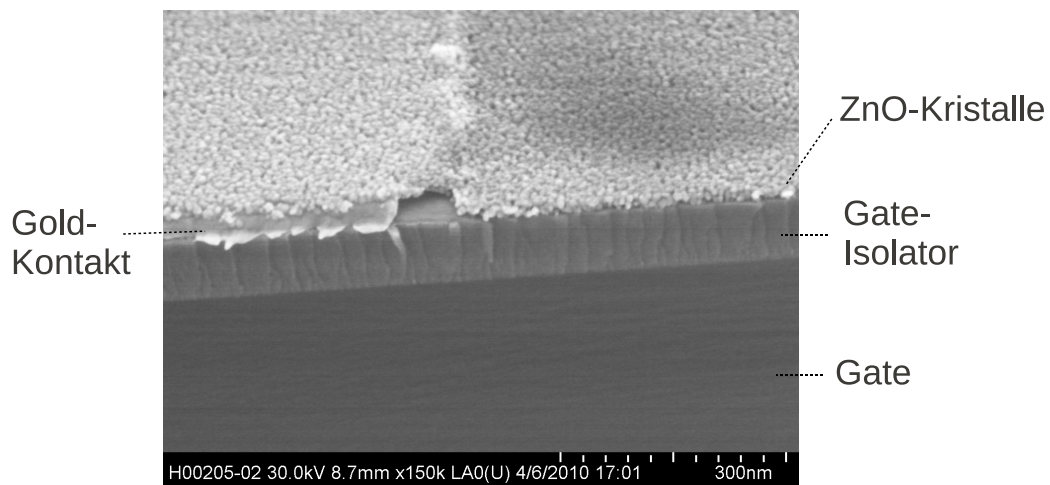


Abbildung 5.1: Rasterelektronenmikroskopaufnahme des Querschnitts einer nasschemisch auf einem Substrat aufgetragenen Halbleiterschicht. Zu erkennen ist, dass die Halbleiterschicht aus einer großen Zahl kleiner ZnO-Kristalle aufgebaut ist.

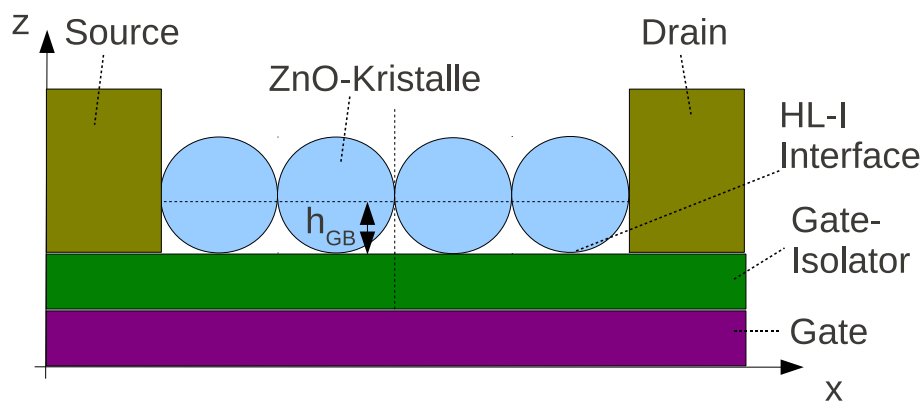


Abbildung 5.2: Schematischer Aufbau des nasschemisch hergestellten Transistors. Auf einem Substrat, das gleichzeitig auch das Gate und den Gate-Isolator darstellt, befindet sich zwischen den beiden aus Gold bestehenden Source- und Drain-Kontakten die Halbleiterschicht aus runden ZnO-Kristallen. Durch die Form dieser Kristalle liegen die Berührungspunkte der Kristalle, die Korngrenzenübergänge, nicht direkt am Halbleiter-Isolator-Übergang, sondern auf der Höhe  $h_{GB}$ .

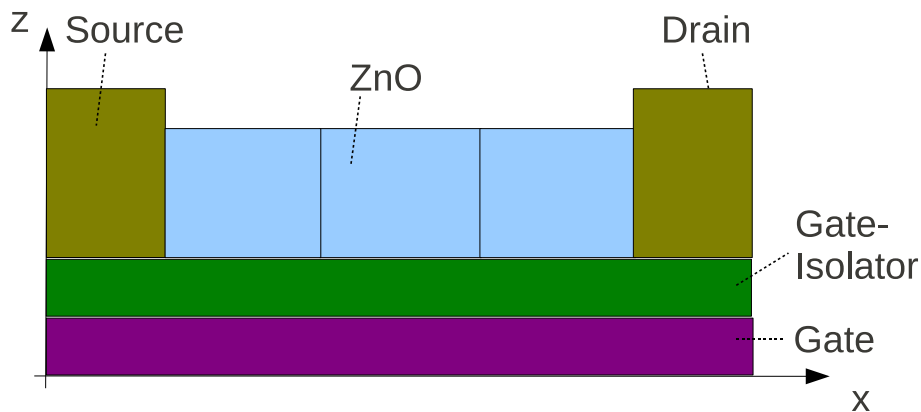


Abbildung 5.3: Schematischer Aufbau des Transistors wie in dem Modell von Hossain et al. [22] beschrieben. Die ZnO-Halbleiterschicht ist kein Einkristall, sondern besteht aus mehreren einzelnen Halbleiterkristallblöcken. Für einen Stromfluss müssen die Ladungsträger mehrere Korngrenzenübergänge zwischen den beiden Anschlüssen Gate und Source überwinden.

## 5.2 Das Korngrenzenmodell für ZnO-Schichten von Hossain

Das hier vorgestellte Modell basiert auf dem Modell von Hossain et al. [22]. Bei diesem Modell wird angenommen, dass der Halbleiter zwischen Source und Drain eines Transistors aus einem Halbleiterkristall aufgebaut ist, dessen Halbleiterstruktur an mehreren Stellen unterbrochen ist. Der schematische Aufbau ist in **Abb. 5.3** dargestellt. Diese Unterbrechungen werden vereinfacht als orthogonal zum Interface verlaufend angenommen, sodass an den Grenzen der Kristalle Korngrenzen auftreten. An diesen treten durch die vorhandenen Oberflächenzustände Verarmungszonen und Bandverbiegungen auf. In **Abb. 5.4** ist die Ursache dieser Bandverbiegung detailliert dargestellt. Durch die Oberflächenzustandsdichte  $N_t$ , die nach [7] als in der gesamten Bandlücke verteilt angenommen werden kann, ergibt sich je nach Fermi-Niveau  $E_F$  eine Dichte lokalisierter Ladungsträger  $n_t$ . Aufgrund der Ladungsneutralität bildet sich dadurch auf beiden Seiten der Korngrenze eine Verarmungszone mit der Ausdehnung  $\lambda$  in welcher sich nur die ionisierten Dotieratome  $N_D^+$  befinden. Diese Verarmungszone wiederum erzeugt ein elektrisches Feld, das eine Bandverbiegung hervorruft. Diese muss von Ladungsträgern überwunden werden. Hierdurch reduziert sich die Halbleitertmobilität der Halbleiterschicht signifikant. Das Modell von Hossain et al. [22] beschreibt einen Transistorkanal der nur eine geringe Anzahl von, zwischen 5 und 19, Korngrenzenübergängen aufweist. Auch verlaufen die Korngrenzen orthogonal zum Interface zwischen Isolator und Halbleiter und durch die rechtwinklige Form der einzelnen Halbleiterkristalle beginnt dieser Übergang direkt am Interface selbst, wie in **Abb. 5.3** dargestellt. Beim Vergleich der mit nasschemischen Verfahren hergestellten Halbleiterschichten (siehe auch **Abb. 5.1**) fällt auf, dass die einzelnen Kristalle nur sehr geringe Korndurchmesser im Bereich weniger Nanome-

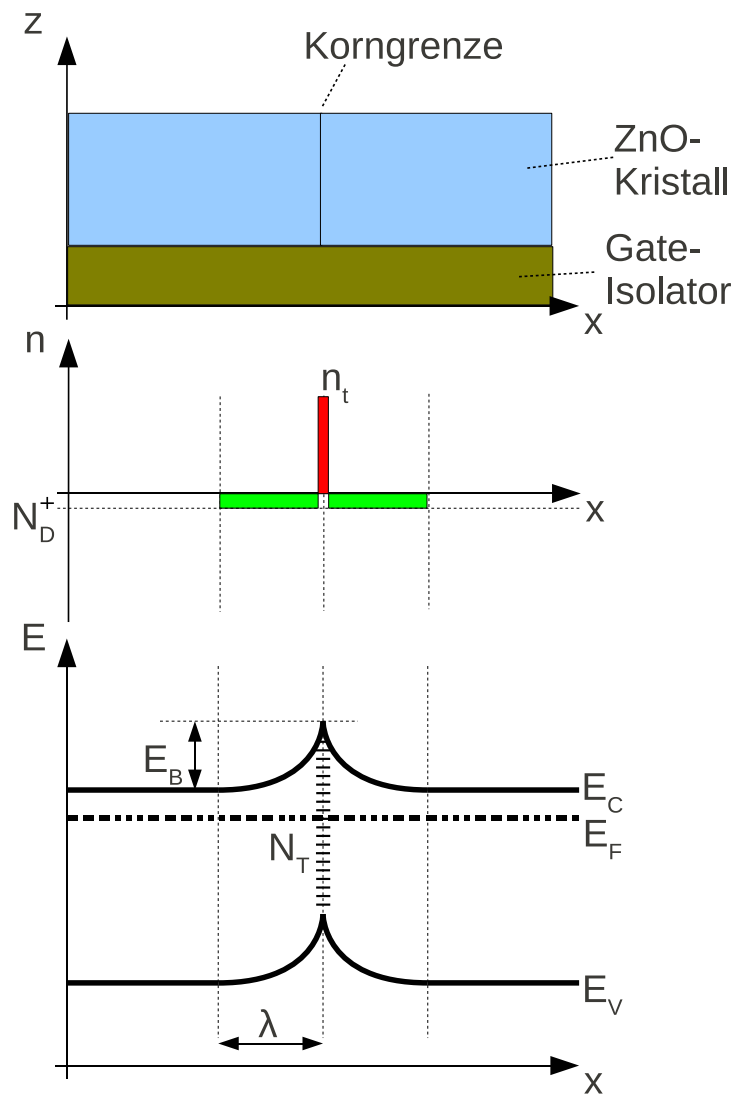


Abbildung 5.4: Schematische Darstellung der Barriere an einem Korngrenzenübergang. *Oben* vereinfachte Darstellung der Korngrenze. *Mitte* Verteilung der Ladungsträger im Halbleiter, relativ zum neutralen Niveau in großer Distanz zur Korngrenze. An der Korngrenze konzentrieren sich die lokalisierten Ladungsträger  $n_t$ . Aufgrund der Ladungsneutralität entsteht eine Verarmungszone mit der Ausdehnung  $\lambda$ , in welcher sich keine freien Ladungsträger befinden, nur die ionisierten Dotieratome  $N_D^+$ . *Unten* Bandverbiegung am Korngrenzenübergang und Oberflächenzustandsdichte  $N_t$ , die nach [7] als in der gesamten Bandlücke verteilt angenommen werden kann.

ter aufweisen. Dies führt nicht nur zu einer erheblich größeren Anzahl an Korngrenzen, sondern hat insbesondere zur Folge, dass bei der Ausdehnung der Verarmungszone am Korngrenzenübergang die Korngröße selbst berücksichtigt werden muss. Durch eine Ausdehnung dieser Verarmungszonen über die ganze Breite des Halbleiterkristalls wird die Halbleiterschicht vollständig verarmt. Es sind keine freien Ladungsträger für den Ladungstransport mehr verfügbar. Aber auch wenn sich die Verarmungszone nicht über den ganzen Halbleiterkristall ausdehnt, wird aufgrund des geringen Volumens dieser Halbleiterkristalle die Anzahl freier Ladungsträger signifikant reduziert. Des Weiteren sind die einzelnen Halbleiterkristalle nicht als perfekte Quader geformt. Diese, für den Ladungstransport nicht-ideale Geometrie führt an den Korngrenzen zu einer zusätzlichen Barriere, die bei diesem Modell nicht berücksichtigt wird. Aus diesen Gründen eignet sich das unveränderte Modell von Hossain et al. nur bedingt für die Simulation von nasschemisch hergestellten, nanokristallinen ZnO-Schichten.

### 5.3 Die Barriere an der Korngrenze einer nasschemisch hergestellten Schicht

In diesem Abschnitt wird die Barriere an einer Korngrenze hergeleitet. Der hier verwendete Ansatz kommt auch bei dem Modell von Hossain et al. zum Einsatz. Für den Ladungstransport in der beschriebenen nasschemisch hergestellten ZnO-Schicht tritt an den Korngrenzen zwischen zwei Halbleiterkristallen eine Barriere  $qV_B^* = q(V_B^a + V_B^b)$  auf, die sich aus zwei voneinander unabhängigen Barrieren zusammensetzt. Zum Einen, die auch von Hossain beschriebenen Bandverbiegung durch Oberflächenzustände  $qV_B^a$ , zum Anderen kann durch die geometrische Form der einzelnen Halbleiterkristalle der Ladungstransport nicht direkt an der Grenzfläche zwischen Gate-Isolator und Halbleiter stattfinden, an dem sich die freien Ladungsträger durch ein angelegtes Gate-Feld befinden. Statt dessen müssen die Ladungsträger gegen das anliegende Gate-Feld die Distanz zwischen Gate-Isolator und Korngrenzenübergang  $h_{GB}$  überwinden und somit eine weitere Barriere  $qV_B^b$ . Im Folgenden werden diese beiden Barrieren getrennt voneinander analysiert und das physikalisch basierte Modell hergeleitet.

#### 5.3.1 Energetische Barriere durch die Distanz zwischen Interface und Korngrenze

Da die ZnO-Kristalle kugelförmig aufgebaut sind, berühren sich die einzelnen Kristalle nicht direkt an der Grenzfläche zum Isolator, sondern wie in **Abb. 5.2** dargestellt in einer Distanz  $h_{GB}$  zum Interface. Somit müssen freie Ladungsträger diese Distanz überwinden, um von einem Halbleiterkristall zum nächsten zu gelangen. Zur Berechnung der zu überwindenden Barriere muss der Verlauf der Bandverbiegung bzw. der Potenzialverlauf orthogonal zum Interface bekannt sein. Vereinfachend wird hier zunächst die Lösung für

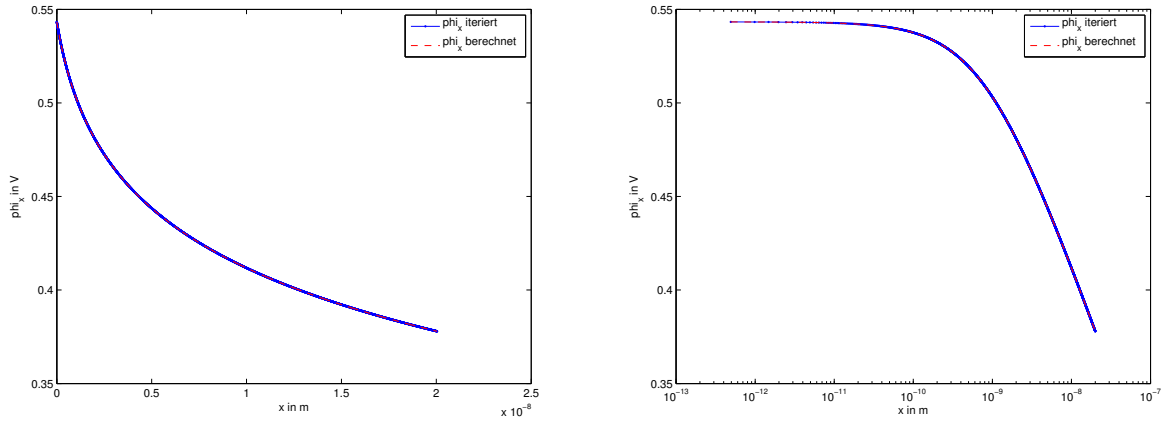


Abbildung 5.5: Vergleich der iterierten Bandverbiegung mit der berechneten Bandverbiegung, nach Colinge [27]. Dargestellt ist die durch eine Gate-Spannung verursachte Bandverbiegung, in Abhängigkeit vom Abstand zum Gate-Isolator. *Links* lineare Darstellung und *rechts* halb-logarithmische Darstellung.

den Potenzialverlauf unter Vernachlässigung der Geometrie (bzw.  $h_{GB} = 0$ ) des ZnO-Kristalls gesucht. Durch Anwendung der folgenden Poisson-Gleichung kann der Verlauf des Potentials  $\phi$  in Abhängigkeit vom Abstand zur Grenzschrift  $x$  berechnet werden:

$$\frac{d^2\phi}{dx^2} = -\frac{\rho}{\epsilon} = -\frac{q}{\epsilon} (p - n + N_D - N_A) \quad (5.1)$$

Hierfür existiert bereits eine Lösung von Colinge [27]:

$$\phi(x) = \frac{k_B T}{q} \ln \left( \sec^2 \left( \arccos \left( e^{\frac{-q\phi_S}{2k_B T}} \right) - \frac{x}{\sqrt{2}L_D} \right) \right). \quad (5.2)$$

Zur Verifikation der Lösung ist in **Abb. 5.5** der Vergleich mit einer iterativen Lösung dargestellt. Die durch die Korngrenzenhöhe  $h_{GB}$  verursachte Barriere  $V_B^b$  kann mit dieser Lösung aus der Differenz der Bandverbiegung an der Grenzschrift  $\phi_S$  und der Bandverbiegung auf der Höhe der Korngrenze  $\phi_{x=h_{GB}}$  berechnet werden:

$$V_B^b = \phi_{x=0} - \phi_{x=h_{GB}}. \quad (5.3)$$

Bei der durch das Substrat vorgegebenen Struktur und einer maximal anliegenden Gate-Spannung  $V_{GS} = 15 \text{ V}$  ergibt sich je nach Korngrenzenhöhe eine zusätzliche Barriere von bis zu  $0.07 \text{ eV}$  wie in **Abb. 5.6** dargestellt. Ein Vergleich dieser Werte mit denen in **Tab. 4.2** in **Kap. 4.4** aufgeführten extrahierten Aktivierungsenergien zeigt, dass die Korngrenzenhöhe einen signifikanten Einfluss auf die Mobilität im Halbleiter haben muss. Im vorherigen Abschnitt wurde die Bandverbiegung in einem quaderförmigen Halbleiter berechnet. Die ZnO-Kristalle weisen aber eine kugelförmige Geometrie auf. Der Einfluss dieser Geometrie auf die Bandverbiegung im Halbleiter wird in diesem Abschnitt untersucht. Hierzu wurden mit Setaurus [56], einem Feldsimulator, der auf der Finite Element



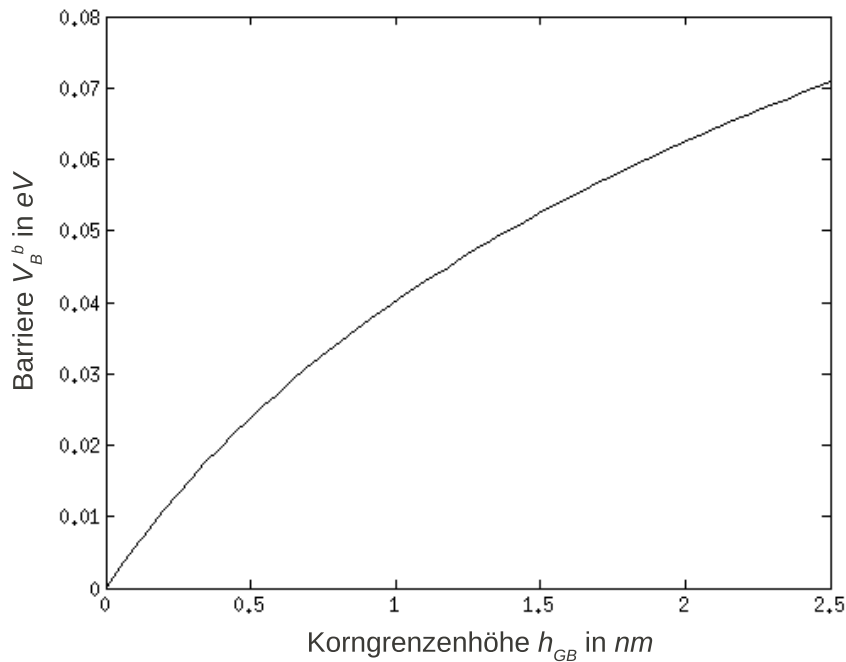


Abbildung 5.6: Barriere an einer Korngrenze, verursacht durch die Korngrenzenhöhe  $h_{GB}$ . Je nach Korngrenzenhöhe ergibt sich eine Barriere  $V_B^b$  von bis zu 0.07 eV.

Methode (FEM) basiert, die Bandverbiegungen bei zwei verschiedenen 2D-Geometrien untersucht. Die untersuchten Strukturen sind in **Abb. 5.7** vergleichend dargestellt. Zur Simulation wird ein Metall-Isolator-Halbleiter (engl. Metall Isolator Semiconductor, kurz MIS) Aufbau verwendet. Von oben nach unten ist ein Gold-Kontakt, eine 90 nm dicke Isolatorschicht, sowie die eigentliche Halbleiterschicht zu sehen. Die Darstellung ist zur besseren Übersicht nicht maßstabsgetreu. In der linken Abbildung ist die Vergleichsstruktur mit rechtwinkligen ZnO-Kristallen dargestellt, wie sie für die Berechnung des Potenzialverlaufs im Halbleiter angenommen wurde. Auf der rechten Seite sind runde Kristallformen dargestellt. Da in Sentaurus kein Materialmodell für ZnO vorliegt, wurden die hier dargestellten Simulationen mit Silizium durchgeführt. Die Dotierung wurde auf die Werte angepasst, die bei dem vorliegenden Material durch Messung des Fermi-Niveaus bestimmt wurden. Da hier der absolute Betrag der Bandverbiegung keine Rolle spielt, sondern nur der Einfluss der Kornform auf die Bandverbiegung untersucht werden soll, wird angenommen, dass die sonstigen Materialeigenschaften keinen signifikanten Einfluss auf das Ergebnis haben. Die Ergebnisse der Sentaurus-Simulation sind in **Abb. 5.8** dargestellt. Da die Bandverbiegung und die Ladungsträgerdichte voneinander abhängen, sind die Verläufe der Simulationsergebnisse sehr ähnlich. Unterhalb von ca. 0.5 nm kommt es bei der runden Form durch die starke Abnahme des Volumens in der Nähe des Interface im Vergleich zu der rechteckigen Struktur zu einer stark erhöhten Ladungskonzentration. Oberhalb von 0.5 nm kann der Unterschied der Bandverbiegung und der Ladungsträgerdichte vernachlässigt werden.



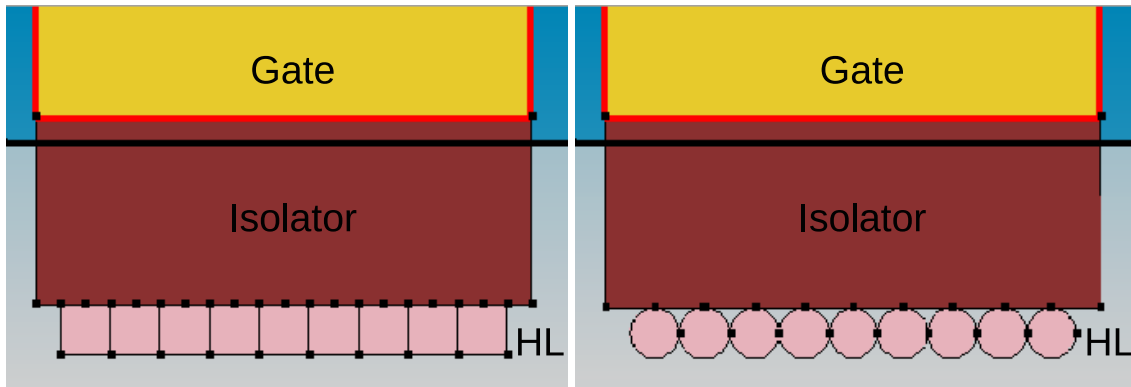


Abbildung 5.7: Modell zur Simulation der Bandverbiegung bei verschiedenen Geometrien. *Links* Modell mit rechteckigen ZnO-Kristallen. *Rechts* Modell mit runden ZnO-Kristallen. Die Darstellungen sind zur besseren Übersicht nicht maßstabsgetreu.

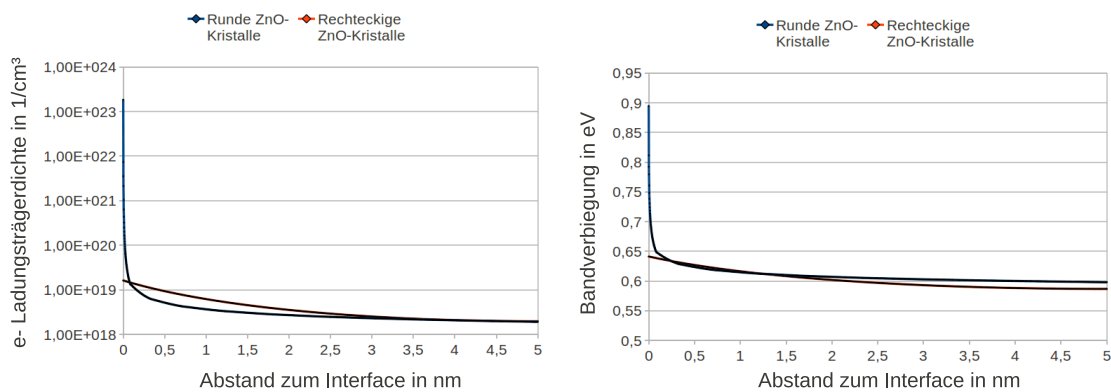


Abbildung 5.8: Ergebnisse der Setaurus-Simulation für runde und quadratische Halbleiterkristalle. Durch eine anliegende Gate-Spannung wird eine Bandverbiegung hervorgerufen und hier in Abhängigkeit zum Abstand vom Gate-Isolator dargestellt. *Links* die Elektronendichte im Halbleiter, *rechts* die Bandverbiegung.

Aufgrund der Ergebnisse dieser Simulation wird die Geometrie des Halbleiterkristalls für die Berechnung der Bandverbiegung selbst, ab einem Abstand von  $0.5 \text{ nm}$  zum Interface vernachlässigt. Nach den bisherigen REM-Untersuchungen zur Größe der einzelnen Kristalle kann davon ausgegangen werden, dass die Höhe des Korngrenzenübergangs immer größer ist als  $0.5 \text{ nm}$ . Daher wird der Einfluss der Geometrie auf die Bandverbiegung für die Modellierung des vorliegenden Halbleitermaterials nicht berücksichtigt.

### 5.3.2 Die durch die Oberflächenzustandsdichte verursachte Barriere an den Korngrenzen der ZnO-Schicht

Wird angenommen, dass sich die Oberflächenzustände an der Korngrenze befinden, so kommt es dort durch die vorhandenen Ladungsfallen zu einer Verarmungszone und damit zu einem elektrischen Feld. Dieses verursacht wiederum eine Barriere am Übergang zwischen zwei Halbleiterkristallen. In **Abb. 5.9** sind die Ladungsverteilungen sowie das resultierende elektrische Feld und das Potential im Halbleiter dargestellt. Wie in der Arbeit von Hossain et al. [22] lässt sich unter Beachtung der Gleichgewichtsbedingung die folgende Beziehung für Teilladungen an der Gate-Dielektrium-Halbleiterstruktur aufstellen:

$$n + N_A^- = N_D^+ + p. \quad (5.4)$$

Im Fall der vorliegenden leichten intrinsischen  $n$ -Dotierung gilt  $N_D \gg N_A$ . Des Weiteren wird eine positive Gate-Spannung und damit eine Ladungsträgerdichte am Gate  $p_G$  berücksichtigt, welche wesentlich größer ist als die Minoritätsladungsträgerdichte im Halbleiter  $p$ :

$$n = N_D^+ + p_G. \quad (5.5)$$

Der Anteil ionisierter Donatoratome  $N_D^+$  lässt sich wie folgt aus dem Fermi-Niveau berechnen:

$$N_D^+ = N_D \left( \frac{1}{1 + e^{\frac{E_F - E_D}{k_B T}}} \right). \quad (5.6)$$

Bei dem hier behandelten Material liegt das Fermi-Niveau nach XPS-Messungen bei  $2.9 \text{ eV}$  oberhalb der Valenzbandkante. Da sich das Fermi-Niveau somit nahe am Leitungsband befindet, welches  $3.34 \text{ eV}$  oberhalb der Valenzbandkante liegt, wird angenommen, dass das Donator-Niveau immer unterhalb des Fermi-Niveaus liegt und damit alle Dotieratome ionisiert sind,  $N_D^+ = N_D$ . Die Anzahl der in den Korngrenzen lokalisierten Ladung  $n_t$  muss gleich sein dem Produkt der Ladungsträgerdichte im Halbleiter und der Ausdehnung der Verarmungszone  $\lambda$  auf beiden Seiten der Korngrenze:

$$n_t = 2\lambda n. \quad (5.7)$$

Es wird angenommen, dass die Ladungsfallen über die gesamte Bandlücke verteilt sind und zum Leitungsband hin exponentiell ansteigen [7]:

$$n_t = -qN_T^0 E_s \left( e^{\frac{(E_g - q\phi_{fn}) - q\phi_0}{E_s}} - 1 \right). \quad (5.8)$$

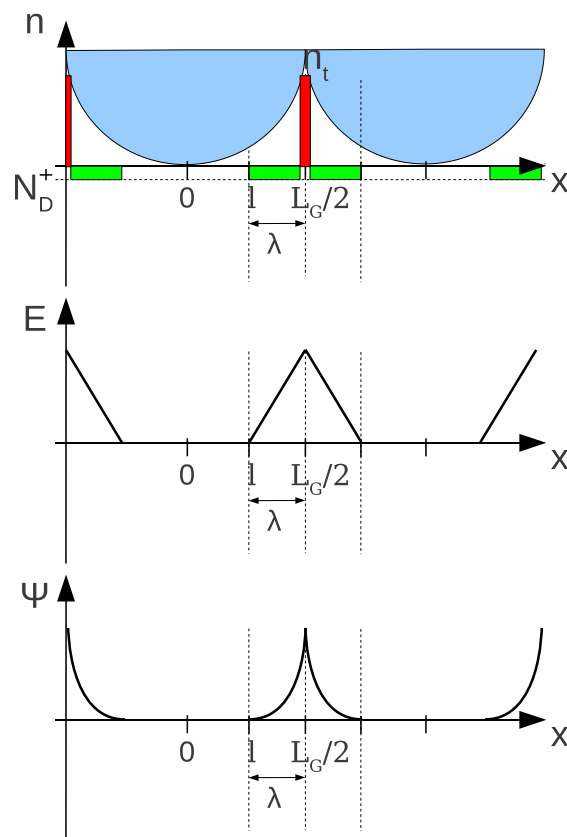


Abbildung 5.9: Das durch die Oberflächenzustände hervorgerufene Potential am Halbleiter. *Oben* Darstellung der Ladungsverteilung im Halbleiter, relativ zum neutralen Niveau in großer Distanz zum Korngrenzenübergang. *Mitte* Schematische Darstellung des elektrischen Felds. *Unten* Potenzialverlauf im Halbleiter.

Die Gl. (5.8) beschreibt die Anzahl lokalisierter Ladungsträger als Funktion der Distanz zwischen Leitungsband und Fermi-Niveau  $q\phi_{fn} = E_g - E_F$  unter der Voraussetzung, dass das Fermi-Niveau oberhalb des neutralen Niveaus  $q\phi_0$  liegt.  $N_T^0$  beschreibt die Fallendichte für  $E_F = q\phi_0$ .  $E_s$  ist ein konstanter Faktor. Für Fermi-Niveaus nahe dem Leitungsband kann die Gl. (5.8) weiter vereinfacht werden:

$$n_t = -qN_T^0 E_s e^{\frac{(E_g - q\phi_{fn}) - q\phi_0}{E_s}}. \quad (5.9)$$

Die Verarmungszone, welche sich an beiden Korngrenzen des Korns ausbildet, kann sich maximal bis zur Mitte des ZnO-Korns ausdehnen,  $\lambda_{max} = \frac{L_G}{2}$ . In diesem Fall ist der Halbleiter vollständig verarmt und alle Ladungsträger in Ladungsfallen lokalisiert. Die sich ergebende Poisson-Gleichung lässt sich wie von [51] beschrieben lösen:

$$\frac{\delta^2 V}{\delta x^2} = \frac{\rho}{\epsilon} = -\frac{qn}{\epsilon}. \quad (5.10)$$

Nach zweimaliger Integration und Einsetzen der Grenzbedingung  $\frac{dV}{dx} = 0$  für  $x = l$  ergibt sich

$$V_{(x)} = \left(\frac{qn}{2\epsilon}\right)(x - l)^2 + V_{c0}, \quad l < |x| < \frac{1}{2}L_G, \quad (5.11)$$

wobei  $V_{c0}$  das Potential an der Leitungsbandkante im Zentrum des Korns darstellt. Im Falle der vollständigen Verarmung ist  $l = 0$  und Gl. (5.11) wird zu

$$V_{(x)} = V_{c0} + \left(\frac{qn}{2\epsilon}\right)x^2, \quad |x| \leq \frac{1}{2}L_G. \quad (5.12)$$

Als Potenzialbarriere an der Korngrenze ergibt sich die Differenz zwischen  $V(\frac{1}{2}L_G)$  und  $V_{(0)}$ :

$$V_B^a = \frac{qL_G^2 n}{8\epsilon}. \quad (5.13)$$

In diesem Fall steigt  $V_B^a$  linear mit  $n$  an und hängt mit  $n = N_D^+ + p_G$  direkt von der angelegten Gate-Spannung ab. Allerdings befinden sich bei vollständiger Verarmung keine freien Ladungsträger mehr im Kanal und es kann kein Ladungstransport stattfinden. Im Gleichgewichtszustand gilt Ladungsneutralität, somit ist die gefangene Ladung an der Grenzfläche gleich der Ladung der ionisierten Dotieratome in der Verarmungszone. Mit Gl. (5.7) kann Gl. (5.13) auch wie folgt dargestellt werden :

$$n_t = 2\lambda n = L_G n, \quad (5.14)$$

$$V_B^a = \frac{qn_t^2}{8\epsilon n}. \quad (5.15)$$

Ist das ZnO-Kristall hingegen nicht vollständig verarmt, muss  $\lambda < \frac{L_G}{2}$  sein und aus Gl. (5.11) wird

$$V_B^a = V\left(\frac{L_G}{2} - \lambda\right) - V\left(\frac{L_G}{2}\right). \quad (5.16)$$

Da  $n = N_D^+ + p_G$  im Intervall  $\lambda < \frac{L_G}{2}$  von  $x$  unabhängig ist, wird zur Vereinfachung das Integrationsintervall um  $\frac{L_G}{2} - \lambda$  verschoben, sodass  $V_B^a$  wie folgt bestimmt werden kann:

$$V_B^a = V_{(0)} - V_{(\lambda)} , \quad (5.17)$$

$$V_B^a = \frac{qn\lambda^2}{2\epsilon} . \quad (5.18)$$

Die sich ergebende Barriere  $V_B^a$  hängt ab von der Breite der Verarmungszone. Diese wird von der Oberflächenzustandsdichte  $n_t$  und von der Ladungsträgerdichte  $n$  bestimmt. Beide sind wiederum vom Fermi-Niveau und dem anliegenden Gate-Feld abhängig. Damit ergibt sich eine starke Abhängigkeit der Barriere von der Gate-Spannung.

## 5.4 Herleitung des physikalisch basierten Modells für nasschemisch hergestellte Halbleiterschichten

Basierend auf dem in **Abb. 5.4** dargestellten Halbleiterübergang wird in diesem Abschnitt der Einfluss dieses Korngrenzenübergangs auf die Ladungsträgermobilität untersucht. Angenommen wird ein Halbleiterkristall, das durch eine Korngrenze unterbrochen ist. Durch die Oberflächenzustände an dieser Korngrenze kommt es an diesem Übergang zu einer Verarmungszone, die sich je nach Ladungsträgerdichte  $n$  im Halbleiter und der Oberflächenzustandsdichte  $n_t$  an der Korngrenze über einen Bereich  $\lambda$  zu beiden Seiten der Korngrenze ausdehnt. Durch diese Verarmungszone ergibt sich ein elektrisches Feld orthogonal zur Korngrenze, das wiederum eine Bandverbiegung  $V_B^a$  im Halbleiter verursacht. Diese Bandverbiegung stellt für den Ladungstransport eine Barriere dar. Nach Bethe [4] kann die thermionische Stromdichte  $J_{th}$  durch eine solche Korngrenze bei einer anliegenden Spannung  $V_a$  wie folgt beschrieben werden

$$J_{th} = qn \left( \frac{k_B T}{2m^* \pi} \right)^{\frac{1}{2}} e^{-\frac{qV_B^*}{k_B T}} \left( e^{\frac{qV_a}{k_B T}} - 1 \right) . \quad (5.19)$$

Hierbei ist  $q$  die elektrische Ladung eines Ladungsträgers,  $n$  die Ladungsträgerdichte im Halbleiter in großem Abstand zum Korngrenzenübergang,  $k_B$  die Boltzmann-Konstante,  $T$  die Temperatur in Kelvin,  $m^*$  die effektive Elektronenmasse,  $V_B^*$  die zu überwindende Barriere zwischen den Korngrenzen und  $V_a$  die Spannung orthogonal zur Korngrenze. Bei nasschemisch hergestellten Halbleiterschichten, die nicht durch hohe Temperaturen nachgetempert wurden, treten nach den vorliegenden REM-Untersuchungen Korngrößen von wenigen Nanometern auf. Daher ergibt sich zwischen Source- und Drain-Anschluss eine sehr große Anzahl von Korngrenzen, an denen sich die Spannung zwischen Source und Drain aufteilt. Wenn das Produkt  $qV_a$  klein ist gegenüber  $k_B T$ , was bei einer sehr großen Anzahl an Korngrenzen, bzw. sehr kleinen Halbleiterkristallen zwischen Source und Drain gegeben ist, kann die zweite Exponentialfunktion durch Reihenentwicklung umgeformt werden. Für  $qV_a \ll k_B T$  wird die Taylor-Reihe nach dem zweiten Element

abgeschnitten:

$$e^{\frac{qV_a}{k_B T}} = 1 + \frac{qV_a}{k_B T} . \quad (5.20)$$

Dadurch kann Gl. (5.19) wie folgt vereinfacht werden:

$$J_{th} = \frac{q^2 n V_a}{k_B T} \left( \frac{k_B T}{2m^* \pi} \right)^{\frac{1}{2}} e^{-\frac{qV_B^*}{k_B T}} . \quad (5.21)$$

Mit der Richardson-Konstante  $A$ , der Zustandsdichte im Leitungsband  $N_c$  und der thermischen Geschwindigkeit  $v_n$

$$A = \frac{4\pi q m^* k_B^2}{h^3} \quad (5.22)$$

$$N_c = 2 \left( \frac{2\pi m^* k_B T}{h^2} \right)^{\frac{3}{2}} \quad (5.23)$$

$$v_n = \frac{AT^2}{qN_c} = \sqrt{\frac{k_B T}{2\pi m^*}} \quad (5.24)$$

kann Gl. (5.21) umgewandelt werden zu

$$J_{th} = \frac{q^2 n V_a v_n}{k_B T} e^{-\frac{qV_B^*}{k_B T}} . \quad (5.25)$$

Die Leitfähigkeit  $\sigma$  lässt sich durch die Stromdichte  $J_{th}$  und der über die Länge des Leiters  $L$  anliegenden Spannung  $V_{DS}$  ausdrücken. Die Spannung  $V_{DS}$  zwischen Source und Drain entspricht dabei der Summe der an den einzelnen Korngrenzen anliegenden Spannung  $V_a$  und die Länge  $L$  der Anzahl zwischen Source und Drain zu überwindenden Korngrenzen  $n_g$  multipliziert mit dem Durchmesser eines einzelnen Halbleiterkristalls  $L_G$ :

$$\sigma = \frac{J_{th} L}{V_{DS}} \quad (5.26)$$

$$V_{DS} = \sum V_a = V_a n_g = V_a \frac{L}{L_G} . \quad (5.27)$$

Damit lässt sich die Leitfähigkeit wie folgt bestimmen:

$$\sigma = \frac{q^2 n v_n L_G}{k_B T} e^{-\frac{qV_B^*}{k_B T}} . \quad (5.28)$$

Die Leitfähigkeit kann ebenso als eine Funktion der effektiven Mobilität  $\mu^*$  dargestellt werden:

$$\sigma = q n \mu^* . \quad (5.29)$$

Durch Gleichsetzen lässt sich die effektive Mobilität des Halbleiters ausdrücken, unter der Annahme, dass diese durch die Barrieren an den Korngrenzen dominiert und Streueffekte o.ä. vernachlässigt werden können:

$$\mu^* = \frac{q v_n L_G}{k_B T} e^{-\frac{qV_B^*}{k_B T}} . \quad (5.30)$$

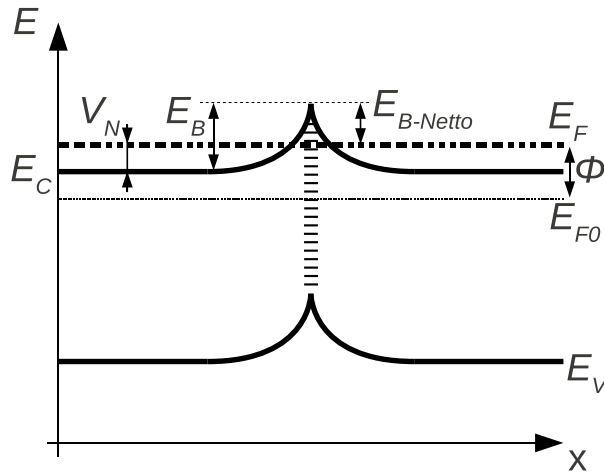


Abbildung 5.10: Schematische Darstellung der Bandverbiegung mit verschobenem Fermi-Niveau  $E_F$  und der resultierenden Barriere  $E_{B-Netto}$ . Der Einfluss des verschobenen Fermi-Niveaus auf die Bandverbiegung selbst wird hier zugunsten einer besseren Übersichtlichkeit nicht dargestellt.

In der so erhaltenen Gleichung ist die effektive Mobilität nur von materialspezifischen Eigenschaften ( $v_n$  und  $L_G$ ) sowie von der Barriere an den Korngrenzen  $V_B^*$  abhängig. Die Anzahl der zu überwindenden Korngrenzen und der daran abfallenden Spannung  $V_a$  hingegen hat aufgrund der geringen Größe der einzelnen Halbleiterkristalle und der dadurch großen Anzahl von Korngrenzen keinen Einfluss mehr. In den folgenden Abschnitten wird die Berechnung der effektiven Mobilität unter Berücksichtigung weiterer Einflüsse erweitert.

#### 5.4.1 Die Verschiebung des Fermi-Niveaus im Halbleiter durch eine anliegende Gate-Spannung

Durch eine angelegte Gate-Spannung verschiebt sich die Bandstruktur im Halbleiter gegenüber dem Fermi-Niveau im Halbleiter. In Abb. 5.10 ist diese Verschiebung als eine Verschiebung des Fermi-Niveaus dargestellt. Da die Ladungsträger die Barriere vom Fermi-Niveau bis zur maximalen Bandverbiegung überwinden müssen, muss die relative Verschiebung des Fermi-Niveaus  $V_N$  für die Bestimmung der effektiven Barriere  $V_{Beff}^*$  berücksichtigt werden. Unter Berücksichtigung der durch die Distanz zwischen Korngrenze und Interface  $V_B^b$  verursachten Barriere ergibt sich die effektive Barriere  $V_{Beff}^*$  wie folgt:

$$V_{B-Netto}^a = V_B^a + V_N \quad (5.31)$$

$$V_{Beff}^* = V_B^a + V_B^b + V_N. \quad (5.32)$$

Die relative Lage des Fermi-Niveaus zum Leitungsband  $V_N$  kann aus der Ladungsträgerdichte bestimmt werden:

$$V_N = \frac{k_B T}{q} \ln\left(\frac{N_C}{n}\right). \quad (5.33)$$

Dementsprechend kann die effektive Mobilität wie folgt dargestellt werden:

$$\mu^* = \frac{qv_n L_G}{k_B T} e^{-\frac{q(V_B^a + V_B^b)}{k_B T}} e^{-\frac{q k_B T}{q} \ln\left(\frac{N_C}{n}\right)} \quad (5.34)$$

$$\mu^* = \frac{qv_n n L_G}{k_B T N_C} e^{-\frac{q(V_B^a + V_B^b)}{k_B T}} . \quad (5.35)$$

Die in dieser Gleichung verwendete Ladungsträgerdichte  $n$  ist durch die Ausdehnung der Verarmungszone nicht identisch mit der Ladungsträgerdichte im Halbleiter. Die für die Berechnung der effektiven Mobilität relevante effektive Ladungsträgerdichte wird in dem folgenden Abschnitt hergeleitet.

#### 5.4.2 Einfluss der effektiven Ladungsträgerdichte auf die effektive Ladungsträgermobilität

Die Verarmungszone bei dem vorliegenden Halbleiter bewegt sich aufgrund der geringen Größe der Halbleiterkristalle im Bereich der Korngröße  $0 \leq \lambda \leq \frac{L_G}{2}$ . Da nur freie Ladungsträger zum Ladungstransport beitragen können, muss die Auswirkung der Verarmungszone auf die Ladungsträgerdichte bei der Berechnung des Stroms berücksichtigt werden. Hierfür wird zunächst der Einfluss der effektiven Ladungsträgerdichte auf den Ladungstransport im Halbleiter untersucht. Die Leitfähigkeit eines Materials hängt von der Mobilität der einzelnen Ladungsträger und der Ladungsträgerdichte im Material ab:

$$\sigma = qn^* \mu . \quad (5.36)$$

Durch die Verarmungszone wird die Anzahl freier Ladungsträger innerhalb eines ZnO-Korns reduziert. Unter der vereinfachten Annahme, das ZnO-Korn habe eine Quaderform, kann die Anzahl freier Ladungsträger wie folgt bestimmt werden

$$n^* = n \frac{\frac{L_G}{2} - \lambda}{\frac{L_G}{2}} = n \frac{L_G - 2\lambda}{L_G} . \quad (5.37)$$

Da die Berechnung des Ladungstransports in einem Transistor direkt aus der Mobilität erfolgen soll, wird die Reduktion der freien Ladungsträger durch die Verarmungszone in die effektive Mobilität  $\mu^*$  integriert. Somit wird Gl. (5.30) unter Berücksichtigung von Gl. (5.37) zu:

$$\mu^* = (L_G - 2\lambda) \frac{qv_n n}{k_B T N_C} e^{-\frac{q(V_B^a + V_B^b)}{k_B T}} . \quad (5.38)$$

Mit dieser Gleichung kann aus den Materialkonstanten, den Barrieren im Halbleiter und der Ausdehnung der Verarmungszone die Ladungsträgermobilität berechnet werden. Durch die Geometrie der Halbleiterkristalle ergeben sich allerdings weitere Einflüsse auf die Ladungsträgermobilität die im folgenden Abschnitt analysiert werden.



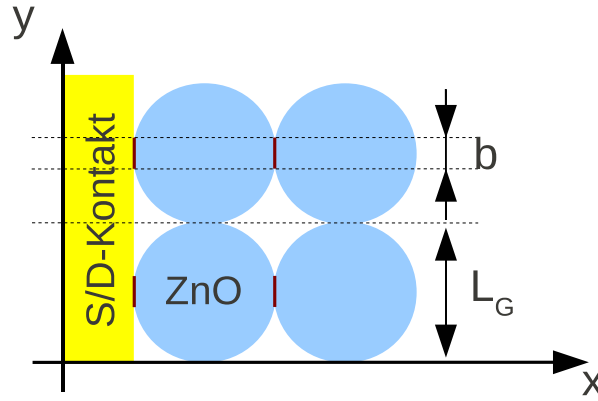


Abbildung 5.11: Schematische Draufsicht auf die idealisierte Halbleiterstruktur. Durch die kugelförmige Geometrie der Halbleiterkristalle ergibt sich ein reduzierter Bereich in dem der Stromtransport möglich ist. Dieser Bereich ist *rot* markiert.

### 5.4.3 Geometrische Korrekturfaktoren bei der Berechnung der Ladungsträgermobilität in nasschemisch hergestellten Halbleiterschichten

Aufgrund der Kugelform der Halbleiterkristalle reduziert sich der Bereich des Korngrenzenübergangs an dem sich zwei Kristalle berühren. Dies beschränkt auch den Bereich, in dem Ladungstransport sowie lokalisierte Ladungsträger möglich sind. Zum einen hat dies einen Einfluss auf die aktive Transistorbreite, zum anderen auf die berechnete Oberflächenzustandsdichte. Durch die beiden Korrekturfaktoren  $k_{\text{Faktor}}$  und  $n_{\text{Faktor}}$  sollen diese geometrischen Einflüsse berücksichtigt werden. In Abbildung **Abb. 5.11** ist eine idealisierte schematische Draufsicht auf den Halbleiterkanal dargestellt. Der Bereich des Korngrenzenübergangs, in dem Ladungstransport stattfinden kann, ist in dieser Darstellung rot markiert. Für den Ladungstransport steht aufgrund der kugelförmigen Geometrie der einzelnen ZnO-Kristalle nur der markierte Teil  $W_{\text{eff}} = \sum b$  der Gesamtbreite des Transistors  $W = \sum L_G$  zur Verfügung. Da bei der Berechnung des Transistorstroms das Produkt aus Transistorbreite und Mobilität einfließt, wird dieser Korrekturfaktor bei der Berechnung der effektiven Mobilität berücksichtigt:

$$k_{\text{Faktor}} = \frac{b}{L_G} \quad (5.39)$$

$$\mu^* = k_{\text{Faktor}} (L_G - 2\lambda) \frac{q v_n n}{k_B T N_C} e^{-\frac{q V_B^1}{k_B T}} e^{-\frac{q V_B^2}{k_B T}}. \quad (5.40)$$

Die Oberflächenzustandsdichte  $n_t$  kann bei vollständiger Verarmung aus der Ladungsträgerdichte und der Korngröße berechnet werden. In diesem Fall sind alle Ladungsträger im Halbleiter an der Korngrenze lokalisiert. Die maximale Ausdehnung der Verarmungszone  $\lambda = \frac{L_G}{2}$  und die Breite der Korngrenze  $b$  beschreiben dabei eine Fläche  $A_{\text{Kontakt}}$  des verarmten Bereichs. Durch die Kugelform des Kristalls ist diese Fläche aber nicht

identisch mit der Fläche, aus der sich freie Elektronen zur Korngrenze hin bewegen können  $A_{Korn}$ . Durch den Korrekturfaktor  $n_{Faktor}$  soll dies bei der Berechnung der Oberflächenzustandsdichte einbezogen werden:

$$A_{Kontakt} = b \frac{L_G}{2} \quad (5.41)$$

$$A_{Korn} = \frac{\left(\frac{L_G}{2}\right)^2 \pi}{2} \quad (5.42)$$

$$n_{Faktor} = \frac{A_{Gesamt}}{A_{Kontakt}} = \frac{L_G \pi}{4b} . \quad (5.43)$$

Durch die Geometrie vergrößert sich die Oberflächenzustandsdichte am Korngrenzenübergang um den Korrekturfaktor  $n_{Faktor}$ , was sich wiederum auf die Barriere  $V_B^a$  auswirkt:

$$V_B^a = \frac{qn\lambda^2}{2\epsilon} = \frac{qn_t^2}{8\epsilon n} \quad (5.44)$$

$$n_t = 2\lambda n_{Faktor} n \quad (5.45)$$

$$V_B^a = \frac{qnn_{Faktor}^2\lambda^2}{2\epsilon} . \quad (5.46)$$

Hierbei muss allerdings beachtet werden, dass sowohl die Breite der Korngrenze als auch die Fläche im Halbleiterkorn vom Abstand zum Interface abhängen. Dies wird bei diesem Modell aber vernachlässigt, um die Komplexität nicht zu stark zu erhöhen. Werden nun die beiden Korrekturfaktoren  $n_{Faktor}$  und  $k_{Faktor}$  in der effektiven Mobilität einer Halbleiterschicht aus ZnO-Körnern berücksichtigt und die beiden energetischen Barrieren  $V_B^a$  und  $V_B^b$  getrennt, so wird aus Gl. (5.38)

$$\mu^* = k_{Faktor} (L_G - 2\lambda) \frac{qv_n n}{k_B T N_C} e^{-\frac{qV_B^a}{k_B T}} e^{-\frac{qV_B^b}{k_B T}} \quad (5.47)$$

$$\mu^* = k_{Faktor} (L_G - 2\lambda) \frac{qv_n n}{k_B T N_C} e^{-\frac{q^2 n n_{Faktor}^2 \lambda^2}{2\epsilon k_B T}} e^{-\frac{qV_B^b}{k_B T}} . \quad (5.48)$$

Mit Gl. (5.48) kann die Ladungsträgermobilität in einem nasschemisch hergestellten ZnO-Dünnschichttransistor berechnet werden. Die Berechnung basiert ausschließlich auf physikalischen Größen. In Abb. 5.12 ist die Berechnung der Mobilität als Blockschaltbild dargestellt. Die verschiedenen Eingangsgrößen des Modells sind farblich markiert. Die physikalischen, messbaren Größen sind grün, die aus den Messdaten ermittelten Modellparameter sind gelb, die Korrekturfaktoren sind rot und die angelegte Gate-Source-Spannung ist blau markiert. Durch die Pfeile ist dargestellt, aus welchen Eingangsgrößen sich die verschiedenen Parameter berechnen. Im folgenden Abschnitt wird gezeigt, wie aus der Mobilität der Strom in einem Transistor berechnet werden kann.

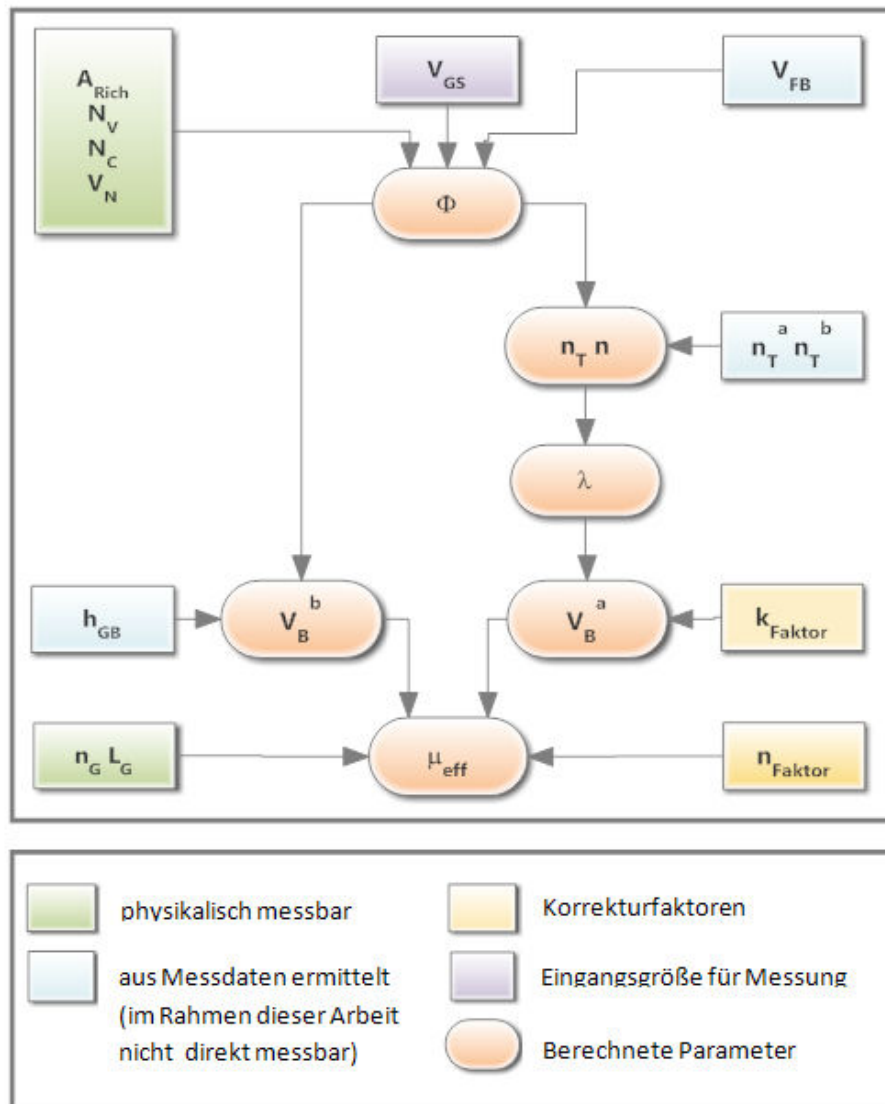


Abbildung 5.12: Schematisches Ablaufdiagramm des physikalisch basierten Modells. In der Abbildung sind die einzelnen Einflüsse bei der Berechnung der Ladungsträgermobilität  $\mu$  je nach Ursprung farblich markiert. Die physikalisch messbaren Größen sind grün, die aus den Messdaten ermittelten, bisher aus technischen Gründen nicht messbaren Modellparameter sind gelb, die Korrekturfaktoren sind rot und die angelegte Gate-Source-Spannung  $V_{GS}$  blau hinterlegt. Aus welchen Eingangsgrößen die verschiedenen Parameter berechnet werden ist mit den Pfeilen dargestellt.

## 5.5 Simulation des statischen Verhaltens des nasschemisch hergestellten ZnO-Dünnschichttransistors

Die Mobilität der Ladungsträger in einer ZnO-Schicht ist wie aus Gl. (5.48) ersichtlich nicht konstant, sondern von der Bandverbiegung und damit von der anliegenden Gate-Spannung abhängig. Üblicherweise werden bei Transistoren die verschiedenen Betriebszustände mit Hilfe der Threshold-Spannung unterschieden. Diese ist definiert als die Spannung, bei der im Transistor durch Anlegen einer Gate-Spannung eine Inversion hervorgerufen wird. In der Regel wird sie bei der Darstellung des gewurzelten Stroms aus dem Schnittpunkt der Regressionsgeraden mit der Abszisse bestimmt, wie auf der linken Grafik in **Abb. 5.13** dargestellt. Die rechte Grafik zeigt den Versuch der Extraktion bei verschiedenen  $V_{GS}$ -Spannungen und einem Halbleiter bei dem die Mobilität wie in dem in dieser Arbeit verwendeten Material nicht konstant ist. Es wird deutlich, dass bei einer nicht-konstanten Ladungsträgermobilität mit dieser Methode keine eindeutige Threshold-

Spannung definiert werden kann. An einem Beispiel soll die Variation der extrahierten Parameter gezeigt werden. In **Abb. 5.14** ist das Ergebnis einer Extraktion an einem nasschemisch hergestellten Transistors dargestellt. Hierbei wurde im Abstand von jeweils 1 V eine Extraktion der Mobilität über einem Spannungsbereich von ebenfalls jeweils 1 V durchgeführt. Mit den ermittelten Mobilität wurde anschließend die Threshold-Spannung nach der oben genannten Methode bestimmt. Es zeigt, wie stark sich die Threshold-Spannung  $V_{Th}$  und die Mobilität  $\mu$  eines nasschemisch hergestellten ZnO-Transistors im Betriebsbereich verändern. Bei der Simulation eines Transistors, der aus dem hier behandelten Halbleiter aufgebaut ist, mit Hilfe des Shichman-Hodges-Modells und einer konstanten Mobilität und Threshold-Spannung sind entsprechend große Abweichungen von den Messergebnissen zu erwarten. Anstelle der Threshold-Spannung  $V_{Th}$  wird hier für die Bauteilsimulation die On-Spannung  $V_{ON}$  verwendet. Diese wird definiert als der Übergang aus einem konstanten Leckstrom hin zu einem mit der Gate-Spannung stark ansteigendem Strom, wie in **Abb. 5.15** dargestellt. Anhand dieser Spannungsschwelle lässt sich ein Startpunkt für die Simulation definieren. Die Steigung  $\frac{d\sqrt{I_D}}{dV_{GS}} = \sqrt{\frac{WC_{ox}}{2L}}\mu$  ab dieser Spannungsschwelle kann aus der Mobilität  $\mu$  berechnet werden. Durch Integration von  $V_{ON}$  bis zu dem eingestellten  $V_{GS}$  kann auf diese Weise der Ausgangsstrom des Transistors für eine nicht konstante Mobilität berechnet werden:

$$I_D = \begin{cases} I_{D0} & \text{für } V_{GS} < V_{ON} \\ I_{D0} + \int_{V_{ON}}^{V_{GS}} dI_D & \text{für } V_{GS} \geq V_{ON} . \end{cases} \quad (5.49)$$

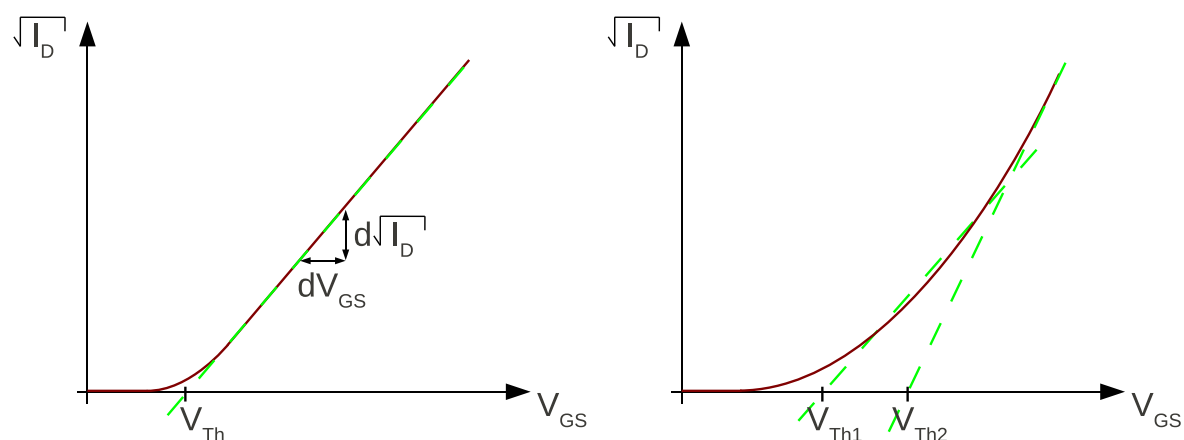


Abbildung 5.13: Schematische Darstellung der Extraktion der Threshold-Spannung  $V_{Th}$  aus der Transferkennlinie. Aus der Steigung  $\frac{d\sqrt{I_D}}{dV_{GS}}$  kann die Mobilität bestimmt werden. Links Extraktion der Threshold-Spannung bei konstanter Mobilität, rechts Extraktion bei nicht-konstanter Mobilität und verschiedenen Spannungsbereichen.

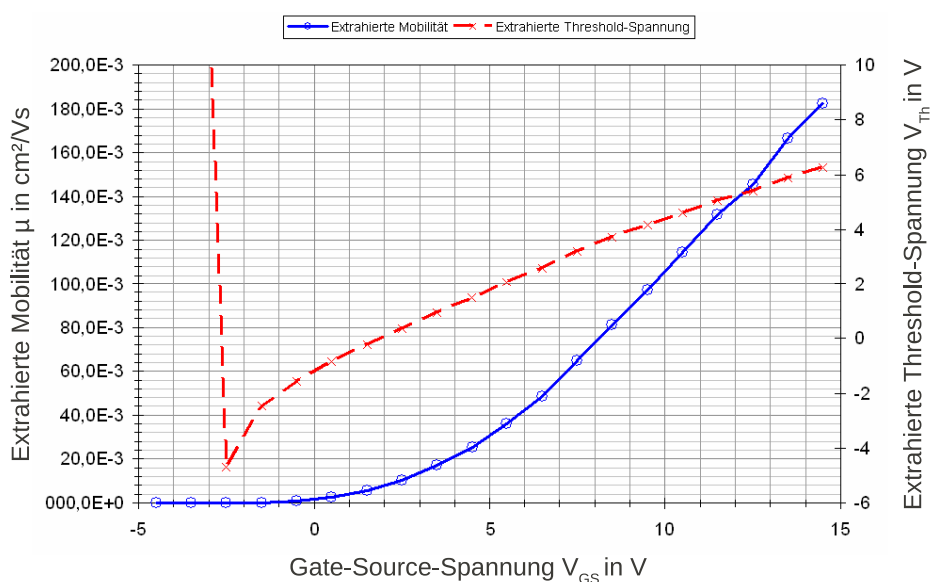


Abbildung 5.14: Extraktionsergebnis für die Mobilität und die Threshold-Spannung an einem nasschemisch hergestellten ZnO-Transistor. Oberhalb einer On-Spannung  $V_{On}$  von ca. 2 V steigt die Mobilität kontinuierlich bis auf etwas mehr als 0,18  $\frac{\text{cm}^2}{\text{Vs}}$  an. Die Threshold-Spannung  $V_{Th}$  verändert sich gleichzeitig von ca. 0 V bis 6 V.

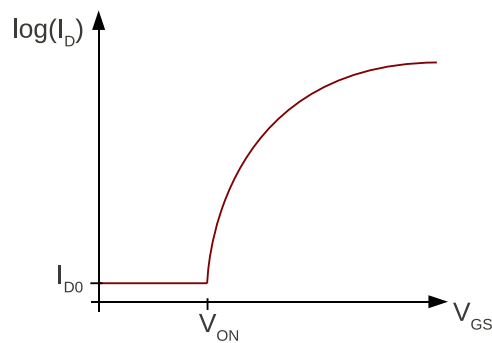


Abbildung 5.15: Schematische Darstellung einer Transferkennlinie mit der charakteristischen On-Spannung  $V_{ON}$  und dem Strom  $I_{D0}$ , der durch Leckströme begründet ist. Aufgrund der großen und gleichzeitig maximalen Steigung im Bereich von  $V_{ON}$  hat eine Schwankung von  $I_{D0}$  nur einen vernachlässigbaren Einfluss auf die On-Spannung  $V_{ON}$ . Sie kann daher als konstant angesehen werden.

## 5.6 Diskussion und Grenzen des vorgestellten Modells

Der Aufbau der nasschemisch hergestellten Halbleiterschicht ist sehr komplex und ungeordnet. Für die Beschreibung mit einem Modell wurde die Komplexität des Aufbaus reduziert und Vereinfachungen angenommen, um die Berechnung des Ladungstransports zu ermöglichen. In diesem Abschnitt sollen nun die Grenzen des Modells und die Plausibilität der Annahmen und Vereinfachungen diskutiert werden.

### 5.6.1 Anordnung der einzelnen Kristalle in der ZnO-Schicht

In dem vorliegenden Modell wird, um eine analytische Berechnung zu ermöglichen, eine optimale Anordnung der ZnO-Kristalle mit regelmäßigen Abständen und Kontaktflächen angenommen. Darüber hinaus wird davon ausgegangen, dass jedes ZnO-Korn nur zwei Kontaktflächen aufweist, an denen es zu Bandverbiegungen kommt, wie in **Abb. 5.11** dargestellt. Da die Halbleiterschicht und die ZnO-Kristalle aber aus einer Lösung gewonnen werden, muss von einer stark unregelmäßigen Anordnung der ZnO-Kristalle ausgegangen werden. Ob und wie stark die Größe der ZnO-Kristalle schwankt, kann nach allen bisher durchgeführten morphologischen Untersuchungen nicht exakt bestimmt werden; größere Schwankungen, wie eine Verdopplung der Korngröße, konnten aber bisher nicht beobachtet werden. Es wird daher angenommen, dass aufgrund des gleichbleibenden Umwandlungsprozesses die Korngröße konstant ist. In **Abb. 5.16** ist die Draufsicht auf eine verdichtete Anordnung von ZnO-Körnern dargestellt. Hieraus ergeben sich zum einen mehrere Korngrenzen pro Korn, zum anderen kann hierdurch auch die Anzahl von Korngrenzen, die beim Ladungstransport zwischen den Transistor-Kontakten überwunden werden müssen, variieren. In **Abb. 5.17** liegt eines der ZnO-Körner nicht direkt am Interface auf. Hierdurch liegen die Korngrenzen bei einem größeren Abstand zum Halbleiter-Isolator-Interface als bei optimaler Anordnung der einzelnen

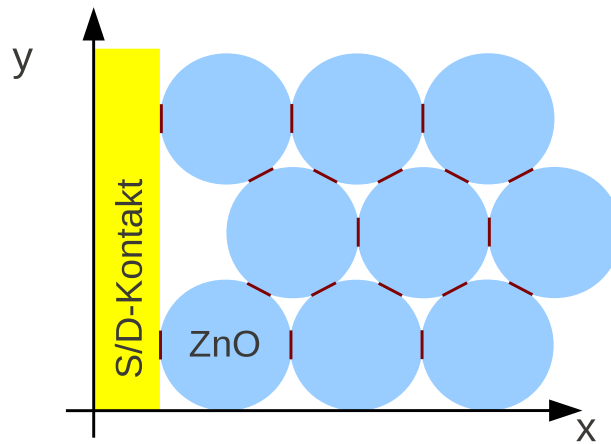


Abbildung 5.16: Draufsicht mit verdichteter Anordnung mit daraus resultierenden Mehrfachkontaktierungen an den ZnO-Körnern, sowie einer geringeren effektiven Breite des Ladungstransportkanals.

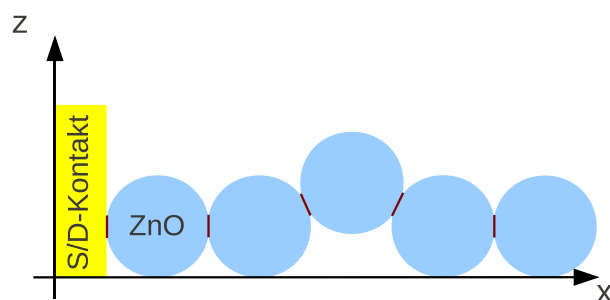


Abbildung 5.17: Mögliche Störung in der Anordnung der ZnO-Kristalle mit daraus resultierenden größeren Abständen zum Interface an einzelnen Korngrenzen.

Körner. Dies beeinflusst die Barrieren und damit den Ladungstransport. Eine solche Anordnung wird in dem vorliegenden Modell aber vernachlässigt, eine genaue Verteilung dieser Anordnungsfehler konnte durch die bisherigen Untersuchungen nicht bestimmt werden. Unterschiedliche kristalline Ausrichtungen der einzelnen Halbleiterkörner können sich ebenfalls auf den Ladungstransport auswirken. Dies kann auch zur Folge haben, dass der Ladungstransport nicht auf direktem Wege stattfindet oder sich auch auf einige wenige Pfade beschränkt, die eine signifikant höhere Leitfähigkeit aufweisen. Eine genaue Untersuchung der einzelnen Barrieren bei verschiedenen kristallinen Orientierungen war im Rahmen dieser Arbeit nicht möglich und konnte daher nicht bei der Modellbildung berücksichtigt werden. Aufgrund der unsystematischen Anordnung und der geringen Größe der Halbleiterkörner lassen sich die genaue Form, Größe und insbesondere die Ausformung des Korngrenzenkontakts nur abschätzen. Eine exakte Beschreibung des Ladungstransportwegs und der Feldverteilung innerhalb eines ZnO-Kristalls sind somit nicht möglich. Die Beschreibung des Modells beschränkt sich auf den idealen Fall, der auch einen endlichen Simulationsaufwand erlaubt.

### 5.6.2 Untersuchung der Einflüsse physikalischer Parameter auf die Ladungsträgermobilität in ZnO-Schichten

Bei der Untersuchung druckbarer Halbleiter aus anorganischen Materialien gibt es zwei grundsätzliche Annahmen. Zum einen wird vermutet, dass die Mobilität durch die Korngrenzen reduziert wird und größere Halbleiterkristalle und damit weniger Korngrenzen eine höhere Mobilität der Halbleiterschichten versprechen [45, 58]. Zum anderen sehen viele in der Herstellung von amorphen Schichten den Schlüssel zu höheren Mobilitäten [21, 33, 42, 64]. Da die Mobilität in dem vorgestellten Modell auch aus der Korngröße und der Höhe der Korngrenze berechnet wird, soll in diesem Abschnitt untersucht werden, wie sich nach diesem Modell eine Veränderung dieser physikalischen Parameter auf die Mobilität auswirkt bzw. wie das Material verbessert werden kann. Da die Korngröße der einzelnen Körner in der ZnO-Schicht mit dem verwendeten Präkursor nicht variiert werden kann, beschränken sich diese Betrachtungen ausschließlich auf Simulationen und konnten bislang nicht durch experimentelle Untersuchungen belegt werden. Die Ergebnisse und Diskussion der genannten Einflüsse finden sich in **Kap. 6.3**.

### 5.6.3 Messunsicherheiten bei der Bestimmung der physikalischen Einflussgrößen auf die Ladungsträgermobilität

Die beiden eingeführten Korrekturfaktoren  $n_{\text{Faktor}}$  und  $k_{\text{Faktor}}$  lassen sich durch die Höhe des Korngrenzenübergangs  $h_{\text{GB}}$  bestimmen, die sich selbst aber, durch die bisherigen morphologischen Untersuchungen, nicht exakt bestimmen lässt. Ein weiterer Einflussfaktor, der sich ebenfalls nicht direkt messen lässt, ist die Flachband-Spannung  $V_{\text{FB}}$ . Durch die unterschiedlichen Aktivierungsenergien in den eingesetzten Materialien der Kontakte



und dem Halbleiter können hierdurch verursachte Bandverbiegungen nicht ausgeschlossen werden. Die Flachband-Spannung, die für einen Ausgleich dieser Bandverbiegung notwendig ist, lässt sich aber nicht direkt messen. Durch die Adsorption von Sauerstoff an der ZnO-Oberfläche werden Ladungsträger lokalisiert und so bildet sich zusätzlich eine von der Gate-Spannung unabhängige Ladung im Kanal. Je mehr Ladungsträger im Kanal durch Sauerstoffadsorption lokalisiert werden, desto größer wird die Flachband-Spannung  $V_{FB}$ . Da im Rahmen dieser Arbeit die Flachband-Spannung nicht direkt gemessen werden konnte, kann durch die Analyse der vorhandenen Messdaten keine eindeutige Lösung bestimmt werden. Somit ergibt sich durch die nicht direkt messbaren Größen  $h_{GB}$  und  $V_{FB}$  ein Parameterraum an möglichen Lösungen. Bei der Berechnung des Transistorstroms in **Kap. 5.5** wird die Einschaltspannung  $V_{On}$  zusammen mit dem Leckstrom  $I_{D0}$  als Kenngröße bzw. fester Anfangswert für die Berechnung der Stromgröße im Transistor verwendet. Aber auch die On-Spannung  $V_{On}$  ist keine exakt messbare physikalische Größe. Die On-Spannung wird statt dessen aus der Kennlinie der Transistoren abgeleitet. Zwar ist die Steigung von  $I_D$  im Bereich von  $V_{On}$  sehr groß, sodass eine Änderung des Leckstroms nur eine geringe Änderung der On-Spannung bewirkt, aber bei den im Rahmen dieser Arbeit verwendeten ganzflächig beschichteten Substraten, wie sie bei der Schleuderbeschichtung üblich sind, liegen die Leckströme üblicherweise im Bereich 0.1% bis 1% von  $I_D$ . Dies kann bei geringen Ladungsträgermobilitäten einen nicht zu vernachlässigbaren Einfluss haben und muss bei der Bestimmung der Modellparameter beachtet werden.

#### 5.6.4 Berechnung des Potentialabfalls über den Transistorkanal

Bei der Berechnung der Ladungsträgermobilität wurde angenommen, dass  $qV_a \ll k_B T$  und dass damit der laterale Spannungsabfall  $V_a$  über eine Korngrenze für die Berechnung der Mobilität vernachlässigt werden kann. Dies ist durch die große Anzahl von Korngrenzen im Halbleiter gerechtfertigt und vereinfacht die Berechnung der Mobilität des Halbleiters. Bei der Simulation eines Transistors bedeutet dies aber, dass der Spannungsabfall über eine Korngrenze nicht mehr mit diesem Modell berechnet werden kann. Daher kann auch der Verlauf des lateralen Spannungsabfalls  $V_{DS}$  mit diesem Modell nicht mehr bestimmt werden. Dies ist insbesondere deshalb von Nachteil, weil hierdurch der lineare Betrieb nicht simuliert werden kann, da in diesem Betriebsbereich der Ausgangsstrom sehr stark von der angelegten Spannung zwischen Drain und Source  $V_{DS}$  und damit auch dem Spannungsabfall an einer einzelnen Korngrenze abhängt. Dies schränkt den Einsatz dieses Modells in einem Schaltungssimulator in der bisherigen Form stark ein.

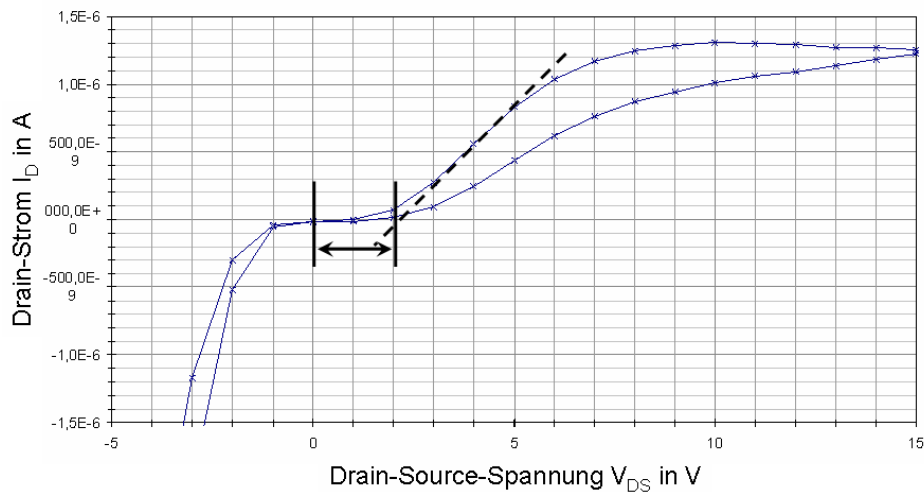


Abbildung 5.18: Gemessene Ausgangskennlinie bei  $V_{GS} = 15$  V einer nicht nachbehandelten Probe mit stark ausgeprägter Kontaktbarriere. Die Drain-Source-Spannung wurde in ansteigender und abfallender Richtung von  $-5$  bis  $15$  V durchlaufen. Die Regressionsgerade für die Bestimmung der Kontaktspannung wurde bei ansteigender  $V_{DS}$  angelegt.

### 5.6.5 Einfluss der Kontaktbarrieren an den Metall-Halbleiter-Übergängen an Source und Drain

Wie in Kapitel 3.7 beschrieben, können an Metall-Halbleiter-Übergängen durch unterschiedliche Niveaus der Leitungsbänder Schottky-Barrieren entstehen, die den Ladungstransport bzw. die Injektion von Ladungsträgern vom Metallkontakt in die Halbleiterschicht behindern. In **Abb. 5.18**, **Abb. 5.19** und **Abb. 5.20** sind die Ausgangskennlinien einer Probe vor und nach moderater sowie maximaler thermischer Nachbehandlung im Handschuhkasten dargestellt. Ohne Nachbehandlung ist in der Ausgangskennlinie eine deutliche Kontaktspannung von ca.  $2$  V erkennbar. Nach einer Nachbehandlung bei  $250$  °C ist die Kontaktspannung stark reduziert und nach einer Nachbehandlung bei  $325$  °C ist sie nicht mehr erkennbar. In dem vorliegenden Modell konnten diese Kontaktbarrieren bisher nicht berücksichtigt werden. Für eine weitere Verbesserung des Modells erscheint dies aber sinnvoll. Bei anderen Modellen werden diese Kontaktbarrieren bereits berücksichtigt [38].

### 5.6.6 Diskussion des Modellansatzes

In **Kap. 3.3** sind bereits die Vorteile eines physikalisch basierten Modells aufgeführt. Aufgrund der hier beschriebenen Einschränkungen des Modells sowie der Beschränkung auf ein Material mit sehr engen Vorgaben, stellt sich allerdings die Frage, ob die Vorteile den Aufwand für ein solches Modell rechtfertigen und ob es grundsätzlich sinnvoll ist, einen physikalischen Ansatz bei einem solch ungenau beschreibbaren Aufbau zu wählen. Da in dem Modell viele Annahmen getroffen werden mussten, die nicht messtechnisch be-

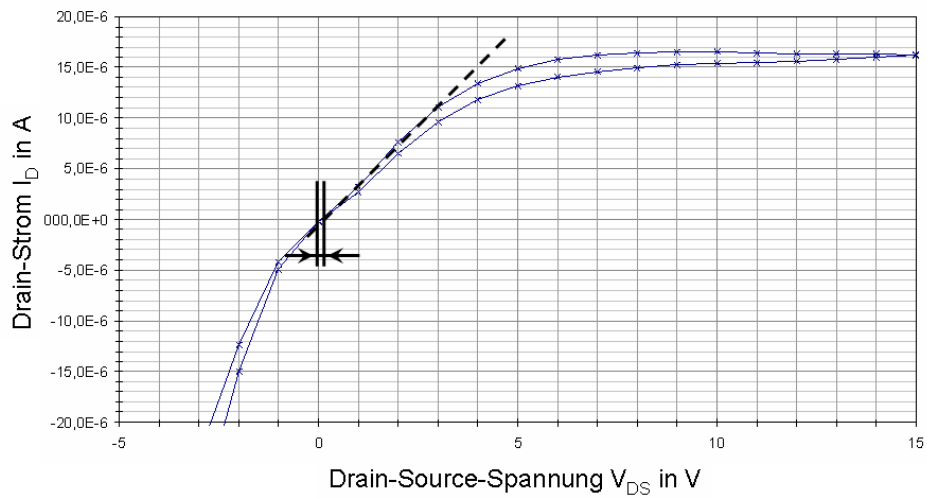


Abbildung 5.19: Gemessene Ausgangskennlinie bei  $V_{GS} = 15$  V einer Probe nach einer Minute bei  $250$  °C auf der Heizplatte mit erkennbarer Kontaktbarriere. Die Drain-Source-Spannung wurde in ansteigender und abfallender Richtung von  $-5$  bis  $15$  V durchlaufen. Die Regressionsgerade für die Bestimmung der Kontaktspannung wurde bei ansteigender  $V_{DS}$  angelegt.

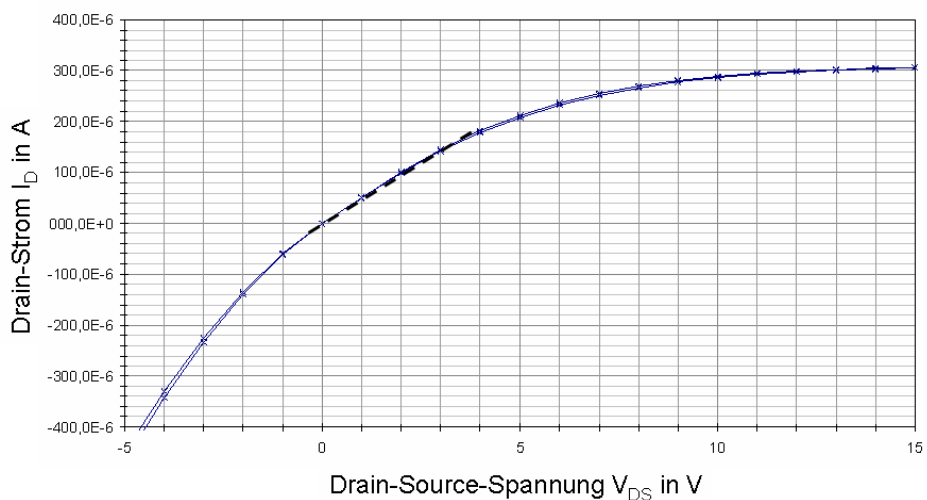


Abbildung 5.20: Gemessene Ausgangskennlinie bei  $V_{GS} = 15$  V einer Probe nach einer Minute bei  $325$  °C auf der Heizplatte ohne erkennbare Kontaktbarriere. Die Drain-Source-Spannung wurde in ansteigender und abfallender Richtung von  $-5$  bis  $15$  V durchlaufen.

legt werden konnten, können diese auch nicht als allgemeingültig angenommen werden. So konnte beispielsweise der Einfluss der Korngröße nicht durch Experimente verifiziert werden. Das vorliegende Modell kann nicht ohne eine entsprechende Überprüfung oder Anpassung für Halbleiterschichten, die aus Halbleiterkristallen anderer Größe aufgebaut sind, angewendet werden. Dies wäre aber einer der entscheidenden Vorteile gegenüber einem nicht physikalisch basierten Modell. Dies gilt auch für weitere Einflussgrößen wie die Korngrenzenhöhe, die bisher ebenfalls nicht exakt bestimmt werden konnte. Durch die unsystematische Anordnung in der Halbleiterschicht mussten viele Einflüsse wie z.B. die kristalline Ausrichtung gänzlich vernachlässigt werden. Die Höhe der Korngrenzenbarriere muss, wie die meisten anderen Parameter, als ein statistischer Mittelwert angesehen werden. All dies widerspricht dem grundsätzlichen Ansatz, das Verhalten eines Bauteils aus dem physikalischen Aufbau zu bestimmen und macht die meisten wesentlichen Vorteile eines solchen Modellansatzes zunichte. Dementgegen muss aber auch erwähnt werden, dass durch die, für die physikalische Modellierung notwendigen, systematischen Untersuchungen wichtige Erkenntnisse über das Material und die Einflüsse auf die Halbleitereigenschaften gewonnen werden konnten. Diese Erkenntnisse sind auch in die Weiterentwicklung des Materials und des Herstellungsprozesses eingeflossen. Inwieweit das hier vorgestellte Modell dem Entwicklungsaufwand gerecht wird, lässt sich an dieser Stelle nicht abschließend beurteilen. Hierfür müsste zunächst überprüft werden, ob das Modell auch für die Simulation von Halbleiterschichten geeignet ist, die beispielsweise aus Halbleiterkristallen aufgebaut sind, die eine abweichende Größe oder Form aufweisen.

## 5.7 Zusammenfassung

In diesem Kapitel wurde ein Modell zur Berechnung der Ladungsträgermobilität in nass-chemisch hergestellten ZnO-Schichten vorgestellt. Dabei wurde die Mobilität der Ladungsträger ausschließlich aus physikalischen Größen berechnet. Das hier vorgestellte Modell basiert auf einem Modell von Hossain et al. für ZnO-Halbleiterschichten, die aus einem Halbleiterkristall bestehen der an mehreren Stellen durch Korngrenzen unterbrochen ist. Im Gegensatz hierzu beschreibt das in dieser Arbeit erstellte Modell eine nass-chemisch hergestellte Halbleiterschicht, die nach den vorliegenden REM-Untersuchungen aus einer sehr großen Anzahl von Halbleiterkristallkörnern besteht. Diese Körner weisen einen Durchmesser von nur wenigen Nanometern und eine kugelförmige Geometrie auf. Für die Modellierung dieser Halbleiterschichten müssen somit zusätzliche Einflüsse auf die Ladungsträgermobilität berücksichtigt werden. Hierzu zählt die große Zahl an Korngrenzen, die Ladungsträger in einem Transistorkanal überwinden müssen. Durch den geringen Durchmesser der ZnO-Körner wirken sich die Verarmungszonen an den einzelnen Korngrenzen auch auf die effektive Ladungsträgerdichte im Halbleiter aus. Aufgrund der runden Form der Halbleiterkristalle berühren sich die einzelnen Körner erst in einem Abstand zum Dielektrikum. Diese Korngrenzenhöhe wirkt durch die Band-

verbiegung als Barriere im Halbleiter und hat einen signifikanten Einfluss auf die Halbleitermobilität. Aus technischen Gründen sind nicht alle in der Berechnung verwendeten physikalischen Größen direkt messtechnisch bestimmbar. Auch konnte der Einfluss verschiedener physikalischer Größen – wie der Kristallform und des Kristalldurchmessers – bisher nicht durch experimentelle Untersuchungen verifiziert werden. Diese Nachteile und der Modellansatz im Allgemeinen wurden ebenfalls in diesem Kapitel diskutiert.



# Kapitel 6

## Vergleich von Modell und Messung

### Inhaltsangabe

---

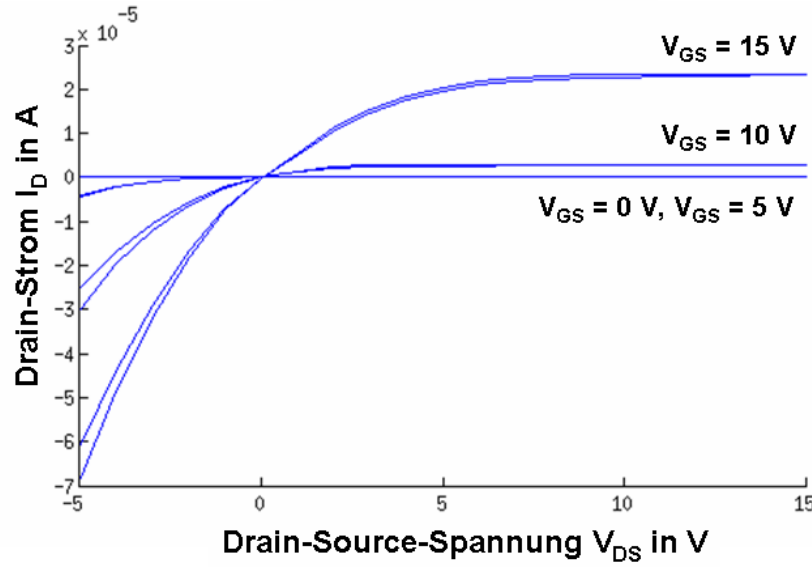
6.1	Extraktion der für das Modell benötigten Parameter aus gemessenen Transistorcharakteristiken . . . . .	81
6.2	Vergleich der Modellparameter verschieden thermisch nachbehandelter ZnO-Dünnschichttransistoren . . . . .	85
6.3	Einfluss der Halbleiterkorngröße auf die Mobilität des Transistors . . .	92
6.4	Zusammenfassung . . . . .	96

---

In diesem Kapitel wird ein Vergleich zwischen dem in **Kap. 5** vorgestellten Modell und den gemessenen Transistorcharakteristiken durchgeführt. Da nicht alle bei der Berechnung benötigten Parameter direkt gemessen werden können, werden diese Parameter aus gemessenen Transistorcharakteristiken bestimmt. Hierbei werden Transistorcharakteristiken mit unterschiedlichen Ladungsträgermobilitäten verwendet, die durch unterschiedliche thermische Nachbehandlungen begründet sind. Die hierbei ermittelten Unterschiede in den Parametern sollen auf ihre Bedeutung und Plausibilität hin diskutiert werden.

### 6.1 Extraktion der für das Modell benötigten Parameter aus gemessenen Transistorcharakteristiken

Für die Bestimmung der benötigten Parameter wird aus den Messdaten eines Transistors die von der Gate-Spannung abhängige Mobilität ermittelt. Die verwendeten Ausgangs- und Transferkennlinienfelder sind in **Abb. 6.1** und **Abb. 6.2** dargestellt. Zu dieser Mobilität wird iterativ der Verlauf der Verarmungszone im Halbleiterkristall unter Anpassung der Flachband-Spannung  $V_{FB}$  und der Höhe des Korngrenzenübergangs  $h_{GB}$  berechnet, da diese beiden physikalischen Größen aus technischen Gründen bisher nicht direkt ge-



Abbildungung 6.1: Gemessenes Ausgangskennlinienfeld eines ZnO-TFT. Die Gate-Spannung wurde in 5 V-Schritten von 0 bis 15 V erhöht. Die Drain-Source-Spannung wurde für jede Gate-Spannung von  $-5$  bis 15 V in 1 V-Schritten in beiden Richtungen durchlaufen. Da bei dem gewählten Transistor die Schwellspannung ca. 5 V beträgt, liegen die Kennlinien für Gate-Source-Spannungen von 0 und 5 V für positive Drain-Source-Spannungen übereinander.

messen werden können. Bei dem hier aufgeführten Beispiel führt dies zu dem in **Abb. 6.4** gezeigten Verlauf der Ausdehnung der Verarmungszone. Aus dieser Ausdehnung der Verarmungszone wird die vom Fermi-Niveau und der Bandverbiegung abhängige Oberflächenzustandsdichte  $n_t$  berechnet. Aufgrund der in **Kap. 5.3.2** angenommenen, über die Bandlücke verteilte Oberflächenzustandsdichte (siehe auch **Abb. 5.10**) muss sich diese als Funktion der effektiven Bandverbiegung an der Korngrenze in halblogarithmischer Skalierung durch eine Regressionsgerade annähern lassen. In **Abb. 6.5** ist diese Annäherung dargestellt und zeigt, den ersten Messwert außer Acht gelassen, für  $n_t$  eine sehr gute Übereinstimmung. Beim ersten Wert kann eine vollständige Verarmung angenommen werden und die Größe  $n_t$  wird in diesem Fall von der Ladungsträgerdichte  $n$  vorgegeben. Da **Gl. (5.9)** viele Parameter enthält, die nicht direkt aus den Messdaten ermittelt werden können, wird  $n_t$  durch die beiden Oberflächenzustandsdichteparameter  $n_t^a$  und  $n_t^b$  gebildet:

$$n_t = -qN_T^0 E_s e^{\frac{(E_g - q\phi_{fn}) - q\phi_0}{E_s}} = \frac{1}{m^2} e^{n_t^a \frac{\phi_{fn}}{eV} + n_t^b} . \quad (6.1)$$

Aus der Regressionsgeraden in **Abb. 6.5** lassen sich diese beiden Parameter für die Berechnung der Oberflächenzustandsdichte bestimmen. Da die beiden Größen  $V_{FB}$  und  $h_{GB}$  nicht unabhängig voneinander aus den vorhandenen Messdaten ermittelt werden können, ergibt sich ein Parameterraum an möglichen Lösungen. In **Abb. 6.3** sind die Parameter für die Oberflächenzustandsdichte  $n_t^a$  und  $n_t^b$  sowie die Höhe der Barriere am Korngrenzenübergang in Abhängigkeit der Höhe des Korngrenzenübergangs  $h_{GB}$  dargestellt.



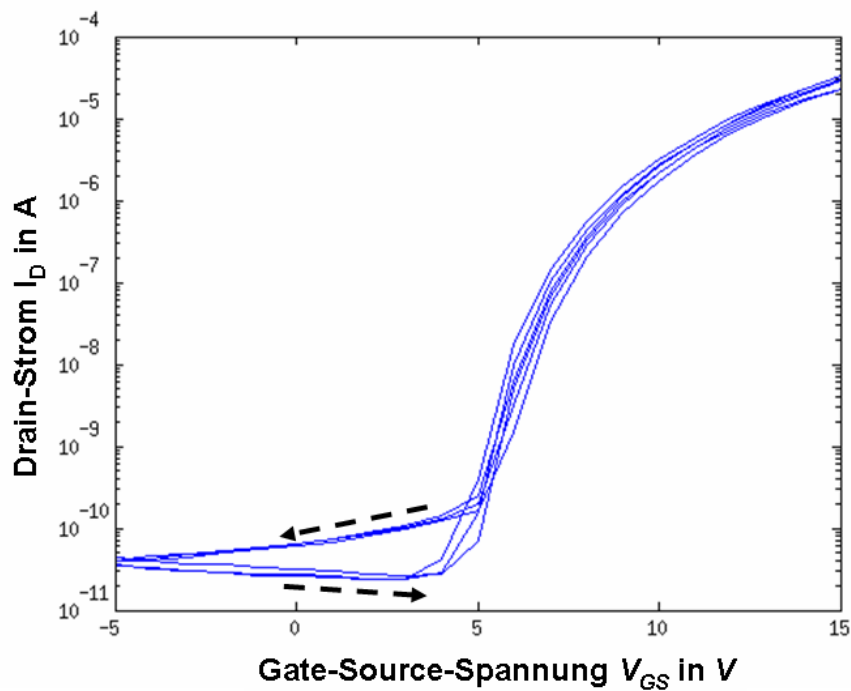


Abbildung 6.2: Gemessenes Transferkennlinienfeld eines ZnO-TFT. Die Drain-Source-Spannung wurde in 5 V-Schritten von 5 bis 15 V erhöht. Die Gate-Source-Spannung wurde für jede Drain-Source-Spannung von -5 bis 15 V in 1 V-Schritten in beiden Richtungen durchlaufen. Die übereinander liegenden Bereiche im Transferfeld zeigen die Dominanz der Gate-Source-Spannung, wie dies bei Transistoren in Sättigung zu erwarten ist. Die Unterschiede unterhalb von ca. 5 V ergeben sich durch ansteigende bzw. abfallende Gate-Source-Spannung.

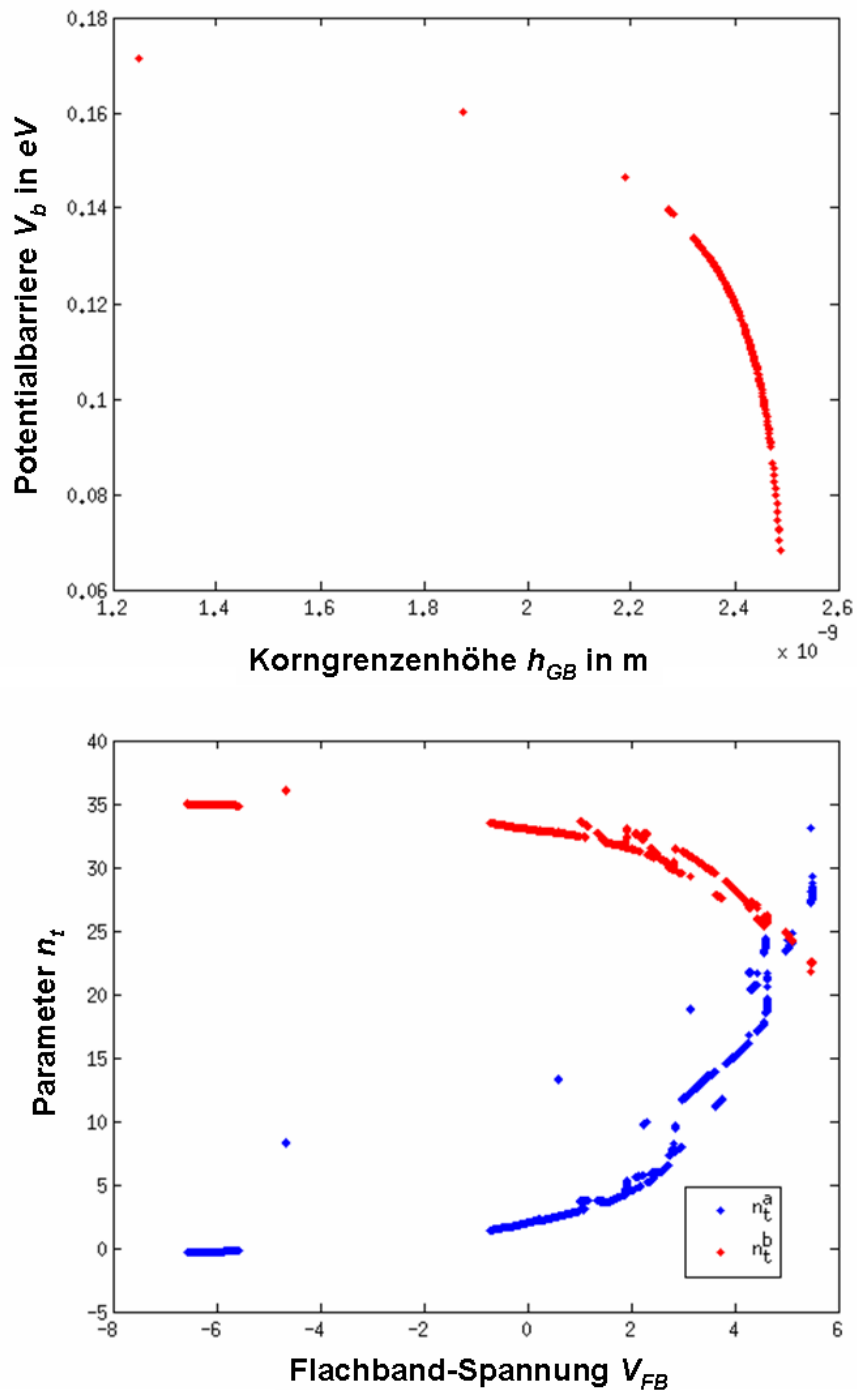


Abbildung 6.3: Parameterraum für mögliche Lösungen einer Probe, die für eine Minute bei 250 °C auf der Heizplatte nachbehandelt wurde. *Oben* Energiebarriere an der Korngrenze, in Abhängigkeit von der Höhe des Korngrenzenübergangs. *Unten* Parameter der Oberflächenzustandsdichte in Abhängigkeit von der gewählten Flachband-Spannung  $V_{FB}$ .

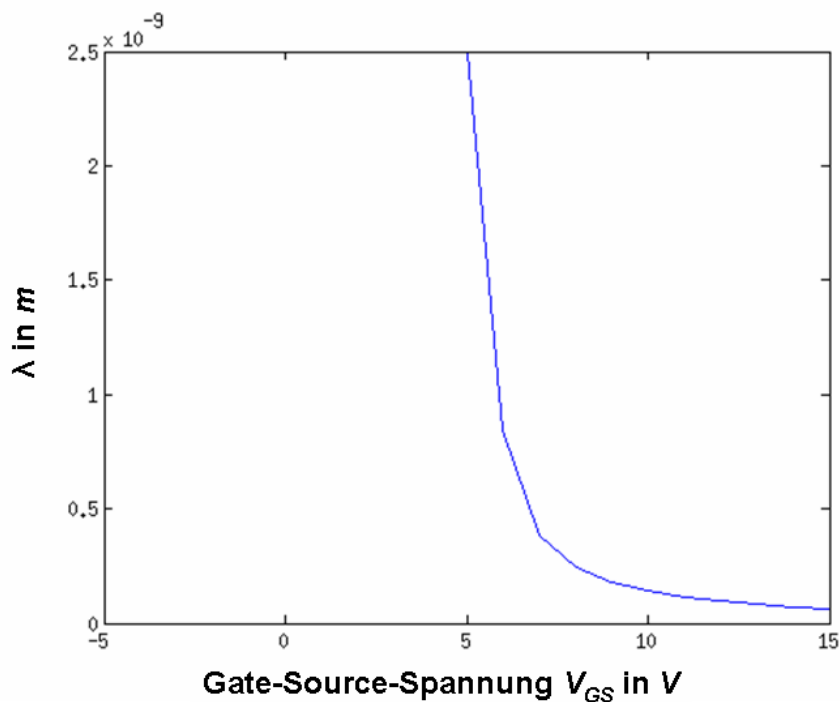


Abbildung 6.4: Ausdehnung der Verarmungszone einer Krongrenze im ZnO-Halbleiter in Abhängigkeit von der anliegenden Gate-Source-Spannung  $V_{GS}$ . Unterhalb von ca. 5 V breitet sich die Verarmungszone über das gesamte ZnO-Kristall aus, es ist vollständig verarmt,  $\lambda = \text{const} = \frac{L_G}{2} = 2.5 \text{ nm}$ .

Hierbei wurden die Parameter für einen Transistor untersucht, der für eine Minute bei 250 °C im Handschuhkasten nachbehandelt wurde. Um aus dem Raum an möglichen Lösungen die Lösung zu wählen, die der tatsächlichen richtigen Lösung am nächsten kommt, wurden die ermittelten Barrieren,  $V_B^a$  und  $V_B^b$  mit den Aktivierungsenergien in **Kap. 4.4** verglichen. Für die Berechnung des Transistorverhaltens ergeben sich damit die in **Tab. 6.1** angegebenen Parameter. Mit diesen Parametern wird durch das Modell die Mobilität eines nasschemisch hergestellten Dünnfilmtransistors berechnet. Dabei wird, wie in **Abb. 6.6** dargestellt, eine gute Übereinstimmung zwischen der extrahierten und der aus den angegebenen Parametern berechneten Ladungsträgermobilität erreicht. Mit Hilfe dieser berechneten Mobilität kann die vollständige Transferkennlinie eines Transistors nachgebildet werden. Im folgenden Abschnitt werden die Ergebnisse für die verschieden nachbehandelten Proben dargestellt.

## 6.2 Vergleich der Modellparameter verschieden thermisch nachbehandelter ZnO-Dünnfilmtransistoren

Durch eine moderate thermische Nachbehandlung lässt sich die Ladungsträgermobilität der nasschemisch hergestellten ZnO-TFTs steigern (siehe **Kap. 4.3**). In diesem Abschnitt

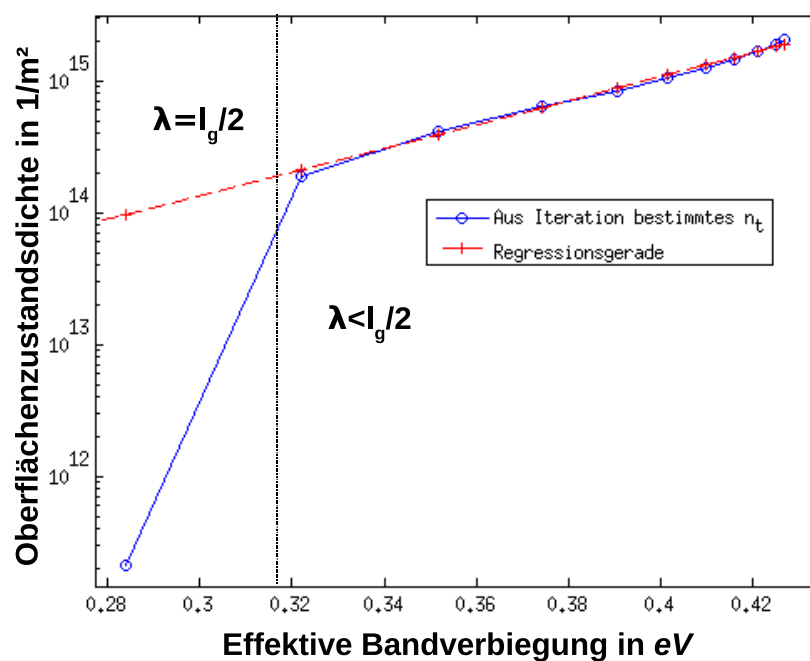


Abbildung 6.5: Die aus der Verarmungszone berechnete Oberflächenzustandsdichte und die Annäherung durch eine Regressionsgerade. Oberhalb von  $0.32 \text{ eV}$  ergibt sich eine gute Übereinstimmung der Regressionsgeraden und der Messdaten. Unterhalb dieser Bandverbiegung ist das ZnO-Kristall vollständig verarmt und die Anzahl lokalisierter Ladungsträger hängt von der Ladungsträgerdichte  $n$  ab.

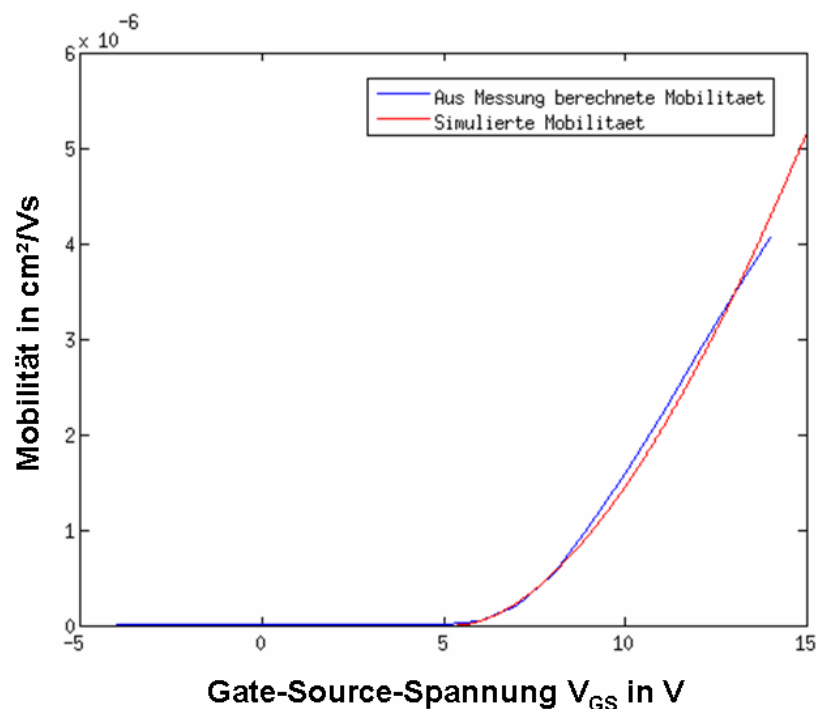


Abbildung 6.6: Vergleich der extrahierten, und der berechneten Gate-spannungsabhängigen Mobilität eines ZnO-TFT. Die Grafik zeigt eine gute Übereinstimmung zwischen extrahierter und berechneter Ladungsträgermobilität.

wird der Einfluss dieser Nachbehandlungen auf die Modellparameter untersucht. Hierfür wurde eine Probe direkt nach dem Prozessieren und Einschleusen in den Handschuhkasten sowie nach einer thermischen Nachbehandlung von jeweils einer Minute bei 250 °C und bei 325 °C charakterisiert. Aus den Messergebnissen wurden, wie im vorigen Abschnitt beschrieben, die Modellparameter bestimmt. Bei dem sich ergebenden Parameterraum für einige dieser Parameter wurden unter Berücksichtigung der in **Kap. 4.4** extrahierten Aktivierungsenergien die in **Tab. 6.2** aufgeführten Modellparameter ausgewählt. Mit diesen Parametern wurde mit dem Modell eine Berechnung der Transistor-kennlinien durchgeführt. Dabei konnte für alle in der Tabelle aufgeführten Transistoren eine gute Übereinstimmung erreicht werden. Um die Kennlinien auch unterhalb der On-Spannung  $V_{On}$  zu beschreiben, wird aus den gemessenen Kennlinien der Leckstrom  $I_{D0}$  bestimmt und bei der Simulation berücksichtigt. In **Abb. 6.7** ist der Vergleich zwischen Messung und Simulationsergebnis eines nicht thermisch nachbehandelten Transistors zu sehen. Die Messung wurde bei ansteigender und abfallender Gate-Spannung durchgeführt. Bei den Messergebnissen ergeben sich dabei Abweichungen. Die Simulationsparameter wurden aus den Kennlinien bei ansteigender Gate-Spannung bestimmt. Daher ergibt sich nur für diese Kennlinien eine gute Übereinstimmung mit den Simulationsdaten. Unterhalb der On-Spannung von ca. 9 V wird bei dem Modell ein konstanter Leckstrom angenommen. Der in den Messergebnissen zu negativen Gate-Spannungen hin ansteigende Leckstrom kann daher vom Modell nicht nachgebildet werden. Bei der Simulation

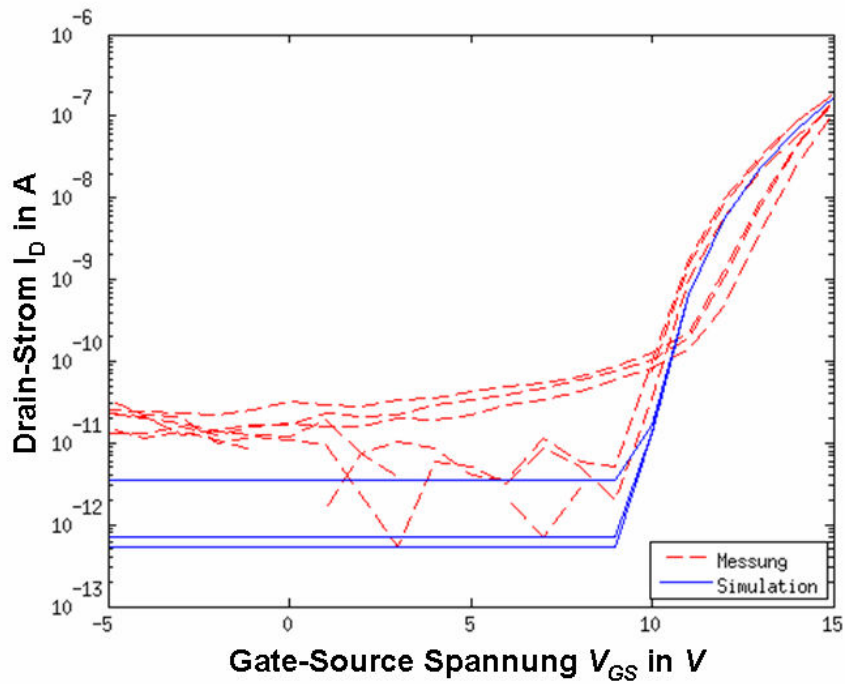


Abbildung 6.7: Vergleich des simulierten und des gemessenen Transferkennlinienfelds eines nicht thermisch nachbehandelten ZnO-TFT. Die Messung wurde mit ansteigender und abfallender Gate-Spannung durchgeführt, was das Messergebnis beeinflusst. Da die Parameter für die Transistorsimulation aus der Messkurve mit ansteigender Gate-Spannung extrahiert wurden, ergibt sich nur für diese Messkurven eine gute Übereinstimmung zwischen Simulation und Messung. Unterhalb von  $V_{On}$  wird  $I_D$  als der Leckstrom  $I_{D0}$  angenommen. Dieser wurde aus den Messkurven bei  $V_{GS} = V_{On}$  bestimmt.

Parameter	Formelzeichen	Wert in diesem Beispiel
Korngröße	$L_G$	5 nm
Oberflächenzustandsdichteparameter	$n_t^a, n_t^b$	24.4487, 25.8225
Flachband-Spannung	$V_{FB}$	4.5860 V
Höhe des Korngrenzenübergangs	$h_{GB}$	2.3212 nm
Länge und Breite des Transistors	$W, L$	10 mm, 10 $\mu$ m
Dicke und Dielektrizitätskonstante des Dielektrikum	$d$ und $\epsilon_r$	90 nm, 3.4
Gate-Source Spannung	$V_{GS}$	15 V
Temperatur	$T$	300 K

Tabelle 6.1: Modellparameter für die Berechnung eines Dünnschichttransistors. Als Grundlage dient ein Transistor der eine Minute bei 250 °C im Handschuhkasten nachbehandelt wurde.

eines Transistors mit moderater thermischer Nachbehandlung ergibt sich oberhalb von ca. 6 V, und damit 1 V oberhalb der On-Spannung eine gute Übereinstimmung zwischen Simulation und Modell wie in **Abb.** 6.8 zu sehen. Unterhalb dieser Spannung kommt es zu einer signifikanten Abweichung. In diesem Fall sind die Parameter für diesen Nachbehandlungsschritt ungünstig gewählt, sodass hier eine zu frühe Verarmung berechnet wird. Für einen Transistor nach maximaler thermischer Nachbehandlung im Handschuhkasten ist der Vergleich zwischen Simulation und Messung in **Abb.** 6.10 dargestellt. Bei diesem Transistor ergibt sich ebenfalls eine gute Übereinstimmung zwischen Simulation und Messung. Wie in **Kap.** 5.6.4 beschrieben, lässt sich aufgrund von Vereinfachungen bei der Berechnung der Mobilität der Spannungsabfall über den Transistor mit dem vorliegenden Modell nicht berechnen. Daher lässt sich der Transistor im linearen Betrieb mit diesem Modell nicht simulieren. Beim Vergleich der Modellparameter in **Tab.** 6.2 zeigt sich, dass die Flachband-Spannung mit zunehmender Nachbehandlungstemperatur abnimmt. Durch die thermische Nachbehandlung reduziert sich die im Halbleiter lokalisierte Ladung. Da diese Ladung auch die Bandverbiegung im Halbleiter beeinflusst, verringert sich die Flachband-Spannung mit abnehmender Ladung im Kanal erwartungsgemäß. Die Oberflächenzustandsdichteparameter zeigen hingegen keinen einheitlichen Verlauf. Werden nur die Parameter für die unbehandelte und die maximal nachbehandelte Probe betrachtet, zeigt sich ein leichter Abfall für  $n_t^b$  und ein Anstieg bei  $n_t^a$ . Der Abfall von  $n_t^b$  deutet auf ein reduziertes Oberflächenzustandsdichteniveau hin, was einer abnehmenden Sauerstoffadsorption entspricht und damit zu einer größeren effektiven Ladungsträgermobilität führt. Der Parameter  $n_t^a$  zeigt nach der thermischen Nachbehandlung eine größere Steigung bzw. Abhängigkeit von der Bandverbiegung. Die Parameter für die moderat behandelte Probe weichen von dieser Tendenz ab. Das Oberflächenzustandsdichteniveau ist durch den signifikant kleineren Wert von  $n_t^b$  der moderat nachbehandelten Probe generell geringer, durch eine stärkere Steigung in Abhängigkeit von der Bandverbiegung wird dies teilweise kompensiert. Durch diese größere Steigung wird

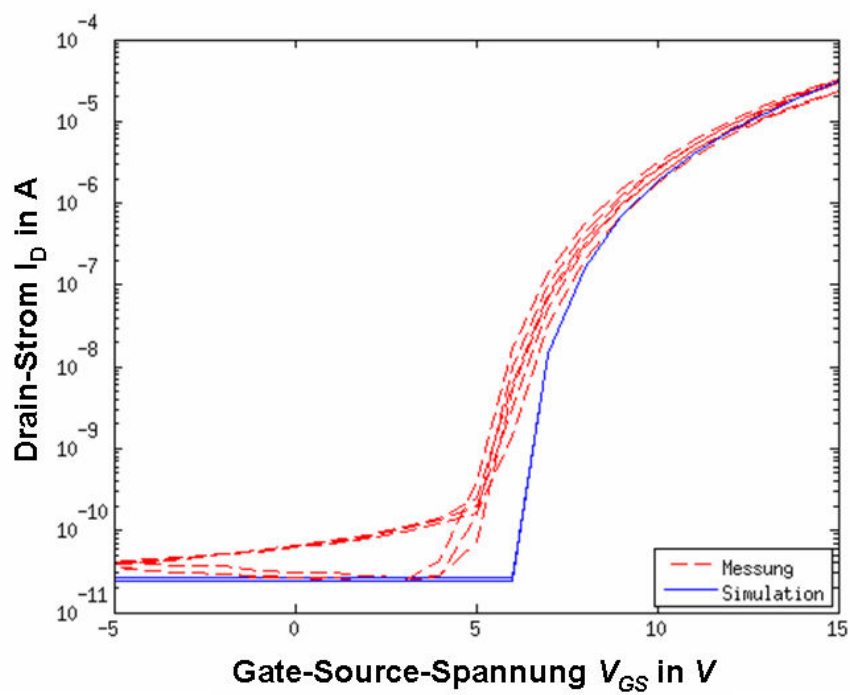


Abbildung 6.8: Vergleich des simulierten und des gemessenen Transferkennlinienfelds eines für eine Minute bei 250 °C nachbehandelten ZnO-TFT. Für  $V_{GS} > V_{On} + 1$  V ergibt sich eine gute Übereinstimmung. Unterhalb dieser Spannung wird bei dem Modell eine zu frühe vollständige Verarmung berechnet. Es zeigt sich, dass in diesem Fall die Parameter aus dem möglichen Parameterraum nicht optimal gewählt wurden.



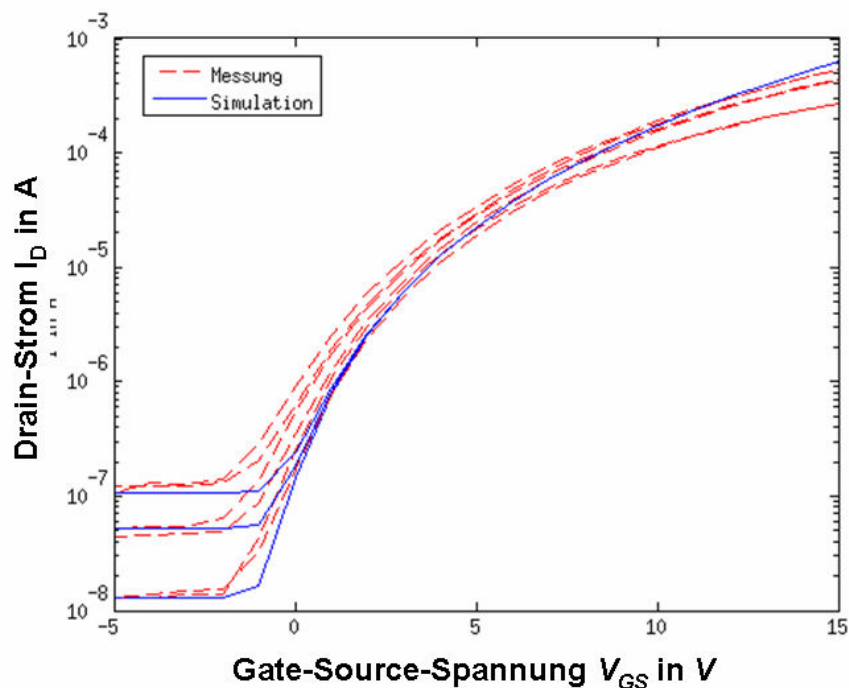


Abbildung 6.9: Vergleich des simulierten und des gemessenen Transferkennlinienfelds eines für eine Minute bei 325 °C nachbehandelten ZnO-TFT. Die Grafik zeigt eine gute Übereinstimmung der Simulationsergebnisse mit den Messdaten.

bei der Simulation des Transistors eine zu große On-Spannung  $V_{On}$  berechnet. Es kann daher angenommen werden, dass die Parameter für den moderat nachbehandelten Transistor falsch gewählt wurden. Beim Vergleich der Modellparameter in **Tab. 6.2** ist weiterhin auffällig, dass die Korngrenzenhöhe für die verschieden nachbehandelten Proben nicht konstant ist. Da die Probe bei den zugrundeliegenden Messungen dieselbe war und durch die nur moderaten Nachbehandlungen eine Veränderung in der Halbleiterstruktur ausgeschlossen werden kann, wäre eine konstante Korngrenzenhöhe zu erwarten. Eine mögliche Störgröße, die sich auf die berechnete Korngrenzenhöhe auswirkt, ist die Barriere der Metall-Halbleiterübergänge an den Transistorkontakten. Diese Barrieren werden bei der Analyse der Messdaten nicht berücksichtigt. Auch wurde bisher nicht untersucht, ob und wie diese Barrieren in den in **Kap. 4.4** extrahierten Barrieren enthalten sind. Durch die Sauerstoffadsorption der Halbleiterkörner ist zu erwarten, dass sich mit zunehmender Sauerstoffdichte an der Oberfläche der Halbleiterkristalle eine Schicht mit lokalisierten Ladungsträgern ausbildet. Diese können nicht zum Ladungstransport beitragen und verkleinern zusätzlich die effektive Größe des Halbleiterkorns für die noch freien Ladungsträger. Das wirkt sich auch auf die Kontaktfläche aus und vergrößert die Höhe der Korngrenze. In **Abb. 6.10** sind zwei Halbleiterkörner schematisch dargestellt. Die durch die Adsorption bedingte Reduktion des Kornvolumens, in dem sich freie Ladungsträger bewegen können, beeinflusst die Höhe des Korngrenzenübergangs.

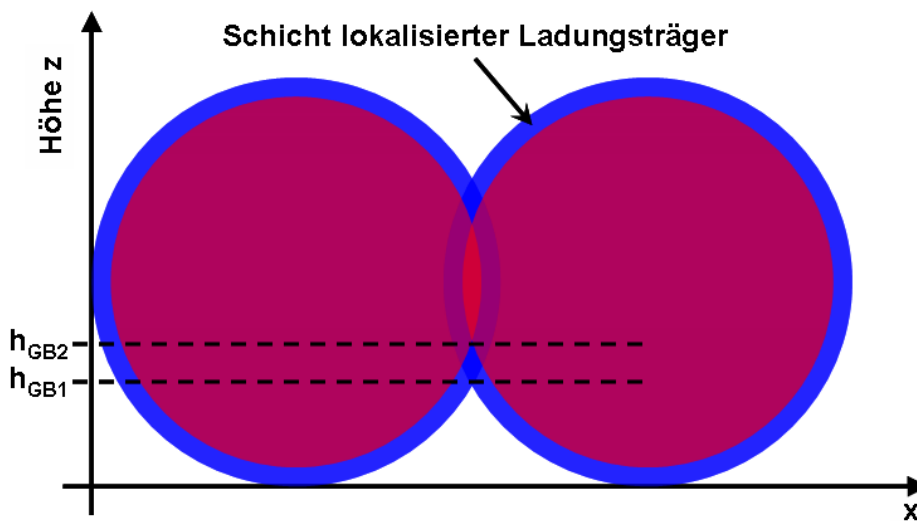


Abbildung 6.10: Schematische Darstellung der Auswirkung der Adsorption auf die Höhe der Korngrenze. Durch Sauerstoffadsorption an der Oberfläche des Halbleiterkristalls entsteht eine Schicht mit lokalisierten Ladungsträgern, die nicht zum Ladungstransport beitragen und damit das Halbleiterkorn effektiv verkleinern und die Korngrenzenhöhe vergrößern.

Parameter	keine Nachbehandlung	nach einer Minute bei 250 °C	nach einer Minute bei 325 °C
$n_t^a$	12.9019	24.4487	20.6479
$n_t^b$	28.0135	25.8225	27.3267
$V_{FB}$ in V	8.7620	4.5860	-3.2370
$h_{GB}$ in nm	2.4896	2.3212	2.2748

Tabelle 6.2: Ausgewählte Modellparameter für die Berechnung der Transistorkennlinien unterschiedlich thermisch nachbehandelter Halbleiterschichten.

### 6.3 Einfluss der Halbleiterkorngröße auf die Mobilität des Transistors

Ziel des physikalisch basierten Modells ist die Ableitung der elektrischen Eigenschaften aus physikalisch messbaren Parametern. Gelingt es dabei, die Einflüsse der physikalischen Parameter – wie beispielsweise der Korngröße – exakt zu bestimmen und im Modell zu berücksichtigen, ist mit diesem Modell auch eine Abschätzung, wie sich die Änderung eines Parameters auf die Ladungsträgermobilität auswirken wird möglich. Für das vorliegende Modell muss hierzu allerdings kritisch angemerkt werden, dass für die folgenden theoretischen Untersuchungen keine Vergleichsmessungen durchgeführt werden konnten, um die Gültigkeit der aufgeführten Simulationsergebnisse zu verifizieren. Die Mobilität der Halbleiterschicht wird bei dem vorliegenden Modell durch zwei Barrieren dominiert: Zum einen kommt es durch die an den Korngrenzen befindlichen Oberflä-

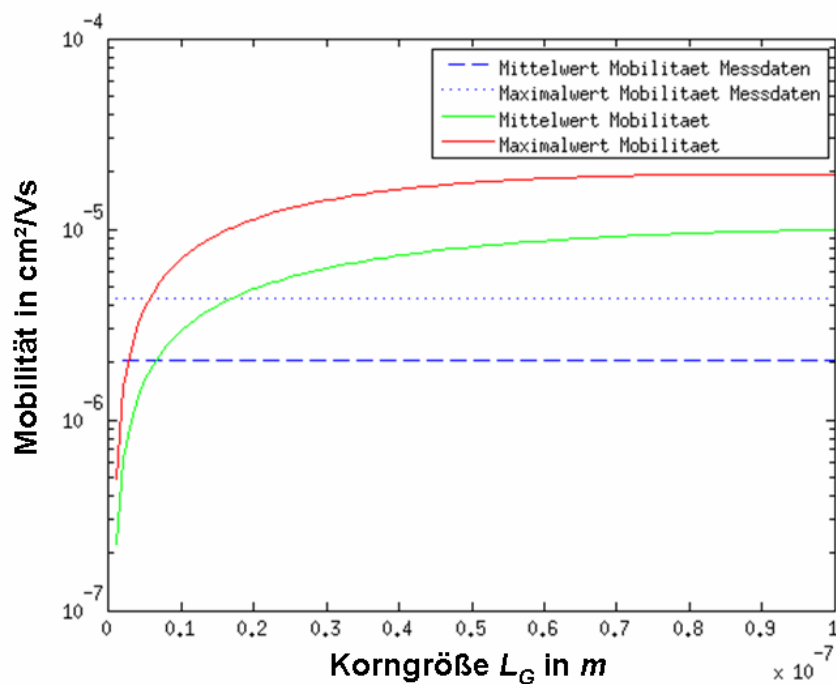


Abbildung 6.11: Simulationsergebnis für die Mobilität im Halbleiter in Abhängigkeit von der Korngröße  $L_G$ . Dargestellt sind die simulierten Mittel- und Maximalwerte der Mobilität, sowie zum Vergleich der Mittel- und Maximalwert der aus Messdaten extrahierten Mobilitäten bei einer Korngröße von ca.  $5 \text{ nm}$ . Die Simulation zeigt, dass mit zunehmender Korngröße die Ladungsträgermobilität bei kleinen Korngrößen stark ansteigt, bei zu großen Korngrößen die Mobilität allerdings abflacht.

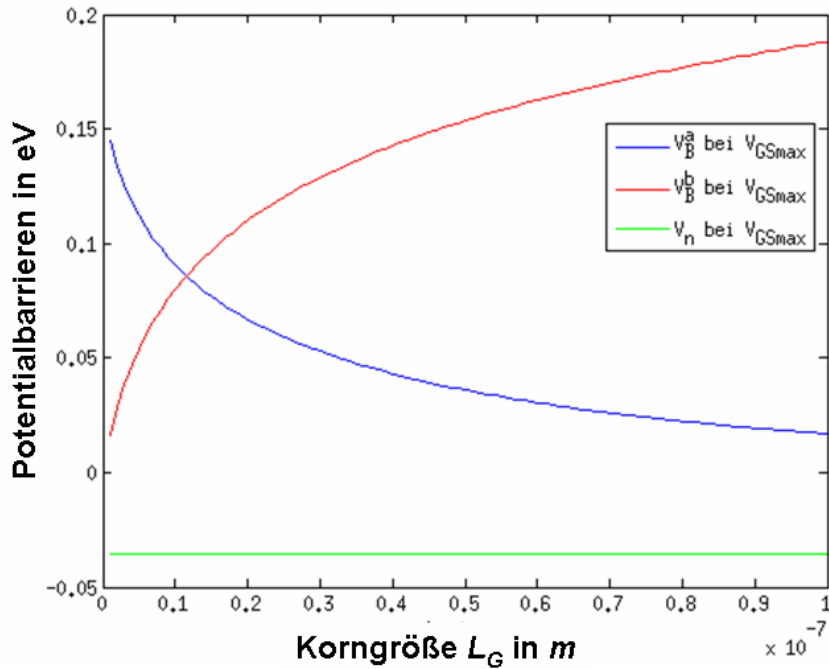


Abbildung 6.12: Simulationsergebnis für die Barrieren einer ZnO-Schicht in Abhängigkeit von der Korngröße  $L_G$ . Dargestellt sind die durch die Korngrenze und Korngrenzenhöhe verursachten Barrieren  $V_B^a$  und  $V_B^b$  in Abhängigkeit von der Korngröße  $L_G$ , sowie die Differenz von Fermi-Niveau und Leitungsband  $V_n$  für eine Gate-Source-Spannung von 15 V. Während  $V_n$  erwartungsgemäß konstant ist, sinkt mit zunehmender Korngröße die Barriere durch die Korngrenzen  $V_B^a$ , allerdings wird die Barriere  $V_B^b$ , die durch die Korngrenzenhöhe verursacht wird, oberhalb einer Korngröße von ca. 13 nm dominant.

chenzustände zu Verarmungszonen, die eine Barriere bewirken, zum anderen müssen die Ladungsträger die Distanz zwischen Interface und Korngrenzenübergang überwinden, die aufgrund der Bandverbiegung im Halbleiter ebenfalls eine energetische Barriere darstellt. Nach den bisher durchgeführten Berechnungen sind die Barrieren an den Korngrenzen größer als die, die durch den Abstand zum Interface hervorgerufen werden. So wird angenommen, dass die Mobilität mit zunehmender Korngröße ansteigt; auch bei konstantem Verhältnis zwischen Korngröße und Korngrenzenhöhe. Allerdings wird dieser Anstieg durch die größer werdende Barriere der Korngrenzenhöhe teilweise kompensiert. Beachtet werden muss auch, dass die Korngröße einen Einfluss auf die On-Spannung hat, da diese von der vollständigen Verarmung im Halbleiter und damit auch von der Korngröße abhängt. In Abb. 6.11 ist das Ergebnis der Simulation über einen großen Korngrößenbereich dargestellt. Bei dieser Simulation wurde angenommen, dass das Verhältnis der Korngröße  $L_G$  zur Korngrenzenhöhe  $h_{GB}$  konstant ist. Bei kleinen Halbleiterkörnern wirkt sich die Korngrößenänderung sehr stark auf die Mobilität aus; mit zunehmender Korngröße nimmt diese Abhängigkeit schnell ab. In Abb. 6.12 sind die berechneten Barrieren in der Halbleiterschicht in Abhängigkeit von der Korngröße dargestellt. In dieser Grafik ist zu erkennen, dass mit ansteigender Korngröße zunächst die

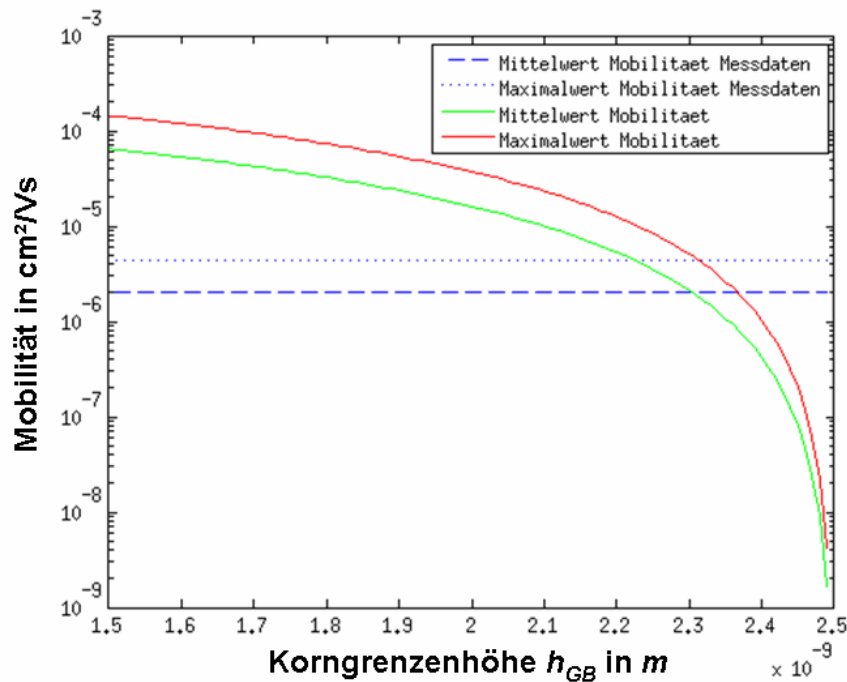


Abbildung 6.13: Simulation der Mobilität in Abhängigkeit von der Korngrenzenhöhe  $h_{GB}$ . Bei dieser Simulation wurde eine konstante Korngröße angenommen und nur die Korngrenzenhöhe selbst im Bereich von  $0 \text{ nm}$  bis  $\frac{L_G}{2}$  variiert.

Barriere durch die Korngrenze ( $V_B^a$ ) stark abfällt, oberhalb einer Korngröße von ca.  $13 \text{ nm}$  die Barriere der Korngrenzenhöhe ( $V_B^b$ ) dominant wird und einem weiteren starken Anstieg der Mobilität entgegenwirkt. Zu sehr kleinen Korngrößen hin nimmt die Mobilität zunehmend ab. Hierbei muss allerdings beachtet werden, dass unterhalb von  $5 \text{ nm}$   $V_{On}$  die Spannung, bis zu der die einzelnen Halbleiterkristalle völlig verarmt sind, stark ansteigt. Dies führt dazu, dass sich der Transistor bei den gewählten Spannungen kaum noch im nicht sperrenden Betrieb befindet. Da die Mobilität nach den bisherigen Ergebnissen mit der Differenz aus der Gate-Source-Spannung  $V_{GS}$  und der Schwellspannung  $V_{Th}$  ansteigt, wirkt sich dies ebenfalls negativ auf die ermittelte Mobilität aus. In einer zusätzlichen Simulation wurde der Einfluss der Korngrenzenhöhe auf die Ladungsträgermobilität untersucht. Hierfür wurde nur die Höhe der Korngrenze  $h_{GB}$  variiert. Alle weiteren Modellparameter wie auch die Korngröße bleiben unverändert. Das Ergebnis dieser Simulation ist in **Abb. 6.13** dargestellt. Es ist ein großer Einfluss der Korngrenzenhöhe auf die Ladungsträgermobilität erkennbar. Durch eine Reduzierung der Korngrenzenhöhe auf  $0 \text{ nm}$ , womit sich der Korngrenzenübergang direkt am Halbleiter-Isolator Interface befindet, könnte nach diesen Berechnungen die Ladungsträgermobilität um den Faktor 100 gesteigert werden.

Wie in **Kap. 5.6.2** bereits erwähnt, wird allgemein von amorphen Halbleiterschichten eine größere Mobilität erwartet als von nanokristallinen Halbleiterschichten. Somit würde durch die Reduktion des Halbleiterkorndurchmessers ein Anstieg der Mobilität erwartet werden. In **Abb. 6.11** ist dies aber nicht erkennbar. Daher wird angenommen,

dass sich dieses Modell nicht direkt auf amorphe Halbleiterschichten anwenden lässt. Bei den hier durchgeführten Simulationen zu Änderungen der Korngröße und -form wurden die Parameter für die Oberflächenzustandsdichte nicht verändert. Ob und wie sich die Größe und Form der Halbleiterkristalle auf die Adsorption von Sauerstoff und damit auf die Oberflächenzustandsdichte auswirken wurde im Rahmen dieser Arbeit nicht untersucht. Bei sehr kleinen Korngrößen bzw. amorphen Schichten sind vollständig geschlossene Oberflächen denkbar, die so eine Adsorption von Sauerstoff im Bereich des Ladungstransportkanals verhindern könnten. Zusammenfassend kann nach den hier durchgeführten Simulationen auf der Basis des in dieser Arbeit vorgestellten Modells gefolgert werden, dass die Ladungsträgermobilität von nanokristallinen ZnO-Schichten durch eine Vergrößerung der Halbleiterkörner und durch eine Reduzierung der Korngrenzenhöhe, bzw. eine Optimierung der Kornform erheblich verbessert werden kann. Mit zunehmender Korngröße steigt der Einfluss der Korngrenzenhöhe und damit der Kornform auf die Ladungsträgermobilität. Eine Mischung von Halbleiterkristallen unterschiedlicher Größe ist denkbar. So könnte durch die großen Körner die Barriere an den Korngrenzen selbst und durch zusätzliche kleine Kristalle in den entstehenden Hohlräumen die Barriere durch die Korngrenzenhöhe reduziert werden.

## 6.4 Zusammenfassung

In diesem Kapitel wurden die Simulationsergebnisse des im vorigen Kapitel vorgestellten Modells mit gemessenen Transistorcharakteristiken verglichen. Hierfür wurden zunächst die für die Simulation notwendigen Parameter bestimmt. Dabei wurde auch auf die Problematik der nicht eindeutig durch Messungen bestimmbar Parameter eingegangen. Der Einfluss von moderater thermischer Nachbehandlung der Proben und damit der Einfluss der Sauerstoffadsorption auf die Modellparameter wurde diskutiert. Für die Wahl der Modellparameter wurden auch die aus temperaturabhängigen Messungen bestimmten Barrieren berücksichtigt. Bei der Simulation von nasschemisch hergestellten ZnO-Transistoren konnten mit dem vorgestellten Modell gute Übereinstimmungen mit den Messungen erreicht werden. Zusätzlich wurde mit Hilfe des Modells eine Abschätzung durchgeführt, wie sich variierende physikalischer Parameter wie die Korngröße und Geometrie auf die Halbleitereigenschaften auswirken. Allerdings konnten diese Untersuchungen bisher nicht durch experimentelle Untersuchungen überprüft werden. Die Simulationsergebnisse deuten darauf hin, dass durch größere Halbleiterkristalle bei gleichzeitig optimierter Kornform eine deutliche Erhöhung der Ladungsträgermobilität erreicht werden könnte.

# Kapitel 7

## Zusammenfassung und Ausblick

### Inhaltsangabe

7.1 Zusammenfassung . . . . .	97
7.2 Ausblick . . . . .	99

### 7.1 Zusammenfassung

Ziel dieser Arbeit war der Entwurf eines Modells für die Simulation von nasschemisch hergestellten Halbleiterschichten. Das Modellverhalten, bzw. die Bauteileigenschaften – hier die Ladungsträgermobilität – sollte soweit möglich, aus physikalischen Größen berechnet werden. Hierfür wurden zunächst die Motivation für ein solches Modell und die Grundlagen nasschemisch herstellbarer Halbleiter aufgeführt. Neben den dabei verwendeten Beschichtungsverfahren wurden bestehende Simulationsmodelle für diese Art von Transistoren diskutiert. Hierbei existieren fast ausschließlich Modelle, deren Berechnung der Mobilität aus empirischen Untersuchungen des Transistorverhaltens und nicht unter Berücksichtigung der zugrundeliegenden Ladungstransportmechanismen berechnet werden, und die damit nicht auf physikalischen Größen basieren. Die in dieser Arbeit untersuchten ZnO-Schichten wurden mit einem lösbaren Präkursor, einem chemisch-modifizierten ZnO hergestellt (**Kap. 2.6**). Für die Herstellung von Transistoren wurden vorstrukturierte Substrate mit diesem Präkursor beschichtet und diese anschließend thermisch in ZnO-Schichten umgewandelt. Durch Untersuchungen dieser Halbleiterschichten und des elektrischen Verhaltens der Transistoren wurden die zugrundeliegenden Ladungstransportmechanismen und die in dem Halbleiter auftretenden Barrieren bestimmt. Dabei wurden zudem der thermische Umwandlungsprozess und der Einfluss der Atmosphäre auf die Halbleitermobilität analysiert (**Kap. 4.3**). Die so gewonnenen Erkenntnisse sind in die Weiterentwicklung und Verbesserung des Herstellungsprozesses eingeflossen. Anschließend wurde, basierend auf diesen Erkenntnissen, ein Modell hergeleitet, das soweit technisch möglich, auf messbaren physikalischen Größen basiert.

Hierfür wurde ein bereits bekanntes Modell an die besonderen morphologischen und physikalischen Eigenschaften nasschemisch hergestellter Schichten angepasst. In dem ursprünglichen, von Hossain et al. entwickelten Modell wird eine Halbleiterschicht beschrieben, die aus wenigen großen Halbleiterkristallen besteht und deren Ladungsträger somit nur eine geringe Anzahl Korngrenzen zwischen den Anschlüssen eines Transistors überwinden müssen. Auch sind die einzelnen Kristalle quaderförmig, sodass die Korngrenzen am Interface zwischen Halbleiterschicht und Gate-Isolator beginnen. In dem hier vorgestellten Modell werden die geringe Größe der einzelnen Halbleiterkristalle, deren Form und die daraus zusätzlich resultierenden Barrieren für den Ladungstransport berücksichtigt. Aufgrund technischer Limitierungen bei der Untersuchung der Halbleiterschichten konnten nicht alle benötigten Einflussgrößen direkt messtechnisch bestimmt werden. Daher konnten einige Modellparameter nicht direkt gemessen werden und mussten aus elektrischen Messdaten berechnet werden. Abschließend wurden die Ergebnisse von Simulationen, die auf diesem Modell basieren, mit den gemessenen Transistorkennlinien verglichen und dabei eine gute Übereinstimmung festgestellt. Der Einfluss der Korngröße auf die Halbleitereigenschaften wurde basierend auf diesem Modell untersucht. Dies konnte aber mangels technischer Möglichkeiten nicht experimentell verifiziert werden. Die Beschränkungen und Schwachpunkte des Modells wurden ebenso diskutiert wie mögliche Verbesserungen.



## 7.2 Ausblick

Bei dem hier vorgestellten Modell mussten einige Annahmen getroffen werden, die nicht durch messtechnische Untersuchungen verifiziert werden konnten. Dies führt einerseits zu einem Parameterraum an möglichen Lösungen (siehe auch **Kap. 5.6.3**) und andererseits kann durch Vereinfachungen bei der Berechnung der Mobilität der Spannungsverlauf im Kanal eines Transistors nicht berechnet werden (siehe auch **Kap. 5.6.4**). Während die Korngrenzenhöhe durch geeignete hochauflösende Messungen genauer untersucht werden könnte, wurde in der Arbeitsgruppe auch ein CV-Messplatz eingerichtet, mit dessen Hilfe eine Messung der Oberflächenzustandsdichte möglich ist, wie sie von Sze [57] oder Lopez et al. [40] beschrieben wird. Auf diese Weise sollte eine genauere Wahl der korrekten Parameter möglich sein. Um den Spannungsverlauf über den Kanal zu berechnen, könnten entweder die Vereinfachungen bei der Berechnung der Mobilität zurückgenommen werden, oder der Spannungsverlauf müsste iterativ berechnet werden. Ein iterativer Ansatz wurde zwar im Rahmen dieser Arbeit begonnen, konnte aber nicht fertiggestellt werden. Um die Ergebnisse der in **Kap. 6.3** beschriebenen Korngrößenvariationen zu verifizieren, sind Experimente notwendig, bei denen gezielt die Korngröße verändert werden kann. Weitere Untersuchungen, um das Modell zu verbessern, beziehen sich zum einen auf die Metall-Halbleiterübergänge, die noch nicht ausreichend untersucht werden konnten, zum anderen wären Untersuchungen an einzelnen Halbleiterübergängen notwendig, um die Korngrenzen besser beschreiben zu können. Dies könnte idealerweise durch die Konstruktion eines Transistors erreicht werden, der nur aus einer geringen Anzahl von Halbleiterkristallen besteht. An diesem könnte nicht nur der Einfluss der Korngrenzenhöhe genau untersucht werden, sondern auch die Auswirkung unterschiedlicher kristalliner Ausrichtungen bei den einzelnen Körnern. Diese wurde bislang in dem Modell ebenfalls nicht berücksichtigt. Im Rahmen der technischen Ausstattung ist dies bisher und in absehbarer Zeit in der Arbeitsgruppe nicht möglich.



# Anhang A

## Beispiel einer Transistorcharakterisierung

In **Abb. A.1** ist ein Teil der Ausgabe des Messgerätes dargestellt. In der oberen Darstellung ist die Ausgangskennlinie mit dem Drain-Strom  $I_D$  (blau, linke Skala) und dem Leckstrom  $I_G$  durch den Gate-Anschluss (orange, rechte Skala) in Abhängigkeit der Spannung zwischen Drain und Source  $V_{DS}$  für mehrere verschiedene Gate-Spannungen dargestellt. In der unteren Skala sind der Drain-Strom  $I_D$  halblogarithmisch (blau, linke Skala) und linear (orange, ohne Skala) sowie der Gate-Leckstrom (grün, rechte Skala) dargestellt.

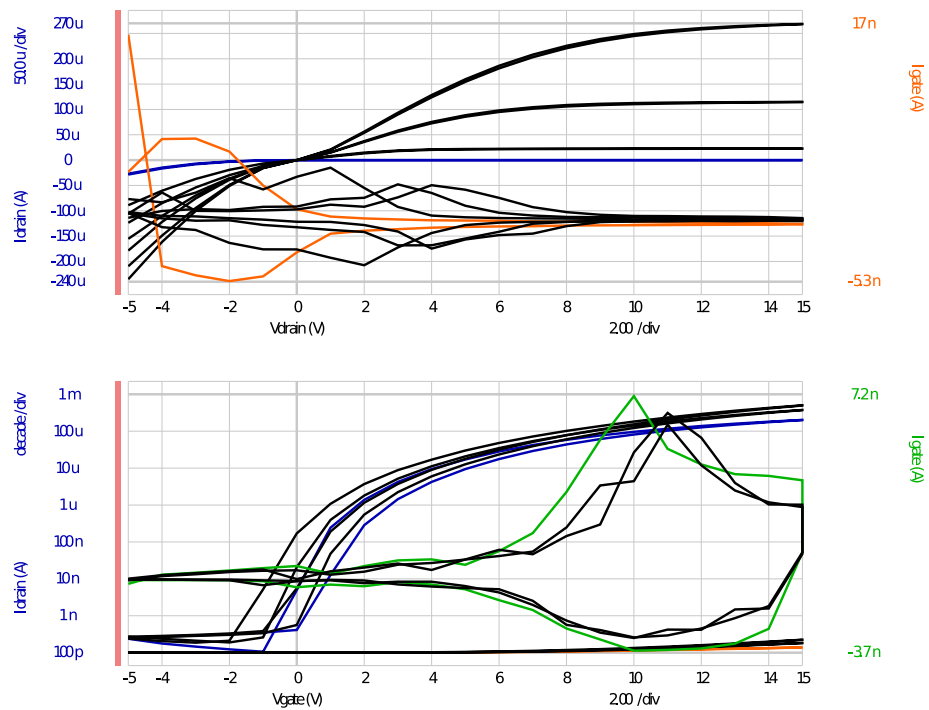


Abbildung A.1: Vom AgilentB1500A gemessene und angezeigte Ausgangs- (oben) und Transferkennlinie (unten).

## Anhang B

# Physics-oriented modeling and simulation for printed ZnO transistors

In this paper we present a method to simulate printed ZnO transistors, based on physical parameters. While classical silicon semiconductors are very well suited for high performance, high complexity circuits like microcontrollers, simple and low-performance devices like RFID tags used on every single product in a supermarket are still too expensive to produce. For such applications, the demanded price per product of less than 1 cent has to be met. While with classic silicon such a price is difficult to realize, printing technologies, like roll to roll (R2R) mass printing, known from newspaper printing are expected to enable device prices well below that edge. In order to apply classical CAD for circuit design, suitable simulation models are needed, allowing reliable designs and giving good predictions for the performance of the designed circuits. With standard mathematical models, based on virtual parameters extracted by fitting to measured characteristics, no forecast is possible that considers changes in the device morphologies, and therefore, those models can be quite sensitive to small variations in the device production process. Therefore, improved modeling is required. With a simplified model of the grain-boundary-limited mobility we are able to simulate printed ZnO thin film transistors (TFT) with a good accuracy. In abstract models, one has to fit the parameters used for the simulation for every individual device and forecasts are not possible. For this model, the parameters can be taken from physical dimensions and allows to predict the performance of the devices based on their morphology. Furthermore, this approach allows to conclude from electrical characterizations to physical circumstances, and therefore it can even be used to optimize the production process. To the best of our knowledge, a similar approach has not been published so far.

## B.1 Introduction

After 60 years of continued development of silicon according to Moore's Law, for high performance applications, a replacement is still far from being available [25]. One major reason of the continued down-scaling is lowering the production cost per function. But even considering the newest technology and the low complexity of simple RFID tags, prices per piece of a few cents only are very hard to achieve [55]. And for replacing barcodes, which are currently in use in most supermarkets, this price range is still much too high when considering tagging packages that partly cost much less than 50 cents. Therefore for those applications people all around the world are trying to develop a technology that offers a decent performance while keeping the production costs at a much lower level compared to classical silicon technology [62]. One way to achieve the necessary low production cost is using printing technology. But this wet-chemical process needs new compatible semiconductors which are soluble, like most organic semiconductors, or can be modified in a way to make it soluble for processing. Another drawback of this production technology is the amorphous or polycrystalline structure of the resulting semiconductor layers. This makes it difficult to predict and to describe the electrical charge transfer mechanisms that happen in those devices. In the past, most people tried to describe the characteristics by mathematical models that were gained by fitting measurement curves. While this gives the opportunity to describe existing devices quite well, it does not allow to make a reliable forecast on the expectable performance depending on different production parameters. In this paper we present a model based on physical parameters that allows reliable predictions of the performance of printed devices. Furthermore, this approach allows to conclude from electrical characterizations to physical circumstances, and therefore it can even be used to optimize the production process.

The paper is organized as following: In section 2 we briefly describe the deployed soluble semiconductor. In section 3 we present the developed model and the simplifications applied here. In section 4 we compare the simulation results with the results of measured samples.

## B.2 The solvable semiconductor

In order to be able to use printing technologies, it is crucial to use a solvable semiconductor. Therefore, we use a ZnO-precursor described in an earlier publication [49]. For the measurements we use pre-manufactured substrates [15]. These substrates consist of p-doped silicon with a 90 nm silicon-dioxide layer on top. Those layers are acting as common gate and dielectric layer, respectively. On top of the dielectric layer, the source and drain-contacts are created as ITO-Gold stack. The channel length varies from 2.5  $\mu\text{m}$  up to 20  $\mu\text{m}$ , the channel width is 10 mm for all devices and formed by interdigitally arranged fingers. After spin coating the precursor solution onto the described substrates, it was

thermally dried and afterwards decomposed to ZnO. XPS Measurements prove that the resulting thin film consists of ZnO. For the electrical characterisation, the devices were contacted on a probe station within a glove box. The measurements were then performed using an Agilent B1500A Semiconductor Analyser.

## B.3 The grain boundary model

In this section we describe the original model for grain boundary limited mobility and the modifications done to match to the special requirements for printed semiconductors.

### B.3.1 The Grain Boundary Model [22]

In the model proposed by Hossain et al. in 2003, the authors describe a method to calculate the mobility of ZnO films dependent on the number of grain boundaries between two contacts. In between two ZnO grains, a potential barrier exists, that needs to be overcome by charge carriers. Hossain et al. modeled the current density at the grain boundary by applying a Schottky barrier approach and derived the following equation for the current density

$$J_{gb} = AT^2 \frac{n}{N_C} \exp\left(-\frac{qV_b}{kT}\right) \quad (\text{B.1})$$

with  $A$  being the Richardson constant,  $T$  the temperature,  $n$  the electron density,  $N_C$  the density of states,  $q$  the elementary charge,  $V_b$  the potential barrier and  $k$  the Boltzmann constant. Out of this equation one can calculate the charge carrier mobility:

$$\mu_n^* = \frac{Lv_n}{V_{ds}} \exp\left(-\frac{qV_b}{kT}\right) \frac{qV_{ds}}{n_g kT}. \quad (\text{B.2})$$

Equation B.2 calculates the charge carrier mobility, with  $L$  being the channel length of the transistor,  $V_{ds}$  the applied voltage between drain and source and  $n_g$  being the number of grain boundaries between drain and source. As one can see, the mobility depends on the built-in potential barrier, the applied drain-source voltage and the number of grain boundaries between the contacts as well as the transistor-length. In Figure B.1 one can see, that the potential barrier is somehow related to the density of grain-boundaries. For low numbers of boundaries, the depletion areas are independent, as well as the conduction-band minimum within the channel. For larger numbers of grain boundaries, the depletion-areas overlap, thus increasing the minimal conduction-band level and decreasing the potential barriers of the individual grain boundaries. While this model works well for only a few boundaries, for large numbers of grain boundaries this model does not fit very well. In case of printed electronics, one has to consider, that in most cases high temperature processes that are required for crystalline grain growth cannot be used. In order to benefit from low-cost R2R printing, flexible substrates need to be used. Those materials do

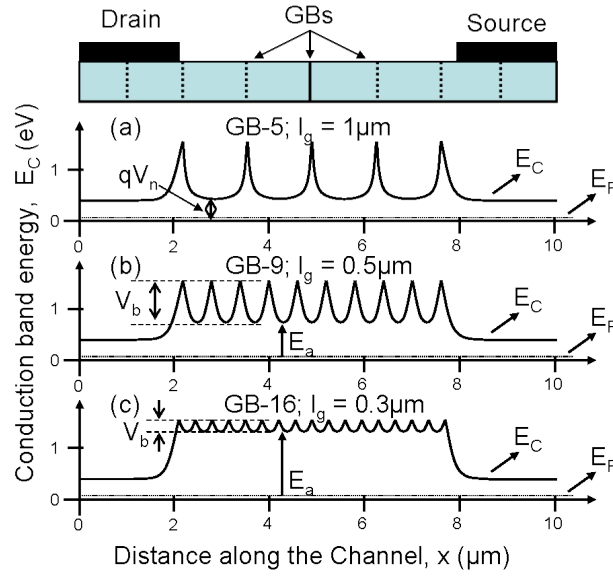


Abbildung B.1: Band diagram for three different numbers of grain boundaries (GB) according to [22].

not withstand high temperature for longer time periods as required for tempering processes. Therefore, regarding printed electronics, one can expect low grain-sizes in the range of only a few nanometers leading to a very large number of grain boundaries within a transistor channel. Note, this is not valid in case of amorphous semiconductors. Some semiconductors even show the characteristics to be amorphous for the first few nanometers when evaporated onto amorphous substrates. But this is not the case for our samples as we have checked by TEM measurements. In Figure B.2 the results for the mobility, extracted from measurements and calculated using Equation (2) are shown for four different channel lengths (2.5  $\mu\text{m}$ , 5  $\mu\text{m}$ , 10  $\mu\text{m}$  and 20  $\mu\text{m}$ ). One can see that in case of a fixed grain size of 5 nm and an increasing channel length, the mobility according to Equation (2) is increasing. This would imply that the mobility increases for increasing number of grain boundaries, which is not feasible and inconsistent with the measurements. To overcome this discrepancy, this model is modified in section 3.2.

### B.3.2 Modified grain boundary model

To overcome the suitability problem of the model by Hossain et al. we modify the model by making an assumption Petritz has proposed in his paper about photoconductivity in semiconductor films in 1956 [47]. Because of the large number of grain boundaries,

$$\frac{V_{ds}}{n_g} \ll kT \quad (\text{B.3})$$

becomes valid and B.1 can be formed to

$$\mu_n^* = \frac{q l_g v_n}{kT} \exp\left(-\frac{qV_b}{kT}\right) \quad (\text{B.4})$$



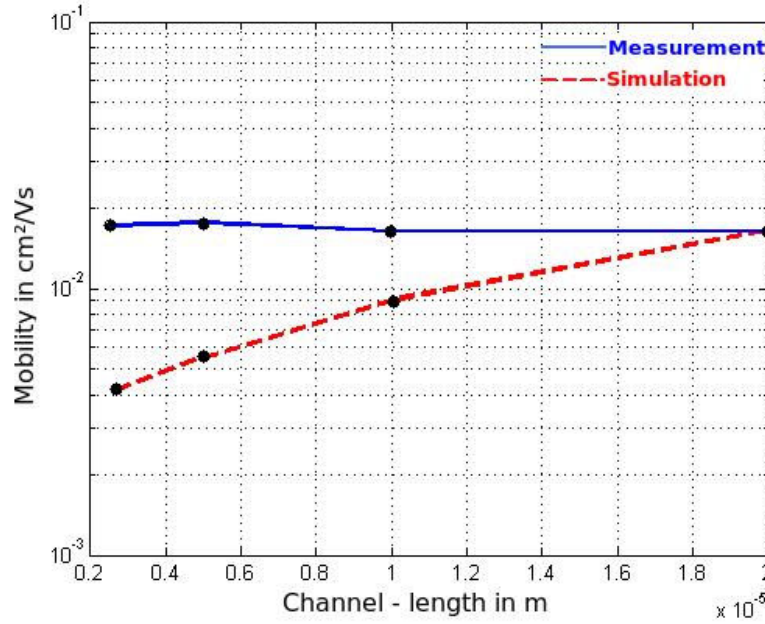


Abbildung B.2: Mobility for different channel length and fixed grain size, simulated (dotted red) and measured (blue).

With  $l_g$  being the grain-size and  $v_n$  the thermal velocity of the charge-carriers. Equation B.4 does not show any dependency on the number of grain-boundaries any more. This is in agreement with the results from the measurement, shown in Figure B.2. Using this model, we first extract the maximum mobility and from that we calculate the grain boundary barrier  $V_b$  in the semiconductor layer. As Hossain et al. in their paper described,  $V_b$  is a function of  $V_g$  and one can note in Figure B.4 an exponential decay. This decay can be described quite well with the following empirical equation:

$$V_b = V_{bV_{gs-max}} + 0.05 \cdot \exp\left(-\frac{V_{gs} - V_{Th}}{\sqrt{V_{Th}}}\right) \quad (B.5)$$

For  $V_{gs} > V_{Th}$  and for  $V_{Th} > 0$  Equation B.6 can be used, but the influence of the variance of  $V_b$  for  $V_{gs} > V_{Th}$  is quite low, and can therefore be neglected for simplification.

### B.3.3 Schottky contacts

In classical silicon technologies, Schottky contacts are often used to form diodes. For the fabrication of transistors, ohmic contacts are preferred. To generate ohmic contacts, an area of highly doped semiconductor is created beneath the metal contact. But for printed electronic doping is no option. So, as gold, which is used here and ZnO have different work functions one cannot avoid Schottky contacts at the metal semiconductor interface and the resulting non-idealities have to be considered.

In Figure B.4 one can see the effect of the Schottky barrier at the metal semiconductor interface. At  $V_{ds}$  around 0 V one can see that the drain current does not linearly increase,

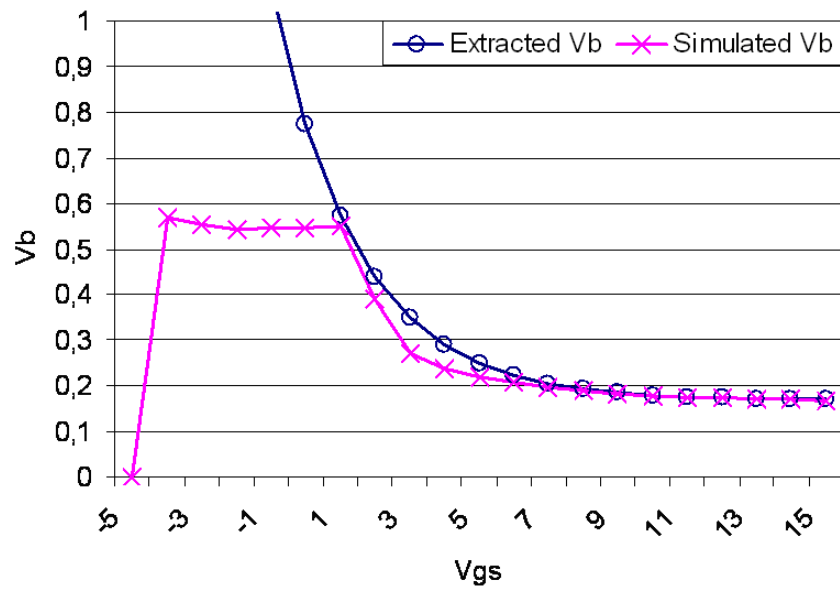


Abbildung B.3: Simulated and extracted build-in-barrier

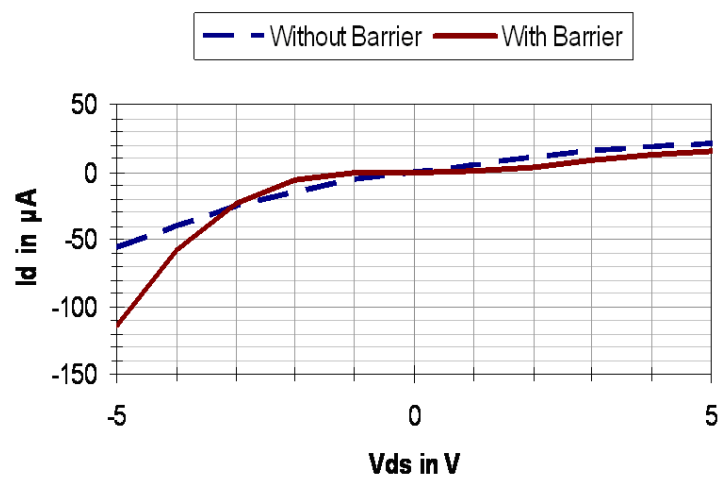


Abbildung B.4: Effect of the Schottky barrier at the metal semiconductor interface around 0 V

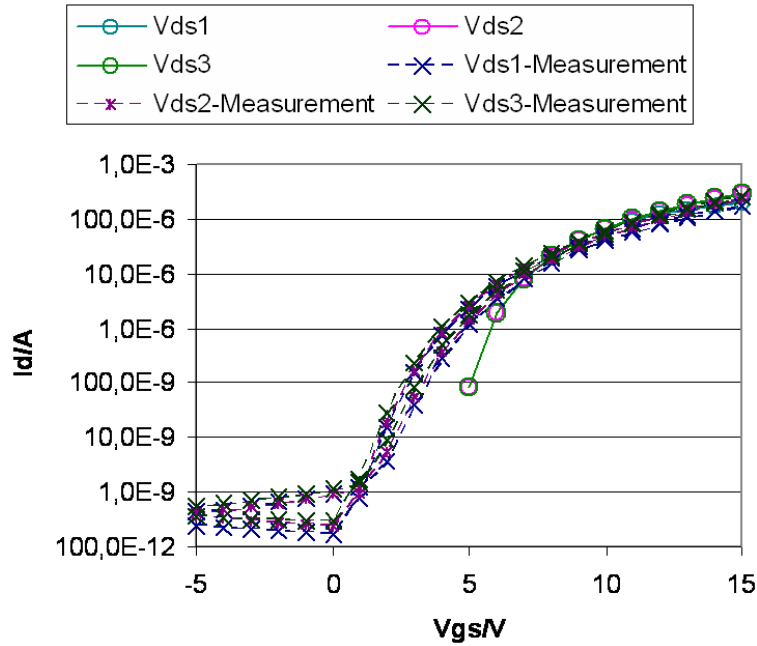


Abbildung B.5: Simulated and measured transfer characteristic of a wet chemically processed ZnO transistor.

but exponential. In order to consider this barrier, one can introduce  $V_{ds}^*$ , that represents the voltage drop at some imaginary internal source contact that does not contain the voltage drop at the barrier:

$$V_{ds}^* = V_{ds} - V_B \cdot \left(1 - \exp\left(-\frac{V_{ds}}{V_B}\right)\right). \quad (\text{B.6})$$

With  $V_B$  being the barrier height of the Schottky contact that can be found by fitting. As can be noted, the reduction of the applied gate source voltage at the interface, that is affected by this barrier as well, is neglected for simplification.

## B.4 Simulation and measurement results

From an initial measurement the threshold and bias dependent mobility is extracted. Additionally, the typical grain size is measured by SEM measurements. Those parameters, gained from a device with a certain process history include most effects that are not related to the morphology of the semiconductor, e.g., contact barrier, surface effects, trap state density and layer thickness. Therefore, they can be applied to all devices that are processed the same way. For simplification, the bias dependent mobility is inserted into the simple Shichman-Hodges (SH) model for MOSFETs.

In Figures B.5, B.6 and B.7 the simulated ( $V_{DS1}$  to  $V_{DS3}$ ) and measured ( $V_{DS1}$ -measurement to  $V_{DS3}$ -measurement) transfer characteristics of different wet chemically processed ZnO transistors are presented. The measurements are taken after different processing

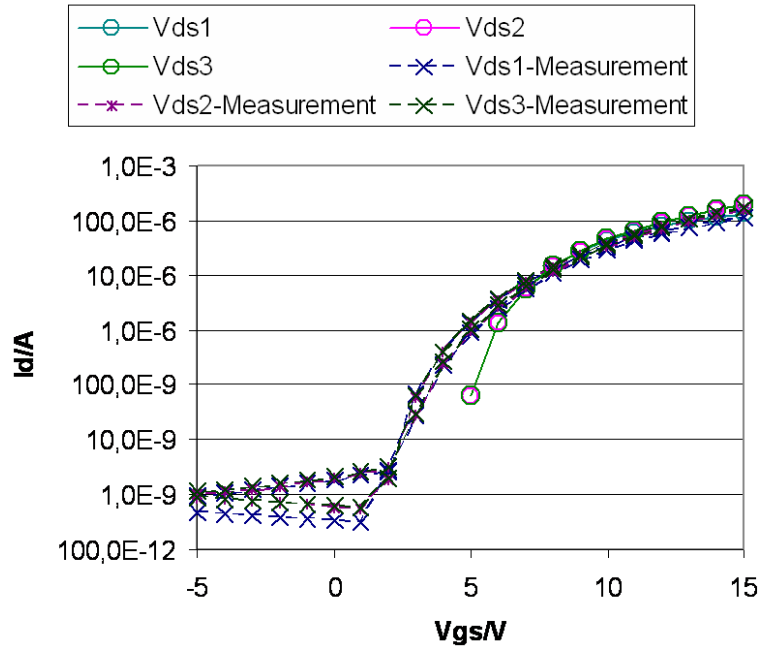


Abbildung B.6: Simulated and measured transfer characteristic of a wet chemically processed ZnO transistor.

steps, leading to different performances as presented. Due to limitations of the SH model, sub threshold currents cannot be simulated with this model. Therefore, the simulation and measurements differ at biases close to and below the threshold voltage. Above the threshold the simulation fits well to the measurements. Additionally, from the different performances and the correlating different pre-processing, one can now draw conclusions from effect of those processing steps to the electrical properties e.g., the trap state density.

Note that in accordance to chapter B.3.2, the drain current does not vary with the applied drain source voltages.

## B.5 Summary

In this paper we have combined the model proposed by Hossain and the approach from Petritz to form a physical based model for device simulation. It is well suited for the simulation of transistors with wet chemical processed semiconductors. In contrast to the original publication of Hossain, this model fits well for polycrystalline semiconductors with very small grain size that is typical for low temperature processes. Additionally, as this model is based on physical parameters, this approach allows to conclude from electrical characterizations to physical circumstances, and therefore it can even be used to optimize the production process.

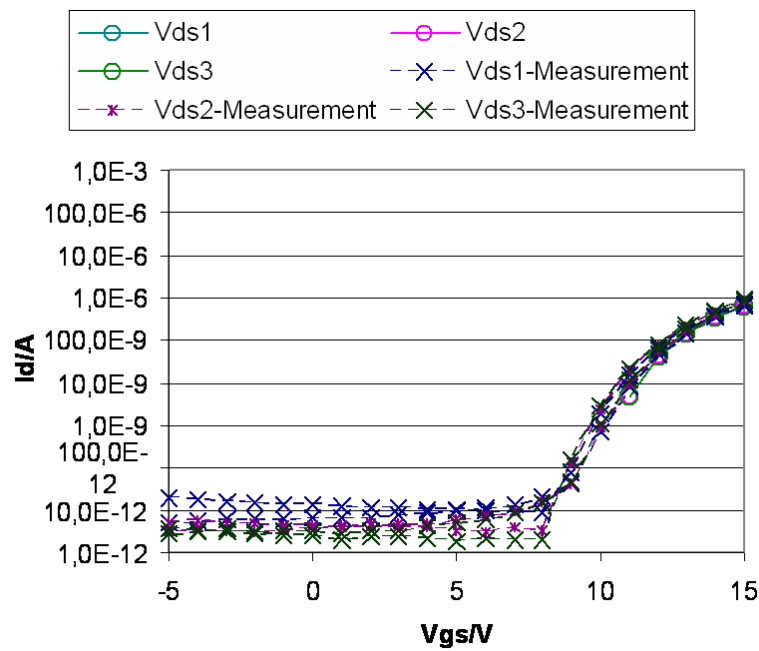


Abbildung B.7: Simulated and measured transfer characteristic of a wet chemically processed ZnO transistor.

## B.6 Outlook

To further improve the presented model, we are integrating sub threshold and leakage currents, as well as dynamic properties into a simulation model that is based on the model presented here. Furthermore, we are creating samples with different grain size to further test and validate our model.



# Literaturverzeichnis

- [1] R. ALLAN. Lcds, leds, oled, and epds light the way. *Electronic Design*, 57:36–38, Jan. 2009.
- [2] G. ALLEN. Oled lighting markets to reach \$4.5 billion. *Military & Aerospace Electronics*, 20(1):34, Jan. 2009.
- [3] P. B. BACINSCHI, T. MURGAN, K. KOCH, and M. GLESNER. An analog on-chip adaptive body bias calibration for reducing mismatches in transistor pairs. In *Design, Automation and Test in Europe, 2008. DATE '08*, pages 698–703, Mar. 2008.
- [4] H. A. BETHE. MIT radiation laboratory report no. 43-12. (*unpublished*), 1942.
- [5] M. BOUDERBALA, S. HAMAZAOUI, B. AMRANI, A. H. RESHAK, M. ADNANE, T. SAHRAOUI, and M. ZERDALI. Thickness dependence of structural, electrical and optical behaviour of undoped zno thin films. *Physica B: Condensed Matter*, 403(18):3326–3330, 2008.
- [6] F. CHAABOUNI, M. ABAAB, and B. REZIG. Metrological characteristics of zno oxygen sensors at room temperature. *Sensors and Actuators, B: Chemical*, 100(1-2):200–204, 2004.
- [7] P. CHATTOPADHYAY and A. N. DAW. On the barrier height of a metal semiconductor contact with a thin interfacial layer. *Solid State Electronics*, 28(8):831–836, 1985.
- [8] J. CHUNG, J. LEE, H. KIM, N. JANG, and J. KIM. Effect of thickness of zno active layer on zno-tft's characteristics. *Thin Solid Films*, 516(16):5597–5601, Jun. 2008.
- [9] W. CLEMENS, D. LUPO, K. HECKER, and S. BREITUNG. Oe-a roadmap for organic and printed electronics. *Organic Electronics Association*, Aug. 2009.
- [10] B. COPPA, R. DAVIS, and R. NEMANICH. Gold schottky contacts on oxygen plasma-treated, n-type zno(0001). *Applied Physics Letters*, 82, 2002.
- [11] A. DAAMI, C. BORY, M. BENWADIH, S. JACOB, R. GWOZIECKI, I. CHARTIER, R. COPPARD, C. SERBUTOVIEZ, L. MADDIONA, E. FONTANA, and A. SCUDERI. Fully printed organic cmos technology on plastic substrates for digital and analog applications. In *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2011 IEEE International*, pages 328–330, Feb. 2011.
- [12] B. M. DHAR, R. ÖZGÜN, T. DAWIDCZYK, A. ANDREOU, and H. E. KATZ. Threshold voltage shifting for memory and tuning in printed transistor circuits. *Materials Science and Engineering: R: Reports*, 72(4):49–80, 2011.
- [13] EVONIK. Evonik website. <http://www.evonik.de>, accessed on Jun. 2012.

- [14] M. FADLALLAH, W. BENZARTI, G. BILLIOT, W. ECCLESTON, and D. BARCLAY. Modeling and characterization of organic thin film transistors for circuit design. *Journal of Applied Physics*, 99:doi:10.1063/1.2197260 (7 pages), 2006.
- [15] FRAUNHOFER IPMS. Brochure of pre-manufactured substrates. <http://www.ipms.fraunhofer.com/common/products/OMS/ofet-e.pdf>, accessed on Aug. 2011.
- [16] D. GAMOTA and J. ZHANG. Organic and printed electronics: The next big thing? *Circuits Assembly*, pages 38–43, Feb. 2007.
- [17] P. HARROP. Inorganic printed electronics - the great opportunity. <http://www.rfidsolutionsonline.com/doc.mvc/Inorganic-Printed-Electronics-mdash-The-Great-0001>. Online; accessed on Jul. 2012.
- [18] A. HOPPE, D. KNIPP, B. GBUREK, A. BENOR, M. MARINKOVIC, and V. WAGNER. Scaling limits of organic thin film transistors. *Organic Electronics*, 11(4):626–631, 2010.
- [19] G. HOROWITZ. Organic fiels-effect transitsors. *Advanced Materials*, 10(5):365–377, 1998.
- [20] G. HOROWITZ and P. DELANNOY. An analytical model for organic-based thin-film transistors. *Journal of Applied Physics*, 70:469–475, 1991.
- [21] H. HOSONO, M. YASUKAWA, and H. KAWAZOE. Novel oxide amorphous semiconductors: transparent conducting amorphous oxides. *Journal of Non-Crystalline Solids*, 203:334–344, 1996.
- [22] F. M. HOSSAIN, J. NISHII, S. TAKAGI, A. OHTOMO, T. FUKUMURA, H. FUJIOKA, H. OHNO, H. KOINUMA, and M. KAWASAKI. Modeling and simulation of polycrystalline zno thin-film transistors. *Journal of Applied Physics*, 94(12):7768–7777, 2003.
- [23] IDTECHEx. IDTechEx website. <http://www.idtechex.com>, accessed on Jun. 2012.
- [24] INTEL. intel corporation website. <http://www.intel.de>, accessed on Jun. 2012.
- [25] ITRS. International technology roadmap for semiconductors 2009. <http://www.itrs.net>, accessed on Dec. 2011.
- [26] ITRS. International technology roadmap for semiconductors website. <http://www.itrs.net>, accessed on Dec. 2011.
- [27] J.P.COLINGE and C. COLINGE. *Physics of Semiconductor Devices*. Kluwer Academic Publishers, 2002.
- [28] H. KIPPHAN. *Handbuch der Printmedien: Technologien und Produktionsverfahren (German Edition)*. Springer, 2000.
- [29] J. LAGOWSKI, E. S. SPROLES, and H. C. GATOS. Quantitative study of the charge transfer in chemisorption; oxygen chemisorption on zno. *Journal of Applied Physics*, 48(8):3566–3575, 1977.
- [30] P. G. LE COMBER and W. E. SPEAR. Electronic transport in amorphous silicon films. *Physical Review Letters*, 25(8):509–511, 1970.
- [31] LG. LG website. <http://www.lg.com>, accessed on Jun. 2012.



- [32] LOMOX. lomox website. <http://www.lomox.co.uk>, accessed on Jun. 2012.
- [33] R. MARTINS, P. BARQUINHA, A. PIMENTEL, L. PEREIRA, and E. FORTUNATO. Transport in high mobility amorphous wide band gap indium zinc oxide films. *physica status solidi (a)*, 202(9):95–97, 2005.
- [34] R. MARTINS, E. FORTUNATO, P. NUNES, I. FERREIRA, A. MARQUES, M. BENDER, N. KATSARAKIS, V. CIMALLA, and G. KIRIAKIDIS. Zinc oxide as an ozone sensor. *Journal of Applied Physics*, 96(3):1398–1407, 2004.
- [35] M. MATTERS, D. DE LEEUW, M. VISSENBERG, C. HART, P. HERWIG, T. GEUNS, C. MUTSAERS, and C. DRURY. Organic field-effect transistors and all-polymer integrated circuits. *Optical Materials*, 12(2-3):189–197, 1999.
- [36] G. E. MOORE. Cramming more components onto integrated circuits. *Electronics*, 38(8):114–117, Apr. 1965.
- [37] A. MOSCICKI, J. FELBA, and W. DUDZINSKI. Conductive microstructures and connections for microelectronics made by ink-jet technology. In *Electronics Systemintegration Technology Conference, 2006. 1st*, volume 1, pages 511–517, Sep. 2006.
- [38] D. NATALI, L. FUMAGALLI, and M. SAMPIETRO. Modeling of organic thin film transistors: Effect of contact resistances. *Journal of Applied Physics*, 101(1):014501 –014501–12, Jan. 2007.
- [39] P. V. NECLIUDOV, M. S. SHUR, D. J. GUNDLACH, and T. N. JACKSON. Modeling of organic thin film transistors of different designs. *Journal of Applied Physics*, 88(11):6594–6597, 2000.
- [40] E. H. NICOLLIAN, A. GOETZBERGER, and A. D. LOPEZ. Expedient method of obtaining interface state properties from mis conductance measurements. *Solid-State Electronics*, 12(12):937–944, 1969.
- [41] Y. NOGUCHI, T. SEKITANI, T. YOKOTA, and T. SOMEYA. Direct inkjet printing of silver electrodes on organic semiconductors for thin-film transistors with top contact geometry. *Applied Physics Letters*, 93(4):doi:10.1063/1.2959728 (3 pages), Jul. 2008.
- [42] K. NOMURA, H. OHTA, A. TAKAGI, T. KAMIYA, M. HIRANO, and H. HOSONO. Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors. *Nature*, 432:488–492, 2004.
- [43] B.-Y. OH, M.-C. JEON, M.-H. HAM, and J.-M. MYOUNG. Effects of the channel thickness on the structural and electrical characteristics of room-temperature fabricated zno thin-film transistors. *Semiconductor Science and Technology*, 22(6):608–612, 2007.
- [44] OSRAM. OSRAM website. <http://www.osram.de>, accessed on Jun. 2012.
- [45] U. ÖZGÜR, Y. ALIVOV, C. LIU, A. TEKE, M. A. RESHCHIKOV, S. DOGAN, V. AVRUTIN, S.-J. CHO, and H. MORKOC. A comprehensive review of zno materials and devices. *Journal of Applied Physics*, 98(4):041301, 2005.
- [46] S.-H. K. PARK, C.-S. HWANG, M. RYU, S. YANG, C. BYUN, J. SHIN, J.-I. LEE, K. LEE, M. S. OH, and S. IM. Transparent and photo-stable zno thin-film transistors to drive an active matrix organic-light-emitting-diode display panel. *Advanced Materials*, 21(6):678–682, Feb. 2009.

- [47] R. L. PETRITZ. Theory of photoconductivity in semiconductor films. *Phys. Rev.*, 104:1508–1516, Dec. 1956.
- [48] A. Y. POLYAKOV, N. B. SMIRNOV, E. A. KOZHUKHOVA, V. I. VDOVIN, K. IP, Y. W. HEO, D. P. NORTON, , and S. J. PEARTON. Electrical characteristics of au and ag schottky contacts on n-zno. *Applied Physics Letters*, 83(8):1575–1577, 2003.
- [49] J. J. SCHNEIDER, R. C. HOFFMANN, J. ENGSTLER, S. DILFER, A. KLYSZCZ, E. ERDEM, P. JAKES, and R.-A. EICHEL. Zinc oxide derived from single source precursor chemistry under chimie douce conditions: Formation pathway, defect chemistry and possible applications in thin film printing. *Journal of Materials Chemistry*, 19(10):1449–1457, Feb. 2009.
- [50] J. J. SCHNEIDER, R. C. HOFFMANN, J. ENGSTLER, O. SOFFKE, W. JÄGERMANN, A. ISSANIN, and A. KLYSZCZ. A printed and flexible field-effect transistor device with nanoscale zinc oxide as active semiconductor material. *Advanced Materials*, 20(18):3383–3387, 2008.
- [51] J. Y. W. SETO. The electronical properties of polycrystalline silicon films. *Journal of Applied Physics*, 46(12):5247–5254, 1975.
- [52] G. SHAKER, M. TENTZERIS, and S. SAFAVI-NAEINI. Low-cost antennas for mm-wave sensing applications using inkjet printing of silver nano-particles on liquid crystal polymers. In *Antennas and Propagation Society International Symposium (APSURSI), 2010 IEEE*, pages 1–4, Jul. 2010.
- [53] B. SHEU, D. SCHARFETTER, P.-K. KO, and M.-C. JENG. Bsim: Berkeley short-channel igfet model for mos transistors. *IEEE Journal of Solid-State Circuits*, 22(4):558–566, Aug. 1987.
- [54] M. SUCHEA, S. CHRISTOULAKIS, M. KATHARAKIS, N. VIDAKIS, and E. KOUDOUMAS. Influence of thickness and growth temperature on the optical and electrical properties of zno thin films. *Thin Solid Films*, 517(15):4303–4306, 2009.
- [55] G. SWAMY and S. SARMA. Manufacturing cost simulations for low cost rfid systems invention of the integrated circuit. *Auto ID White Paper MIT-AUTOID-WH-017*, Feb. 2003.
- [56] SYNOPSYS. SYNOPSYS website. <http://www.synopsys.com>, accessed on Jun. 2012.
- [57] S. M. SZE and K. K. NG. *Physics of Semiconductor Devices*. John Wiley & Sons, Inc., Hoboken, New Jersey, 2007.
- [58] Y. TAKEDA, K. NOMURA, H. OHTA, H. YANAGI, T. KAMIYA, M. HIRANO, and H. HOSONO. Growth of epitaxial zno thin films on lattice-matched buffer layer: Application of  $\text{InGaO}_3(\text{ZnO})_6$  single-crystalline thin film. *Thin Solid Films*, 486(1-2):28–32, Feb. 2005.
- [59] TI. Texas instruments website. <http://www.ti.com>, accessed on Jun. 2012.
- [60] L. TORSI, A. DODABALAPUR, and H. E. KATZ. An analytical model for short-channel organic thin-film transistors. *Journal of Applied Physics*, 78(2):1088–1093, Jul. 1995.
- [61] M. C. J. M. VISSENBERG and M. MATTERS. Theory of the field-effect mobility in amorphous organic transistors. *Physical Review B*, 57(20):12964–12967, 1998.
- [62] J. XU. Plastic electronics and future trends in microelectronics. *Synthetic Metals*, 115(1-3):1–3, 2000.

- 
- [63] J. XU, Q. PAN, Y. SHUN, and Z. TIAN. Grain size control and gas sensing properties of zno gas sensors. *Sensors and Actuators B: Chemical*, 66(1-3):277–279, 2000.
- [64] B. YAGLIOGLU, H. Y. YEOM, R. BERESFORD, and D. C. PAINE. High-mobility amorphous  $In_2O_3$  – 10wt% ZnO thin film transistors. *Applied Physics Letters*, 89(6):062103 (3 pages), 2006.



# Eigene Veröffentlichungen

- [65] A. GUNTORO, M. MOMENI, H.-P. KEIL, and M. GLESNER. High-performance floating-point VLSI architecture of a lifting-based wavelet processor. In *ICSES 2008. International Conference on Signals and Electronic Systems, 2008.*, pages 35–38, Kraków, Poland, Sept. 2008.
- [66] A. GUNTORO, M. MOMENI, H.-P. KEIL, and M. GLESNER. High-performance floating-point VLSI architecture of lifting-based forward and inverse wavelet transforms. In *Proc. IEEE Asia-Pacific Conference on Circuits and Systems*, pages 457–460, Macau, China, Dec. 2008.
- [67] H.-P. KEIL, M. MOMENI, A. GUNTORO, A. GARCIA ORTIZ, and M. GLESNER. A novel leakage-estimation method for input-vector control. In *Proc. IEEE Asia-Pacific Conference on Circuits and Systems*, pages 570–573, Macau, China, Dec. 2008.
- [68] H.-P. KEIL, K. RHAZI, T. HOLLSTEIN, and M. GLESNER. Physics-oriented modeling and simulation for printed zno-transistors. In *Proceedings of the LOPE-C*, pages 213–216, Frankfurt, Germany, 2010.
- [69] C. LIU, H.-P. KEIL, S. PANKALLA, and M. GLESNER. Dynamic modeling of zinc oxide thin film transistors (zno-tfts). In *Proceedings of the LOPE-C*, Frankfurt, Germany, Jun. 2011.
- [70] M. MOMENI, A. GUNTORO, H.-P. KEIL, and M. GLESNER. Impact of circuit nonidealities on the implementation of switched-capacitor resonators. In *APCCAS 2008. IEEE Asia Pacific Conference on Circuits and Systems, 2008.*, pages 1624–1627, Macau, China, Dec. 2008.
- [71] M. MOMENI, A. GUNTORO, H.-P. KEIL, and M. GLESNER. Influence of circuit nonidealities on switched-capacitor resonators. In *ICSES 2008. International Conference on Signals and Electronic Systems, 2008.*, pages 93–96, Kraków, Poland, sept. 2008.
- [72] M. MOMENI, D. PRELOG, H.-P. KEIL, and M. GLESNER. Analysis of circuit nonidealities in switched-capacitor resonators. In *IEEJ Intl. AVLSIWS Digest of Technical Papers*, pages 115–120, Istanbul, Turkey, Jul–Aug 2008.



# Eigene Vorträge

[73] H.-P. KEIL. Organic Electronic Circuit Design. ECCTD 2009 Antalia, Aug. 2009.





# Betreute studentische Arbeiten

- [74] C. LIU. Printed Electronics Modeling. Master Thesis, Technische Universität Darmstadt, 2011.
- [75] O. RAHMANI. Spintronics: Die Nutzung des Spin in Logik- und Speicherbauelementen in Sub-Mikroelektronischen Schaltungen. Studienarbeit, Technische Universität Darmstadt, 2007.
- [76] K. RHAZI. Herstellung, Charakterisierung und Modellierung gedruckter Dünnschichttransistoren. Studienarbeit, Technische Universität Darmstadt, 2009.
- [77] O. SCHIMMEL. Herstellung, Charakterisierung und Modellrecherche für gedruckte Dünnschichttransistoren. Studienarbeit, Technische Universität Darmstadt, 2008.
- [78] Z. WANG. Modeling and Dynamic Measurement on inorganic printed electronics. Diplomarbeit, Technische Universität Darmstadt, 2009.
- [79] A. ZHENG. Design and Simulation of a Nanoscale MOSFET-Fabrication Process using Sentaurus. Bachelor Thesis, Technische Universität Darmstadt, 2007.



# Lebenslauf

**Hans-Peter KEIL**

---

## **Zur Person:**

Name: Hans-Peter Keil

Geburtsdatum: 1. April 1979

Geburtsort: Weinheim

## **Schul Ausbildung:**

1985 - 1989      Grundschule Müller-Guterbrunn-Schule, Fürth (Odenwald)

1989 - 1995      Gesamtschule Heinrich-Böll-Schule, Fürth (Odenwald)

Abschluss: Realschulabschluss

1998 - 1999      Fachoberschule Berufliche Schulen Bensheim

Abschluss: Fachhochschulreife

## **Berufsausbildung:**

1995 - 1998      Ausbildung zum Industrietechniker bei Sirona Dental Systeme GmbH, Bensheim

## **Akademischer Werdegang:**

- |             |   |
|-------------|---|
| 2000 - 2004 | Studium der Elektrotechnik an der Fachhochschule Darmstadt,<br>Studienrichtung Telekommunikation<br>Abschluss: Dipl.-Ing. (FH)                        |
| 2004 - 2006 | Studium der Elektro- und Informationstechnik an der Technischen<br>Universität Darmstadt, Studienrichtung Nachrichtentechnik<br>Abschluss: Dipl.-Ing. |
| 2006 - 2011 | Wissenschaftlicher Mitarbeiter am Fachgebiet Mikroelektronische<br>Systeme der Technischen Universität Darmstadt                                      |

## **Beruflicher Werdegang:**

- |           |   |
|-----------|---|
| Seit 2011 | Hardwareentwicklungsingenieur bei ROHDE & SCHWARZ GmbH &<br>Co. KG, München |
|-----------|---|
-